



ΠΑΝΕΠΙΣΤΗΜΙΟ
ΘΕΣΣΑΛΙΑΣ
ΠΟΛΥΤΕΧΝΙΚΗ ΣΧΟΛΗ
ΤΜΗΜΑ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ
& ΜΗΧΑΝΙΚΩΝ Η/Υ

Μεταπτυχιακή Διατριβή

ΑΝΑΛΥΣΗ ΣΠΙΝΘΙΡΙΣΜΩΝ

GLITCH ANALYSIS

ΤΡΟΥΜΠΟΥΛΟΥ ΑΓΓΕΛΙΚΗ - ΟΛΥΜΠΙΑ

Επιβλέποντες:

Γ. ΣΤΑΜΟΥΛΗΣ
ΚΑΘΗΓΗΤΗΣ Π.Θ.

Ν. ΕΥΜΟΡΦΟΠΟΥΛΟΣ
ΕΠΙΚΟΥΡΟΣ ΚΑΘΗΓΗΤΗΣ Π.Θ.

ΑΘ. ΛΟΥΚΟΠΟΥΛΟΣ
ΕΠΙΚΟΥΡΟΣ ΚΑΘΗΓΗΤΗΣ Π.Θ.

Βόλος, Οκτώβριος 2018



UNIVERSITY OF THESSALY
TECHNICAL SCHOOL
DEPARTMENT OF ELECTRICAL
& COMPUTER ENGINEERING

MASTER THESIS

GLITCH ANALYSIS

TROUMPOULOU ANGELIKI - OLYMPIA

Supervisors:

G. STAMOULIS
PROFESSOR UTH

N. EVMORFOPOULOS
ASSISTANT PROFESSOR UTH

ATH. LOUKOPOULOS
ASSISTANT PROFESSOR UTH

Volos, October 2018

Εγκρίθηκε από την τριμελή εξεταστική επιτροπή την 9η Οκτωβρίου
2018

.....
Γ. Σταμούλης
Καθηγητής

.....
Ν. Ευμορφόπουλος
Επίκουρος Καθηγητής

.....
Αθ. Λουκόπουλος
Επίκουρος Καθηγητής

Μεταπτυχιακή Διατριβή για την απόκτηση του Μεταπτυχιακού διπλώματος Ειδίκευσης «Επιστήμη και Τεχνολογία του Ηλεκτρολόγου Μηχανικού» του Πανεπιστημίου Θεσσαλίας, στα πλαίσια του Προγράμματος Μεταπτυχιακών Σπουδών του Τμήματος Ηλεκτρολόγων Μηχανικών & Μηχανικών Η/Υ του Πανεπιστημίου Θεσσαλίας.

.....

Τρούμπουλου Αγγελική – Ολυμπία
Διπλωματούχος Μηχανικός Ηλεκτρονικών Υπολογιστών,
Τηλεπικοινωνιών και Δικτύων Πανεπιστημίου Θεσσαλίας

Στην οικογένειά μου

ΕΥΧΑΡΙΣΤΙΕΣ

Με την ολοκλήρωση της διπλωματικής μου εργασίας θα ήθελα να ευχαριστήσω τον κ. Σταμούλη Γεώργιο και τον κ. Ευμορφόπουλο Νέστορα για την εμπιστοσύνη που μου έδειξαν και την ανάθεση του συγκεκριμένου θέματος. Ιδιαίτερα ευχαριστώ τον κ. Σταμούλη για την στήριξη του σε όλη τη διάρκεια των σπουδών μου και την εμπιστοσύνη που έδειξε στο πρόσωπό μου από την πρώτη στιγμή.

Επιπλέον, θα ήθελα να ευχαριστήσω τον κ. Αντωνιάδη Χαράλαμπο, τον κ. Γαρυφάλλου Δημήτριο και τον κ. Φλώρο Γεώργιο για την πολύτιμη βοήθειά τους και την άψογη συνεργασία που είχαμε καθ' όλη τη διάρκεια της πραγματοποίησης αυτής της εργασίας.

Τέλος, οφείλω ένα μεγάλο ευχαριστώ στην οικογένειά μου και τους φίλους μου για όλη την υποστήριξη και τη βοήθειά τους τόσο στη δημιουργία αυτής της εργασίας όσο και σε όλη τη διάρκεια των σπουδών μου.

ΠΕΡΙΛΗΨΗ

Η παρούσα μεταπτυχιακή διατριβή έχει ως στόχο την ανάπτυξη ενός αυτοματοποιημένου μοντέλου το οποίο εκτιμά την κατανάλωσης ισχύος και ρεύματος σε περιπτώσεις όπου εμφανίζεται, σε κάποιο πιθανό κύκλωμα, το φαινόμενο των glitches.

Η αυξανόμενη ανάγκη παραγωγής κυκλωμάτων χαμηλής ισχύος αποτελεί ένα πολύ σημαντικό κομμάτι στη σημερινή εποχή, μια εποχή όπου οι σύγχρονες φορητές συσκευές παίζουν πρωταγωνιστικό ρόλο στη ζωή των καταναλωτών. Για τα συνδυαστικά κυκλώματα CMOS, η μείωση της δυναμικής ισχύος είναι πολύ σημαντική. Γι' αυτό λοιπόν το λόγο, είναι επιτακτικό να βρεθούν τρόποι οι οποίοι να επιτρέπουν την ανάλυση της κατανάλωσης ισχύος ενός κυκλώματος και ύστερα τη μείωση της.

Στόχος της διατριβής αυτής είναι να μελετηθεί κάθε πιθανή μεταβλητή η οποία επηρεάζει την κατανάλωση ισχύος όταν παρουσιάζεται glitch σε μια λογική πύλη NAND 2 εισόδων, να αναλύσει τις περιοχές στις οποίες μπορούν να κινηθούν δύο σήματα ώστε να συμβεί glitch και να καταγράψει διάφορες τιμές ρευμάτων και τάσης για μελλοντική χρήση.

ΠΕΡΙΕΧΟΜΕΝΑ

Κεφάλαιο 1: Εισαγωγή.....	15
1.1 Περιγραφή του προβλήματος.....	15
1.2 Διάρθρωση της εργασίας.....	17
Κεφάλαιο 2: Κατανάλωση Ισχύος.....	18
2.1 Εισαγωγή.....	18
2.2 Δυναμική Ισχύς.....	20
2.2.1 Capacitive Switching Power.....	21
2.2.2 Ισχύς Βραχυκυκλώματος.....	23
2.3 Στατική Ισχύς.....	26
2.3.1 Ρεύματα Διαρροής.....	27
Κεφάλαιο 3: Ανάλυση Glitch.....	29
3.1 Εισαγωγή.....	29
3.2 Κατανάλωση Ισχύος λόγω Glitches.....	31
3.3 Δημιουργία Glitches.....	33
Κεφάλαιο 4: Ροή Εργασίας.....	37
4.1 Εισαγωγή.....	37
4.2 Αρχικοποίηση τιμών.....	39
4.3 Προσομοίωση με HSPICE.....	41
4.4 Δημιουργία τελικών αρχείων.....	44

Κεφάλαιο 5: Επίλογος.....	47
5.1 Μελλοντικές Επεκτάσεις.....	47
Βιβλιογραφία.....	49

ΚΑΤΑΛΟΓΟΣ ΣΧΗΜΑΤΩΝ

2.1	Κατανάλωση Ισχύος.....	18
2.2	Φόρτιση – εκφόρτιση πυκνωτών.....	21
2.3	Μετατροπή ενέργειας σε θερμότητα.....	22
2.4	Ρεύματα Βραχυκύκλωσης που Παράγονται από Δύο σε Σειρά Συνδεδεμένους Αναστροφείς.....	24-25
3.1	Κύκλωμα AND 4 εισόδων.....	29
3.2	Glitches σε αλυσίδα πυλών.....	29
3.3	Παράδειγμα glitch.....	30
3.4	Δημιουργία – μετάδοση glitches.....	31
3.5	NAND 2 εισόδων.....	33
3.6	Σχηματικό μιας πύλης NAND 2 εισόδων.....	33
3.7	Κυματομορφές σημάτων εισόδων μιας πύλης NAND2.....	34
3.8	Παράδειγμα glitch σε μια πύλη NAND2.....	35
4.1	Ροή Εργασίας.....	37
4.2	Κύκλωμα NAND 2 εισόδων.....	39
4.3	Περιγραφή βημάτων προσομοίωσης στο HSPICE....	43

ΚΑΤΑΛΟΓΟΣ ΕΙΚΟΝΩΝ

4.1	Στιγμιότυπο μετάβασης σημάτων εισόδων NAND...	40
4.2	Αποτέλεσμα ρευμάτων.....	45
4.3	Αποτέλεσμα τάσεων	46

Κεφάλαιο 1

Εισαγωγή

1.1 Περιγραφή του προβλήματος

Ένας από τους κυριότερους παράγοντες που συμβάλλουν στην κατανάλωση ενέργειας στα συνδυαστικά κυκλώματα CMOS είναι οι εναλλασσόμενες μεταβάσεις στα κυκλώματα.

Ενώ η διέγερση των εισόδων ενός συνδυαστικού κυκλώματος γίνεται από τα flip-flops, οι εσωτερικές πύλες του κυκλώματος μπορεί να χρειαστούν αρκετές μεταβάσεις έως ότου φτάσουν σε μια σταθερή κατάσταση. Αυτές οι επιπλέον μεταβάσεις ονομάζονται glitches. Παρόλο που δεν προβλέπονται από τους σχεδιαστές δεν αποτελούν απαραίτητα σχεδιαστικά λάθη από άποψη λογικής συμπεριφοράς. Αποτελούν όμως μεγάλο πρόβλημα από άποψη κατανάλωσης ενέργειας καθώς αυτές οι επιπλέον μεταβάσεις καταναλώνουν ενέργεια. Αυτή η μορφή ενέργειας προσδιορίζεται και ως glitch power και αποτελεί ένα αρκετά δύσκολο κομμάτι να υπολογιστεί με ακρίβεια. Το ποσοστό επί της συνολικής ενέργειας που χάνεται σε τέτοιες περιπτώσεις είναι αρκετά μεγάλο.

Δεδομένου ότι ένα ποσοστό της συνολικής κατανάλωσης ισχύος διαχέεται σε ένα κύκλωμα CMOS λόγω των glitches, τα εργαλεία

εκτίμησης της συνολικής ισχύος οφείλουν να είναι ακριβή όσον αφορά την παρουσία αυτού του φαινομένου. Αυτό μπορεί να γίνει σε ηλεκτρικό επίπεδο αλλά μόνο για κυκλώματα μεσαίου μεγέθους. Η ακρίβεια που επιτυγχάνεται σε λογικό επίπεδο, αντίθετα, δεν έχει επιτευχθεί ακόμη λεπτομερώς.

Ένα διακριτικό χαρακτηριστικό στατικών CMOS κυκλωμάτων είναι ότι η συνολική κατανάλωση ισχύος προκαλείται κυρίως από την εναλλαγή σημάτων. Ως εκ τούτου, οι αλγόριθμοι προσομοίωσης σε επίπεδο

$$P_{avg} = f \frac{V_{DD}^2}{2} \sum_i^n C_{L_i} a_i$$

λογικών πυλών υπολογίζουν τη μέση ισχύ που διαχέεται παρακολουθώντας τη δραστηριότητα (π.χ. τον αριθμό των μεταβάσεων) των εξόδων μιας πύλης και χρησιμοποιώντας την παρακάτω σχέση: όπου: f η συχνότητα του ρολογιού, n ο αριθμός των πυλών, ενώ C_{L_i} και a_i η χωρητικότητα εξόδου και ο αριθμός των μεταβάσεων εξόδου της πύλης i κατά την εξεταζόμενη περίοδο, αντίστοιχα.

Η παραπάνω σχέση δε λαμβάνει υπόψη την ισχύ που καταναλώνεται από τους εσωτερικούς πυκνωτές και από τα ρεύματα βραχυκυκλώσεως. Οι ποσότητες αυτές είναι το κύριο μέλημα της παρούσας διατριβής.

Στην παρούσα διατριβή, το φαινόμενο των glitches αναλύεται σε ηλεκτρικό επίπεδο παρέχοντας ένα αυτοματοποιημένο μοντέλο το οποίο συγκεντρώνει κάθε χρήσιμη πληροφορία στην επίλυση του προβλήματος.

1.2 Διάρθρωση της εργασίας

Η παρούσα εργασία αποτελείται από 5 κεφάλαια. Αρχικά, στο κεφάλαιο 1 παρουσιάζεται μια μικρή εισαγωγή στο θέμα καθώς και η δομή της εργασίας.

Στο κεφάλαιο 2 παρουσιάζεται μια λεπτομερής αναφορά στην κατανάλωση ισχύος στα ολοκληρωμένα κυκλώματα CMOS με έμφαση στη δυναμική και στατική ισχύ και τις επιμέρους συνιστώσες τους οι οποίες αποτελούν τις βασικές συνιστώσες της συνολικής κατανάλωσης ισχύος.

Στο κεφάλαιο 3 παρουσιάζεται λεπτομερώς το φαινόμενο glitch, δηλαδή ο ορισμός, ο τρόπος που δημιουργείται, ο τρόπος που μεταδίδεται σε κάποιο κύκλωμα καθώς και η ισχύς που καταναλίσκεται λόγω του φαινομένου.

Στο κεφάλαιο 4 αναλύεται ο τρόπος δημιουργίας του αυτοματοποιημένου μοντέλου που αποτελεί τον σκοπό της διατριβής. Δίνονται αναλυτικά τα βήματα που ακολουθήθηκαν για την πραγματοποίηση αυτής της ιδέας.

Τέλος, στο κεφάλαιο 5 θα παρουσιαστούν περιληπτικά προτάσεις για μελλοντικές επεκτάσεις που εγείρονται από την έρευνα και τα αποτελέσματα τις παρούσας εργασίας.

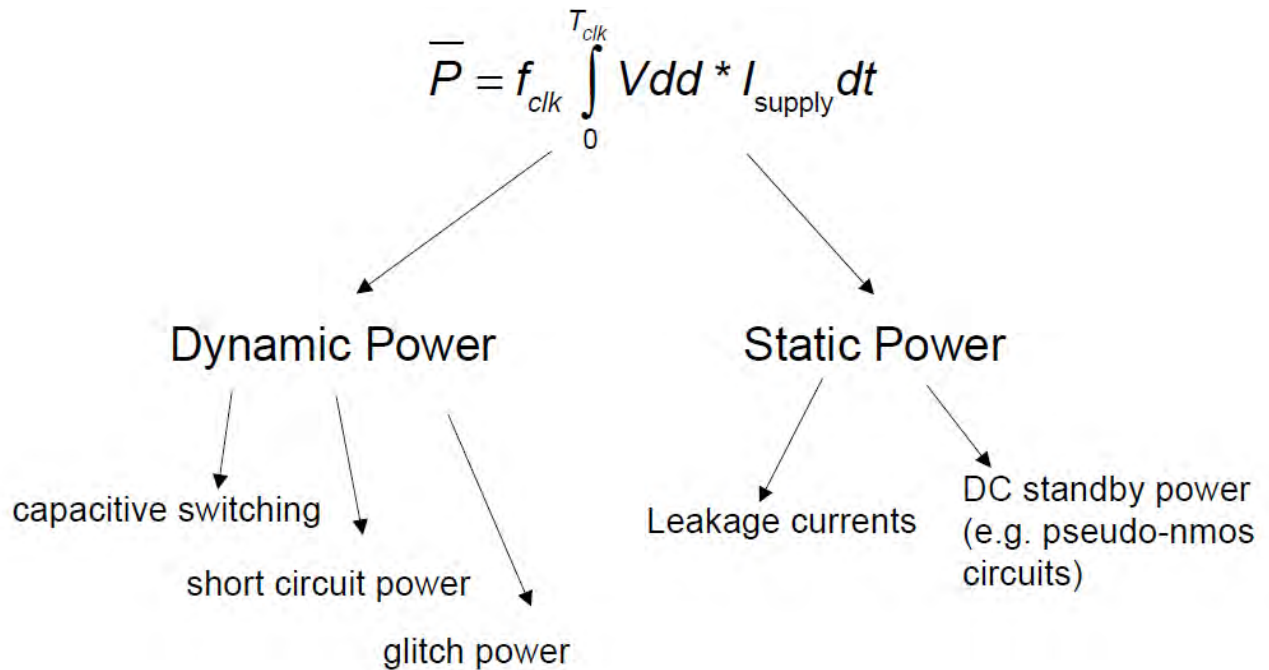
Κεφάλαιο 2

Κατανάλωση Ισχύος

2.1 Εισαγωγή

Ο σχεδιασμός κυκλωμάτων χαμηλής ισχύος έχει καταστεί πολύ χρήσιμος στη σημερινή εποχή, μια εποχή όπου οι φορητές συσκευές έχουν κατακλύσει την αγορά. Για τα συνδυαστικά κυκλώματα CMOS, η μείωση της δυναμικής κατανάλωσης ισχύος παίζει πολύ σημαντικό ρόλο. Μια μετάβαση σήματος μπορεί να είναι δυο τύπων: μια λειτουργική μετάβαση ή ένα glitch. Προτού φθάσει σε μια σταθερή κατάσταση, ένα σήμα μπορεί να περάσει από πολλές στατικές αλλαγές οι οποίες ονομάζονται glitches. Καθώς διαχέουν το 20-70% της ολικής κατανάλωσης ισχύος, τα glitches είναι αναγκαίο να εξαλειφθούν για τον σχεδιασμό κυκλωμάτων χαμηλής ισχύος.

Η συνολική κατανάλωση ισχύος ενός κυκλώματος CMOS αποτελείται κυρίως από τη δυναμική κατανάλωση ισχύος και τη στατική κατανάλωση ισχύος, οι οποίες αποτελούνται αντίστοιχα από άλλες συνιστώσες, όπως φαίνεται και στο παρακάτω σχήμα.



Σχήμα 2.1: Κατανάλωση Ισχύος

Η δυναμική ισχύς οφείλεται:

- α) στη δραστηριότητα του κυκλώματος κατά την οποία φορτίζονται και αποφορτίζονται οι παρασιτικές χωρητικότητες κατά τη διάρκεια των μεταβάσεων του σήματος στους εσωτερικούς κόμβους,
- β) στην ισχύ που καταναλώνεται κατά τη μετάβαση ενός σήματος εισόδου όπου το pMOS και nMOS δικτύωμα μιας λογικής πύλης άγουν ταυτόχρονα και,
- γ) στην ισχύ που καταναλώνεται κατά τη διάρκεια ενός glitch.

Η στατική ισχύς οφείλεται:

- α) σε διαρροές ρευμάτων και εξακολουθεί να υφίσταται ακόμη και όταν δεν υπάρχει δραστηριότητα στο κύκλωμα και,
- β) στην ισχύ που καταναλώνεται όταν το κύκλωμα είναι σε αδράνεια.

2.2 Δυναμική Ισχύς

Η δυναμική ισχύς είναι η ισχύς που καταναλώνεται όταν το κύκλωμα είναι ενεργό. Η συγκεκριμένη ισχύς ευθύνεται για το μεγαλύτερο ποσοστό καταναλισκόμενης ισχύος ενός ολοκληρωμένου κυκλώματος CMOS (περίπου το 80%), αλλά αυτή η ισορροπία αναμένεται να αλλάξει καθώς μικραίνει η τεχνολογία ολοκλήρωσης. Ένα κύκλωμα είναι ενεργό οποτεδήποτε η τάση σε κάποιο net μεταβάλλεται λόγω της επιβολής στην είσοδο του κάποιου εξωτερικού ερεθίσματος. Με άλλα λόγια η δυναμική ισχύς οφείλεται στην «φόρτιση». Επειδή η τάση στην είσοδο μπορεί να αλλάξει, χωρίς αυτό να συνεπάγεται κάποια λογική μεταβολή στην έξοδο, δυναμική ισχύς καταναλώνεται κι όταν η έξοδος δεν αλλάζει την λογική της κατάσταση.

Η δυναμική κατανάλωση ισχύος αποτελεί μια σημαντική πηγή κατανάλωσης ισχύος σε ένα τυπικό κύκλωμα CMOS. Οφείλεται κυρίως στη φόρτιση και εκφόρτιση των παρασιτικών χωρητικοτήτων κατά τη διάρκεια των μεταβάσεων του σήματος στους εσωτερικούς κόμβους του κυκλώματος CMOS (**capacitive switching power**).

Η δυναμική κατανάλωση ισχύος αποτελείται, επίσης, από την ισχύ βραχυκυκλώματος που προκαλείται όταν το PMOS και NMOS δικτύωμα είναι ταυτόχρονα ενεργοποιημένα (**short circuit power**). Αυτή η ισχύς είναι συνήθως λιγότερη από το 10% της συνολικής ισχύος, επομένως μπορεί να υπολογιστεί συντηρητικά με την προσθήκη 10% στην ισχύ μεταγωγής (capacitive switching power).

Επιπλέον, τα glitches μπορούν να προκαλέσουν σημαντική δυναμική κατανάλωση ισχύος διότι αντιπροσωπεύουν τουλάχιστον δυο δυαδικές μεταβάσεις ανά χρονική περίοδο (**glitch power**). Από σχεδιαστικής άποψης, κρίνεται αναγκαίο να ελαχιστοποιηθεί η ισχύς που προκαλούν τα glitches ώστε να ελαχιστοποιηθεί η συνολική δυναμική κατανάλωση ισχύος. Για να επιτευχθεί αυτό χρειάζεται τα σήματα να φτάνουν σχεδόν

την ίδια ώρα.

2.2.1 Capacitive switching power

Η δυναμική ισχύς αποτελείται κυρίως από τη capacitive switching power. Αποτελεί τη συνολική ισχύ η οποία καταναλώνεται από τη φόρτιση και εκφόρτιση της χωρητικότητας στην έξοδο του κελιού. Πιο συγκεκριμένα, δίνεται από την παρακάτω σχέση:

$$P_{\text{switching}} = \alpha C V_{DD}^2 f$$

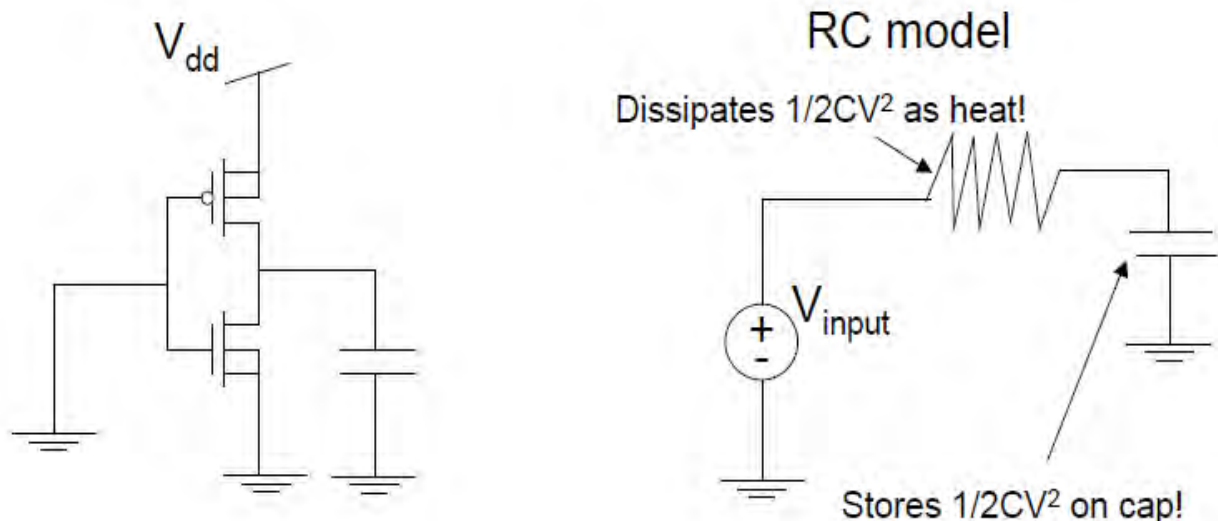
Η παροχή τάσης τροφοδοσίας V_{DD} και η συχνότητα f είναι άμεσα γνωστές από τον εκάστοτε σχεδιαστή. Για να εκτιμηθεί αυτή η ισχύς, χρειάζεται να εξετασθεί κάθε κόμβος του κυκλώματος. Η συνολική χωρητικότητα του πυκνωτή είναι το άθροισμα της πύλης στην έξοδο και των χωρητικοτήτων των καλωδίων στον κόμβο. Ο συντελεστής δραστηριότητας α μπορεί να υπολογισθεί μέσω διαφόρων τεχνικών ή μέσω λογικών προσομοιώσεων. Η αποτελεσματική χωρητικότητα ενός κόμβου είναι στην ουσία, η πραγματική του χωρητικότητα πολλαπλασιασμένη επί τον παράγοντα α . Η switching power εξαρτάται από το άθροισμα των πραγματικών χωρητικοτήτων όλων των κόμβων.

Οι παράγοντες δραστηριότητας εξαρτώνται σε μεγάλο βαθμό από την εκάστοτε διεργασία που εκτελείται. Για παράδειγμα, ένας επεξεργαστής σε ένα κινητό τηλέφωνο θα χρησιμοποιήσει περισσότερη ισχύ κατά την εκτέλεση βιντεοπαιχνιδιών από ότι θα κατανάλωνε εάν απλά εμφανιζόταν το ημερολόγιο. Τα εργαλεία CAD κάνουν μια εξαιρετική δουλειά υπολογισμού της τάσης δεδομένου ενός ρεαλιστικού φόρτου εργασίας. Ο σχεδιασμός χαμηλής ισχύος κυκλωμάτων περιλαμβάνει τον

υπολογισμό και τη μείωση κάθε ενός από τους όρους που αποτελούν την παραπάνω σχέση.

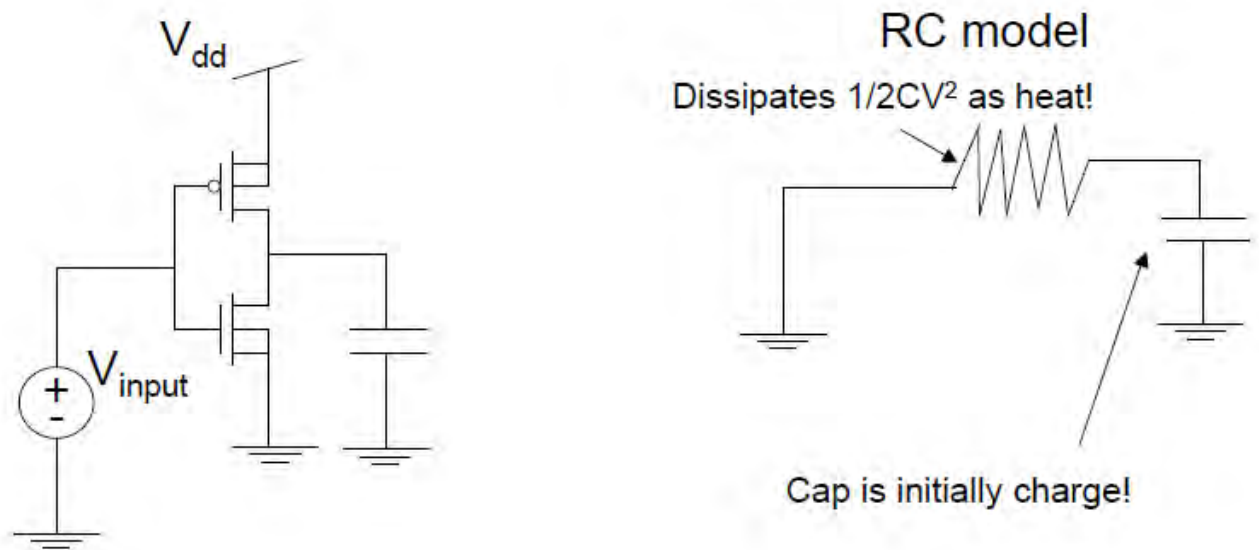
Δεδομένου ότι η τάση τροφοδοσίας V_{DD} είναι τετραγωνικός όρος, είναι καλό να επιλεγθεί η ελάχιστη τιμή της η οποία μπορεί να υποστηρίξει την απαιτούμενη συχνότητα λειτουργίας. Ομοίως, χρειάζεται να επιλεγθεί η χαμηλότερη τιμή της συχνότητας η οποία θα επιτυγχάνει την επιθυμητή τελική απόδοση. Ο συντελεστής δραστηριότητας μειώνεται κυρίως από την τοποθέτηση αχρησιμοποίητων μπλοκ σε αδράνεια. Τέλος, το κύκλωμα μπορεί να βελτιωθεί με σκοπό να μειωθεί το συνολικό φορτίο της χωρητικότητας κάθε τμήματος.

Τα παρακάτω σχήματα δείχνουν τι συμβαίνει όταν φορτίζονται και εκφορτίζονται οι πυκνωτές.



Σχήμα 2.2: Φόρτιση – εκφόρτιση πυκνωτή

Ενώ ακόμη και κατά τη διάρκεια εκφόρτισης του πυκνωτή η ενέργεια μετατρέπεται σε θερμότητα όπως φαίνεται παρακάτω:



Σχήμα 2.3: Μετατροπή ενέργειας σε θερμότητα

2.2.2 Ισχύς Βραχυκυκλώματος

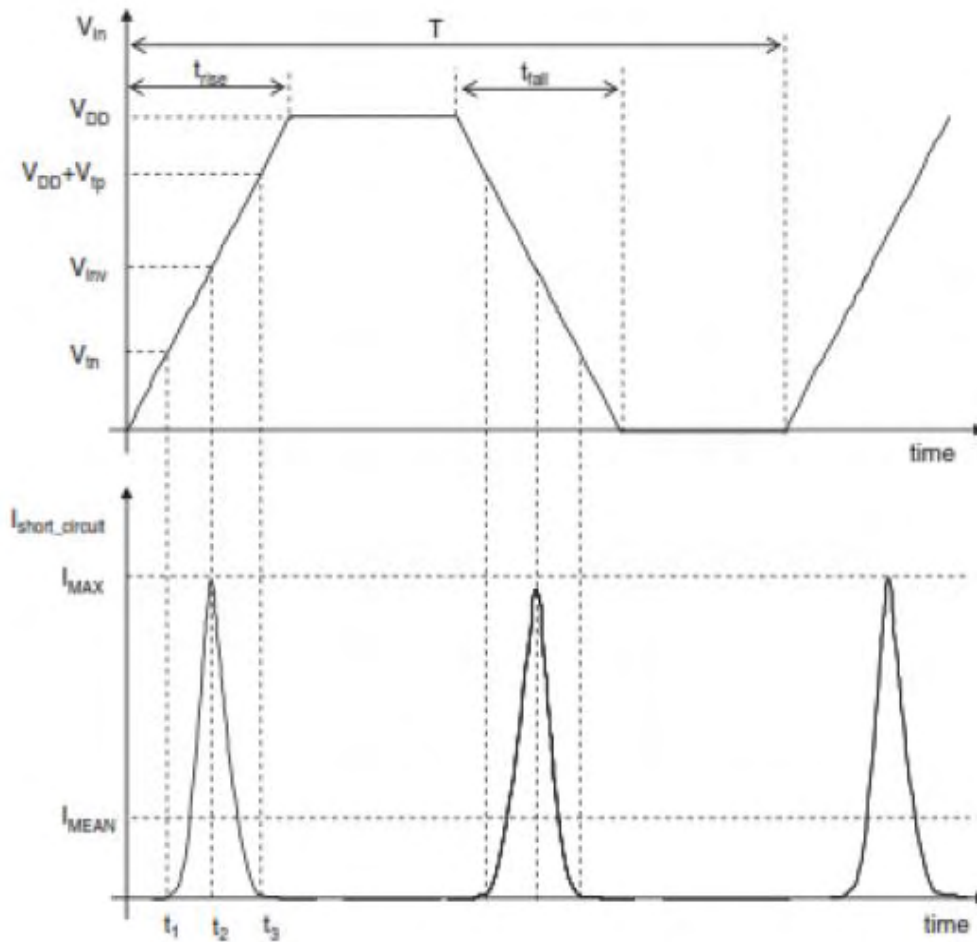
Η δυναμική ισχύς αποτελείται επίσης από την ισχύ βραχυκυκλώματος η οποία εμφανίζεται κατά την αλλαγή λογικής κατάστασης λόγω της στιγμιαίας ταυτόχρονης αγωγής των τρανζίστορ PMOS και NMOS των διάφορων βαθμίδων ενός ολοκληρωμένου κυκλώματος CMOS.

Η ισχύς βραχυκυκλώματος συνεισφέρει απειροελάχιστα στην συνολική κατανάλωση ισχύος των CMOS κυκλωμάτων. Κατά τη διάρκεια της μετάβασης σε μια στατική πύλη CMOS τα PMOS και τα NMOS τρανζίστορ είναι ταυτόχρονα ενεργοποιημένα για ένα σύντομο χρονικό διάστημα, στο διάστημα αυτό σχηματίζεται ένα απευθείας μονοπάτι ρεύματος μεταξύ του V_{DD} και του GND . Η ισχύς του ρεύματος αυτού καταναλίσκεται

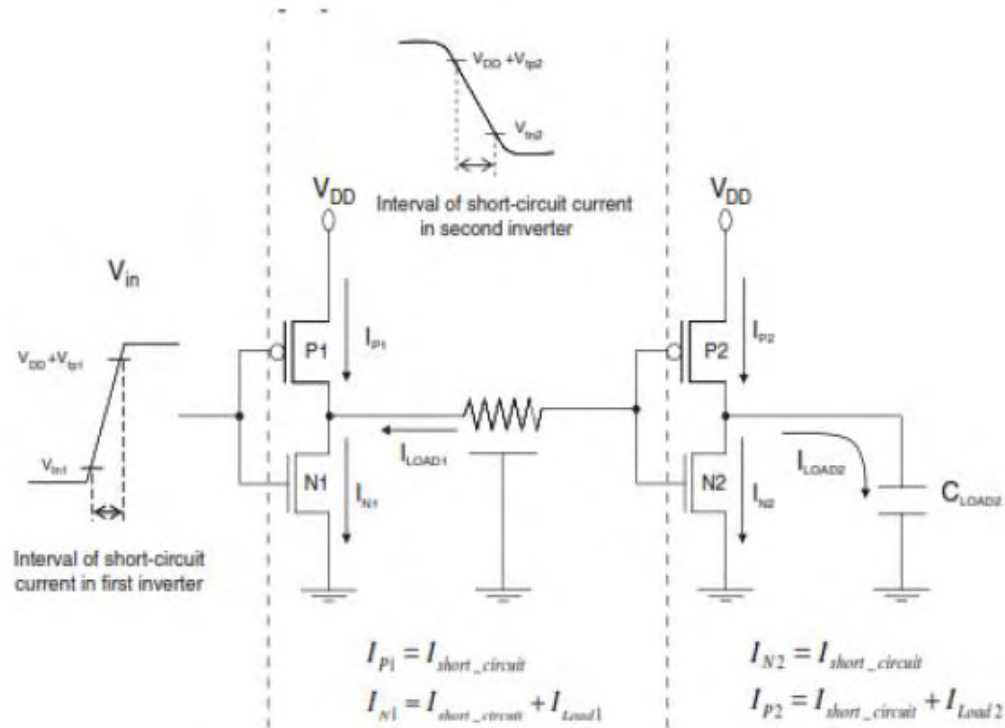
στα τρανζίστορ χωρίς να συνεισφέρει στη φόρτιση της χωρητικότητας εξόδου. Η διάρκεια αυτού του χρονικού διαστήματος εξαρτάται από το χρόνο ανόδου ή καθόδου των εισόδων και του σήματος της εξόδου (σε ένα καλά σχεδιασμένο κύκλωμα (χρόνοι ανόδου/καθόδου - μέτρηση 10%-90% μεταξύ 1 - 1.5) η κατανάλωση ισχύος λόγω του ρεύματος βραχυκυκλώματος είναι το 5 - 10%). Αυτή η απώλεια ισχύος πραγματοποιείται μόνο όταν η πύλη αλλάζει κατάσταση. Ουσιαστικά είναι μέρος της δυναμικής κατανάλωσης ισχύος απλά αντιμετωπίζεται χωριστά. Το ρεύμα βραχυκυκλώματος εξαρτάται από την τιμή του V_{CC} .

Στα στατικά CMOS κυκλώματα, υπάρχει μια χρονική περίοδος κατά τη μετάβαση των σημάτων εισόδου όπου και το πάνω και το κάτω δικτύωμα είναι συγχρόνως σε αγωγή κατάσταση, οπότε σχηματίζουν ένα μονοπάτι ρεύματος DC μεταξύ τροφοδοσίας και γείωσης. Το ρεύμα DC που διαρρέει ένα CMOS κύκλωμα κατά τη διάρκεια μιας μετάβασης του σήματος εισόδου (κατά τη διάρκεια μη-μηδενικών χρόνων ανόδου και καθόδου των σημάτων εισόδου) λέγεται ρεύμα βραχυκυκλώματος.

Το ρεύμα βραχυκυκλώματος ($I_{short-circuit}$) παρατηρείται προσωρινά κατά τη διάρκεια της μετάβασης του σήματος εισόδου, $V_{tn} \leq V_{in} \leq V_{DD} + V_{tp}$, όπως φαίνεται στο σχήμα 2.4. Το ρεύμα αυτό εξαρτάται τόσο από το χωρητικό φορτίο, όσο και από τις γεωμετρικές διαστάσεις της πύλης. Στις σύγχρονες τεχνολογίες, όπου τα κυκλώματα λειτουργούν σε υψηλές συχνότητες, το ρεύμα δεν είναι σημαντικό.



Σχήμα 2.4α: Ρεύματα Βραχυκύκλωσης που Παράγονται από Δύο σε Σειρά Συνδεδεμένους Αναστροφείς



Σχήμα 2.4β: Ρεύματα Βραχυκύκλωσης που Παράγονται από Δύο σε Σειρά Συνδεδεμένους Αναστροφείς

2.3 Στατική Ισχύς

Ως στατική ισχύ χαρακτηρίζουμε την ισχύ που καταναλώνεται από μια πύλη όταν αυτή είναι αδρανής ή στατική. Τα CMOS κυκλώματα στην «ιδανική» περίπτωση θεωρείται πως καταναλώνουν μηδενική στατική ισχύ, αφού στην κατάσταση ισορροπίας τους δεν υπάρχει μονοπάτι που να συνδέει την πηγή με την γείωση. Αυτό το σενάριο, βέβαια, δεν υλοποιείται ποτέ στην πραγματικότητα, αφού τα MOS τρανζίστορ δεν αποτελούν τέλειους διακόπτες, και πάντοτε υπάρχουν, έστω και με πολύ μικρές τιμές ρεύματα διαρροής. Το μεγαλύτερο ποσοστό στατικής ισχύος οφείλεται σε ένα δυναμικό που αναπτύσσεται ανάμεσα στην πηγή και

την γείωση, το οποίο προκαλείται από ελαττωμένα δυναμικά κατωφλίου τα οποία εμποδίζουν την εκάστοτε πύλη από το να κλείσει εντελώς.

Ένα τρανζίστορ διακόπτης είναι ουσιαστικά ένα ωμικό-χωρητικό δικτύωμα μεταξύ πηγής τροφοδοσίας και γείωσης. Εξαιτίας των μη-ιδανικών χαρακτηριστικών του τρανζίστορ (πεπερασμένη αντίσταση), εμφανίζονται ρεύματα διαρροής σε αυτό ακόμα και όταν λειτουργεί στην περιοχή αποκοπής.

Τα CMOS κυκλώματα έχουν αντικαταστήσει τις NMOS διεργασίες διότι η συσχέτιση του ρεύματος που είναι συνυφασμένο με τη λογική NMOS περιορίζει τον αριθμό των τρανζίστορ τα οποία θα μπορούσαν να ενσωματωθούν σε ένα τσιπ. Πριν την τεχνολογία των 90nm, η ισχύς διαρροής αποτελούσε μεγάλη ανησυχία κυρίως κατά τη λειτουργία αδράνειας επειδή ήταν αμελητέα σε σύγκριση με τη δυναμική ισχύ. Σε νανομετρικές διεργασίες με χαμηλές τάσεις κατωφλίου και λεπτά οξειδία πύλης, η διαρροή μπορεί να αντιπροσωπεύει το ένα τρίτο της συνολικής ισχύς.

2.3.1 Ρεύματα Διαρροής

Το τρανζίστορ CMOS διαρρέεται από μια ποσότητα ρεύματος η οποία δυστυχώς με τη σμίκρυνση της τεχνολογίας συνεχώς αυξάνει, επομένως ουσιαστικά το κύκλωμα παρουσιάζει κατανάλωση ισχύος ακόμη και όταν δεν έχουμε μεταβάσεις στην έξοδο της πύλης.

Τα ρεύματα διαρροής αυξάνουν με την άνοδο της θερμοκρασίας, με τη μείωση της τάσης κατωφλίου των τρανζίστορ και μάλιστα εκθετικά (τη μείωση αυτή τη χρειαζόμαστε για την αύξηση της ταχύτητας του κυκλώματος, γιατί το χαμηλό κατώφλι συνεπάγεται με μεγάλο ρεύμα και γρήγορη φόρτιση/εκφόρτιση χωρητικοτήτων εξόδου). Τα ρεύματα

διαρροής εξαρτώνται σημαντικά από την τάση τροφοδοσίας του κυκλώματος. Ξεκίνησε σαν ένα αμελητέο ποσό της συνολικής κατανάλωσης ισχύος αλλά στις μέρες μας η κατανάλωση λόγω των ρευμάτων διαρροής μπορεί να αγγίξει έως και το 30% της συνολικής κατανάλωσης ισχύος. Προς το παρόν οι καινούριες τεχνολογίες μαζί με τις σχεδιαστικές τεχνικές που προέκυψαν έχουν ανταποκριθεί και κρατούν τα ρεύματα διαρροής σε ανεκτά επίπεδα.

Τα NMOS και PMOS τρανζίστορ που χρησιμοποιούνται στα CMOS κυκλώματα έχουν μη μηδενικά ρεύματα διαρροής και υποκατωφλίου. Τα ρεύματα αυτά μπορούν να «συνεισφέρουν» στην συνολική κατανάλωση ισχύος, ακόμη και όταν το τρανζίστορ δεν παρουσιάζει αλλαγές λογικών τιμών στην λειτουργία του ως διακόπτης. Η υποκατηγορία ισχύος που εξετάζουμε προκαλείται από δυο επιμέρους τύπους ρευμάτων διαρροής:

- το ρεύμα διαρροής ανάστροφης πόλωσης και,
- το ρεύμα υποκατωφλίου το οποίο διέρχεται από κάποιο κανάλι του τρανζίστορ, όταν αυτό είναι κλειστό και δίνεται από την παρακάτω σχέση:

$$I_{\text{sub}} = I_{\text{off}} 10^{\frac{V_{gs} + \eta(V_{ds} - V_{DD}) - k_{\gamma} V_{sb}}{S}}$$

όπου το I_{off} είναι το ρεύμα υποκατωφλίου όταν $V_{gs} = 0$ και $V_{ds} = V_{DD}$, και S είναι η κλίση υποκατωφλίου που δίνεται από τη σχέση:

$$S = \left[\frac{d(\log_{10} I_{ds})}{dV_{gs}} \right]^{-1} = n v_T \ln 10$$

Κεφάλαιο 3

Ανάλυση Glitch

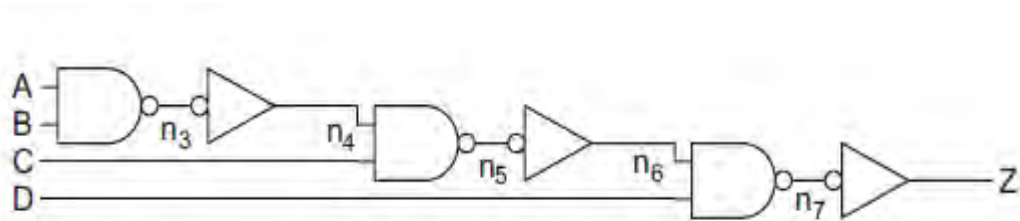
3.1 Εισαγωγή

Τα glitches στα ψηφιακά κυκλώματα είναι οι περιττές μεταβάσεις λόγω καθυστέρησης διάδοσης του σήματος της πύλης στο εκάστοτε κύκλωμα. Τα glitches συμβαίνουν λόγω της άνισης καθυστέρησης στη διαδρομή των διάφορων συνεχών σημάτων. Ένας από τους σημαντικούς λόγους για τη μείωση της κατανάλωσης ισχύος σε κυκλώματα CMOS είναι η δυναμική ισχύς. Σε αυτήν περιλαμβάνονται και δραστηριότητες όπως ψευδείς παλμοί οι οποίοι ονομάζονται glitches. Τεχνικές βελτιστοποίησης της ισχύος που επικεντρώνονται στη μείωση της switching power ενός δεδομένου κυκλώματος ονομάζονται τεχνικές μείωσης των glitches.

Η βασική εσωτερική δραστηριότητα ενός κυκλώματος αποτελεί την ανάλυση των μεταβάσεων των κόμβων από τη μια λογική κατάσταση σε μια άλλη και την αντίστοιχη συμπεριφορά των πυλών. Στην πραγματικότητα όμως, αυτή η κατάσταση δεν είναι τόσο ιδανική. Αντίθετα, ένα φαινόμενο που παρουσιάζεται αρκετά συχνά κατά τη λειτουργία ενός κυκλώματος είναι οι μη ολοκληρωμένες μεταβάσεις ενός σήματος. Μια μετάβαση η οποία προκαλείται από μια διέγερση στις

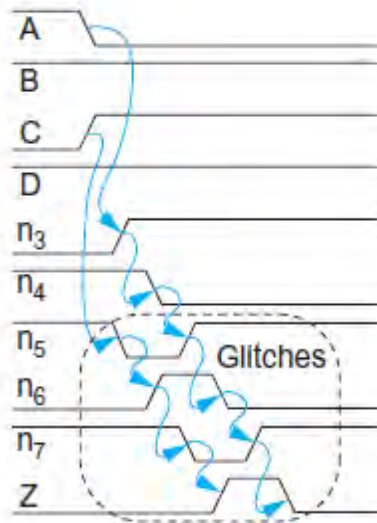
εισόδους αλλά πριν ολοκληρωθεί αναιρείται από μια δεύτερη διέγερση στην ίδια ή σε κάποια άλλη είσοδο της πύλης επαναφέρει την έξοδο στην αρχική τιμή. Αυτή η κατάσταση ονομάζεται glitch.

Για παράδειγμα, η παρακάτω εικόνα δείχνει μια λογική πύλη AND 4 εισόδων σχεδιασμένη από μια αλυσίδα πυλών NAND 2 εισόδων και από αντιστροφείς NOT.



Σχήμα 3.1: Κύκλωμα AND 4 εισόδων

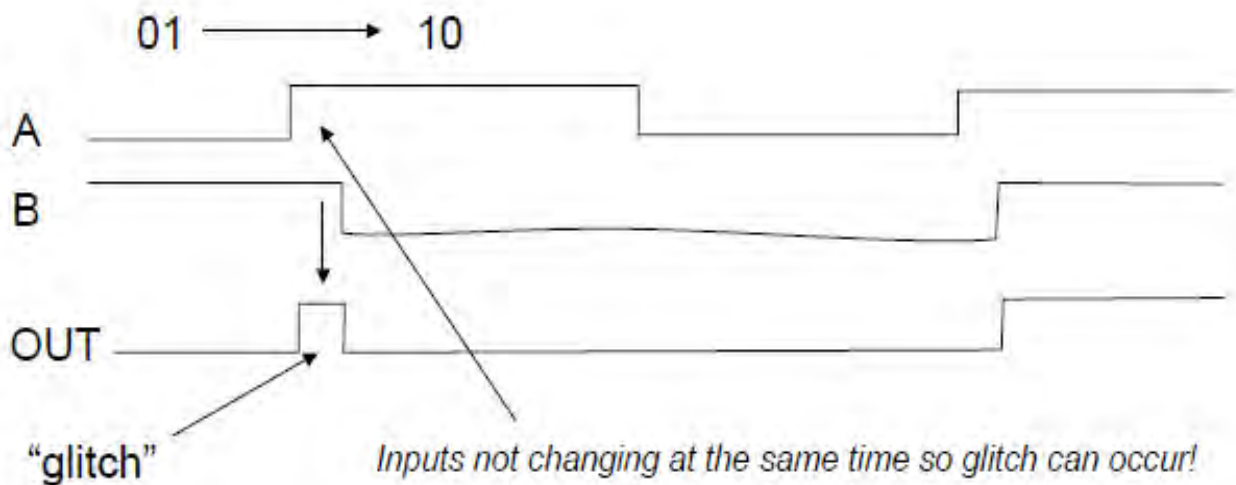
Υποθέτουμε ότι τα σήματα ABCD αλλάζουν από 1101 σε 0111. Ο κόμβος π₄ από την τιμή 1 που είχε αλλάζει σε 0, ωστόσο οι κόμβοι π₅, π₆, π₇ και Z μπορεί να δημιουργήσουν glitch προτού γίνει η αλλαγή στον κόμβο π₄ όπως φαίνεται στην παρακάτω εικόνα.



Σχήμα 3.2: Glitches σε αλυσίδα πυλών

Τα glitch προκαλούν επιπλέον κατανάλωση ισχύος όπως προαναφέρθηκε. Οι αλυσίδες από πύλες είναι ιδιαίτερα επιρρεπείς σε αυτό το πρόβλημα. Η παρουσία αυτού του φαινομένου μπορεί να αυξήσει τον παράγοντα δραστηριότητας μιας πύλης άνω του 1 και μπορεί να παίξει κρίσιμο ρόλο στο θέμα της ισχύος σε ορισμένα κυκλώματα, όπως οι κυματοθραύστες και οι πολλαπλασιαστές πινάκων.

Ένα άλλο παράδειγμα είναι μιας πύλης 2 εισόδων $OUT = AB$ όπου τα σήματα αλλάζουν από 01 σε 10 και δημιουργούν glitch το οποίο μπορεί να προκύψει εάν και οι δύο εισοδοί δεν αλλάξουν μεταβάσεις ταυτόχρονα.



Σχήμα 3.3: Παράδειγμα glitch

3.2 Κατανάλωση Ισχύος λόγω Glitches

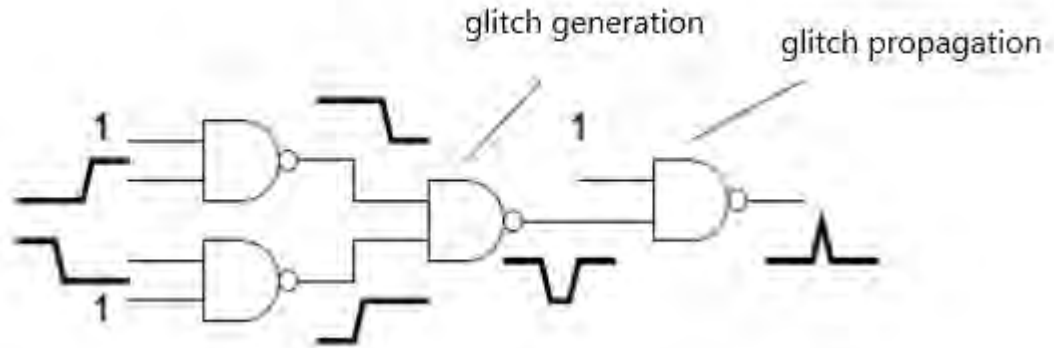
Η βασική συμβολή των glitches στην κατανάλωση ισχύος ενός ψηφιακού κυκλώματος δίνονται από:

1. τη δημιουργία ενός στατικού glitch στην έξοδο κάποιας λογικής

πύλης και,

2. τη διάδοση ενός glitch μέσω μιας πύλης στο κύκλωμα.

Το παρακάτω σχήμα απεικονίζει τους τρόπους συμβολής ενός glitch στην κατανάλωση ισχύος.



Σχήμα 3.4: Δημιουργία – μετάδοση glitches

Η διάδοση πολλαπλών στατικών glitches καθώς και η δημιουργία δυναμικών glitches θεωρείται ως αποτέλεσμα δεύτερης τάξης των παραπάνω πιθανοτήτων. Η συνολική ισχύς που καταναλίσκεται εκφράζεται ως το άθροισμα τριών στοιχείων:

1. την ενέργεια E_{out} που χρησιμοποιείται για να εκφράσει την ενέργεια εξόδου (η οποία είναι ανάλογη με $C_L V_{DD} \Delta V$, όπου C_L είναι η χωρητικότητα φορτίου και ΔV το δυναμικό της εξόδου της πύλης),
2. την ενέργεια E_{par} που χρησιμοποιείται για να φορτίσει τις παρασιτικές χωρητικότητες,
3. και την ενέργεια E_{cc} που καταναλίσκεται λόγω των ρευμάτων διείσδυσης.

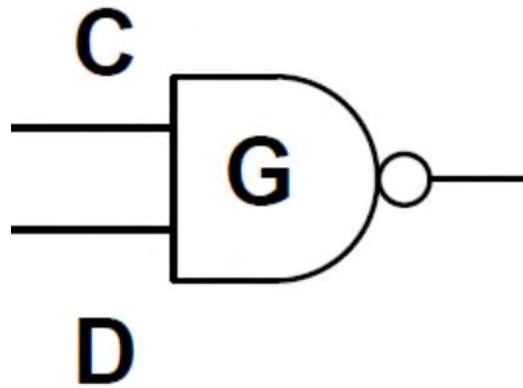
Σε επίπεδο πυλών δεν υπάρχουν πληροφορίες για το σχήμα της κυματομορφής ή των ηλεκτρικών χαρακτηριστικών των κυκλωμάτων και των παρασιτικών στοιχείων. Στη μεγάλη πλειοψηφία των περιπτώσεων, οι κυματομορφές των εισόδων περιγράφονται ως μια σειρά μεταβάσεων και το περιβάλλον μιας πύλης καθορίζεται χρησιμοποιώντας μακροσκοπικές “black box” παραμέτρους όπως το φορτίο εισόδου και εξόδου αλλά και τις μεταδόσεις καθυστερήσεων μιας πύλης.

3.3 Δημιουργία Glitches

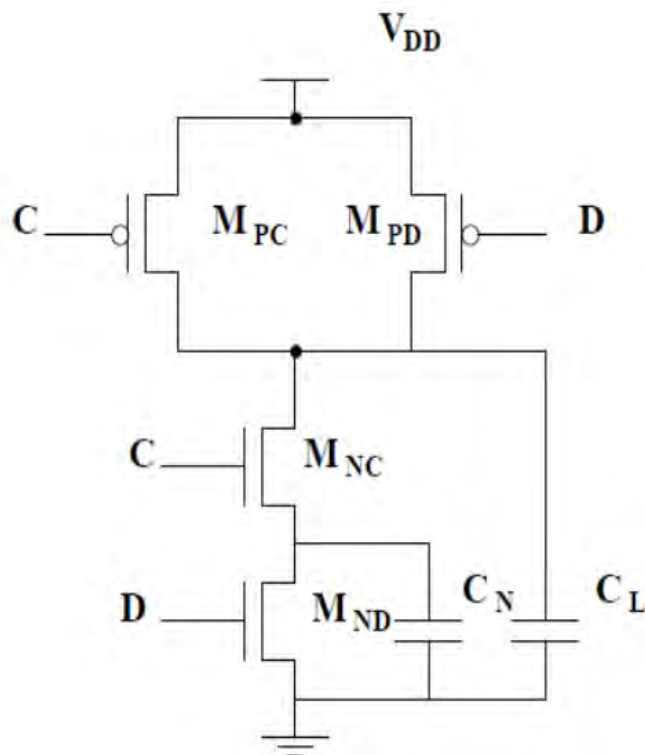
Τα σήματα εισόδων μιας πύλης μεταβάλλονται με τρόπο τέτοιο ώστε να παράγουν μια τιμή στην έξοδο της πύλης. Ωστόσο, ανάλογα με τη χρονική στιγμή που λαμβάνουν χώρα οι μεταβολές των σημάτων υπάρχει πιθανότητα να δημιουργηθεί μια συμπληρωματική τιμή εξόδου, με αποτέλεσμα να υπάρχει στατικό glitch.

Η παρούσα διατριβή ασχολείται με την ανάλυση και τη μελέτη των glitches τα οποία δημιουργούνται στη λογική πύλη NAND 2 εισόδων σχεδιασμένη στα 1.2μm και με τάση τροφοδοσίας 1.1V. Υπάρχουν δύο τρόποι που μπορεί να εμφανιστεί ένα glitch στη συγκεκριμένη πύλη. Ο πρώτος είναι να δημιουργηθεί το glitch σε αυτή την πύλη, το οποίο γίνεται με την εμφάνιση δύο μεταβάσεων στις εισόδους της με πολύ κοντινούς χρόνους άφιξης και η λογική συμπεριφορά της πύλης να οδηγήσει σε αυτό. Ο δεύτερος είναι με διάδοση μέσω της πύλης, όπου σε αυτή την περίπτωση ένα glitch φτάνει στην είσοδο μια πύλης και προκαλεί μια ανάλογη κατάσταση στον κόμβο εξόδου. Με την δημιουργία ενός glitch σε έναν κόμβο αυτό αρχίζει να διαδίδεται στα επόμενα λογικά επίπεδα έως ότου το logical ή το electrical masking να το εξουδετερώσουν.

Μια πύλη NAND 2 εισόδων και το σχηματικό της φαίνονται παρακάτω:



Σχήμα 3.5: NAND 2 εισόδων

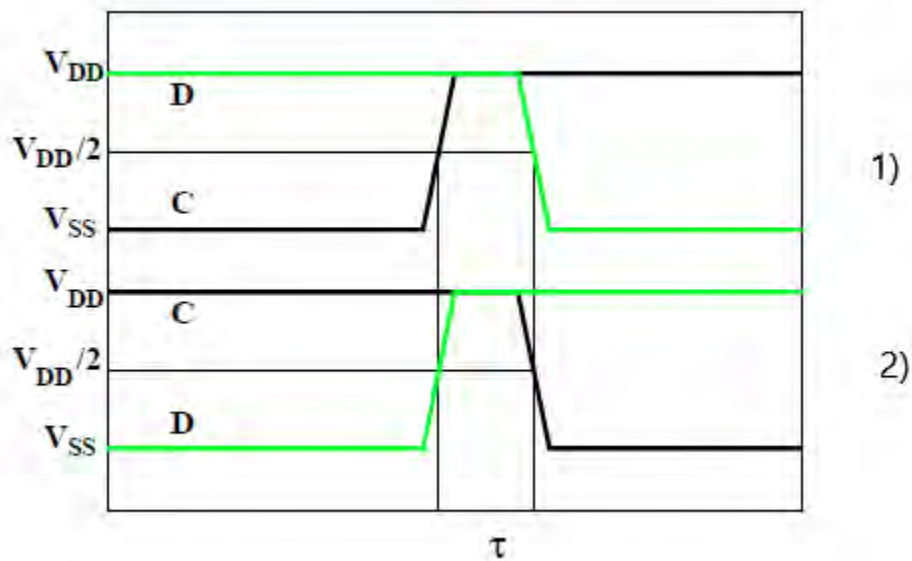


Σχήμα 3.6: Σχηματικό μιας πύλης NAND 2 εισόδων

Για να δημιουργηθεί glitch χρειάζονται δύο περιπτώσεις:

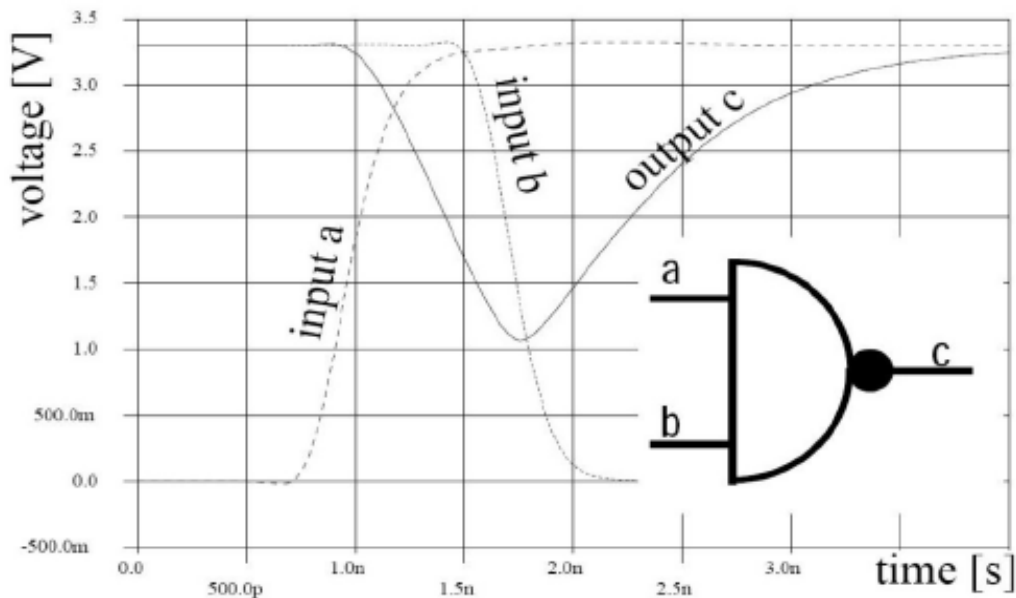
1. να εκτελεστεί η μετάβαση $CD = 01 \rightarrow 10$
2. να εκτελεστεί η μετάβαση $CD = 10 \rightarrow 01$

Χρειάζονται, δηλαδή, δύο μεταβάσεις των σημάτων εισόδων της πύλης NAND 2 από $0 \rightarrow 1$ και από $1 \rightarrow 0$ όπως φαίνεται και παρακάτω στις κυματομορφές των εισόδων.



Σχήμα 3.7: Κυματομορφές μεταβάσεων σημάτων εισόδων μιας πύλης NAND2

Στην περίπτωση αυτή αναμένεται η τιμή 1 στην έξοδο της πύλης NAND. Ωστόσο, κατά τη διάρκεια των μεταβάσεων των σημάτων εισόδων η κυματομορφή της τάσης της εξόδου αρχίζει να κλίνει προς το 0 καθώς οι μεταβάσεις δεν πραγματοποιούνται ταυτόχρονα όπως φαίνεται παρακάτω.



Σχήμα 3.8: Παράδειγμα glitch σε μια πύλη NAND2

Με τη δημιουργία ενός glitch σε ένα κόμβο του κυκλώματος αυτό αρχίζει να διαδίδεται στα επόμενα λογικά επίπεδα έως ότου το logical ή το electrical masking το εξουδετερώσουν.

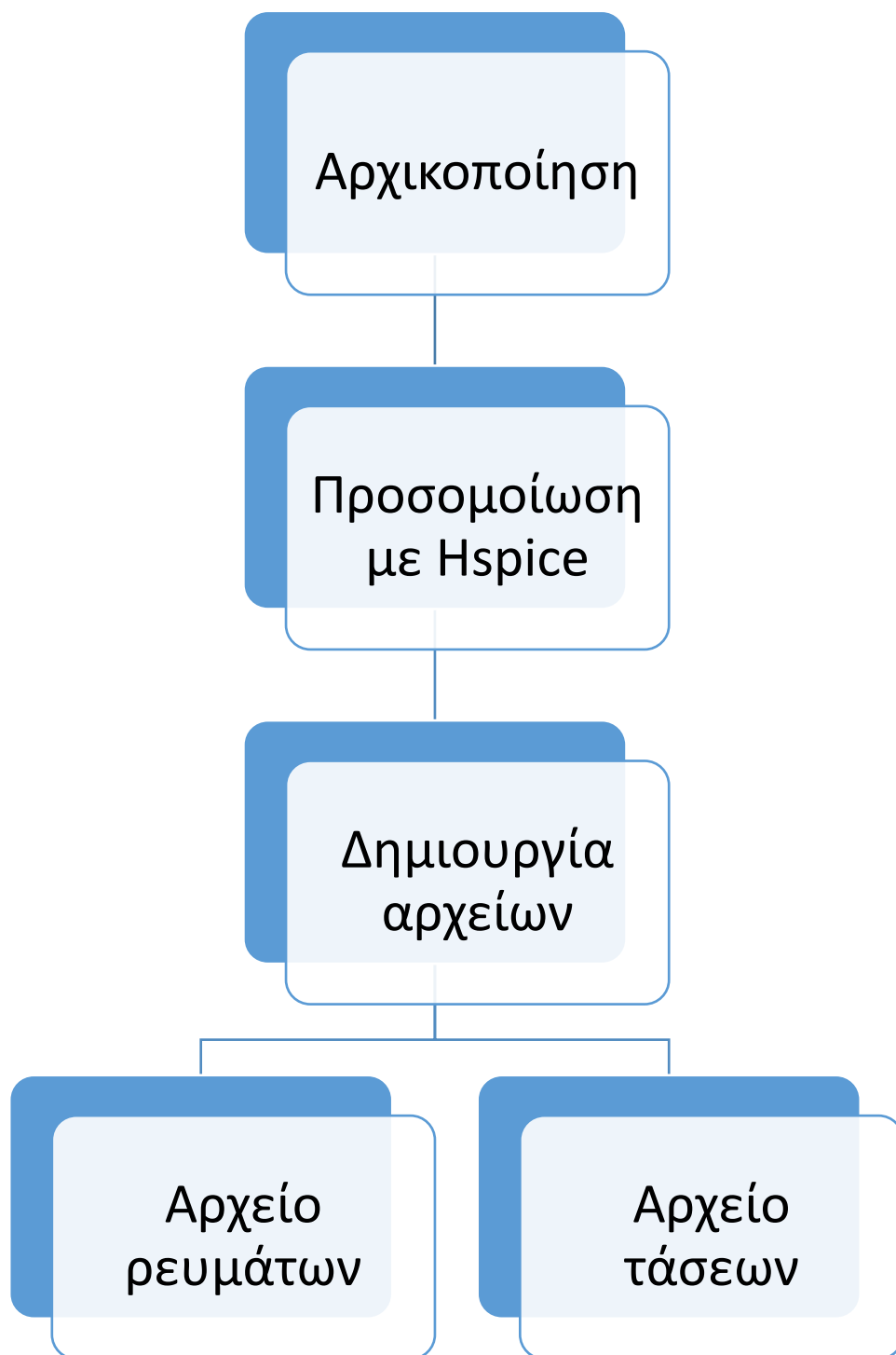
Για έναν event driven προσομοιωτή ο οποίος λειτουργεί σε επίπεδο πυλών η διαχείριση ενός glitch είναι δύσκολη υπόθεση καθώς το electrical masking απαιτεί ιδιαίτερη ανάλυση.

Κεφάλαιο 4

Ροή Εργασίας

4.1 Εισαγωγή

Ο στόχος της παρούσας διατριβής είναι η πραγματοποίηση ενός αυτοματοποιημένου μοντέλου το οποίο είναι σχεδιασμένο στη γλώσσα C. Το μοντέλο αυτό έχει ως σκοπό την αποθήκευση των τιμών των ρευμάτων και των τάσεων τα οποία προκύπτουν από την εκτέλεση πολλαπλών προσομοιώσεων του προγράμματος HSPICE, σε δύο αντίστοιχα αρχεία. Για να εκτελεστεί ένα πρόγραμμα HSPICE χρειάζεται αρχικά να γίνουν κάποιες αρχικοποιήσεις στις τιμές των χρόνων κατά τις οποίες πραγματοποιούνται οι μεταβάσεις των σημάτων εισόδων της λογικής πύλης NAND2. Στη συνέχεια, είναι αναγκαίο με τις τιμές που έχουν υπολογιστεί να κατασκευαστεί ένα αρχείο .sp με όλες τις απαραίτητες ρυθμίσεις και εντολές έτσι ώστε να δημιουργεί κάθε φορά που το εκτελεί το HSPICE δύο αρχεία με τις τιμές που ζητούνται. Πιο αναλυτικά η διαδικασία φαίνεται στο παρακάτω σχήμα:

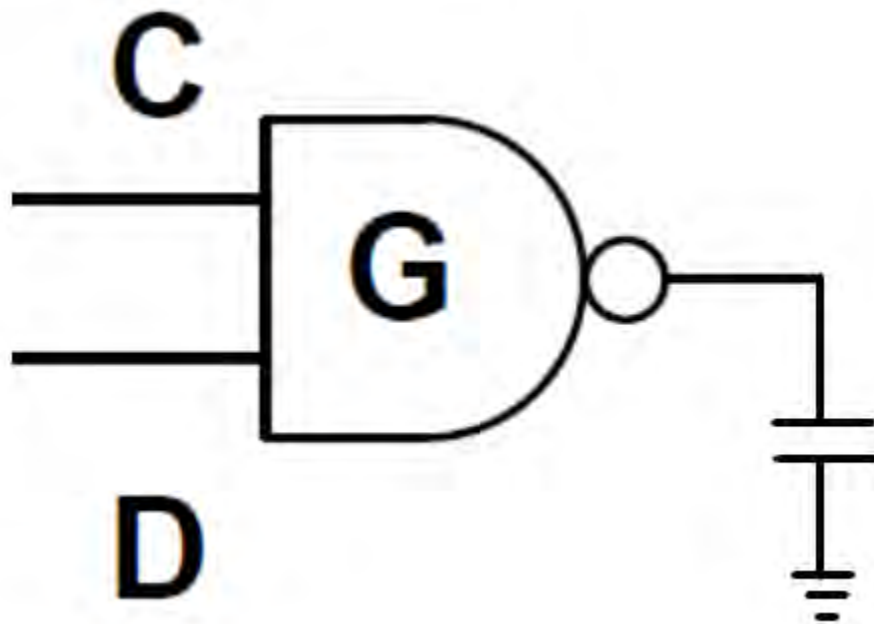


Σχήμα 4.1: Ροή εργασίας

Τα παραπάνω βήματα εκτελούνται όσες φορές χρειαστεί για να βγει το τελικό αποτέλεσμα.

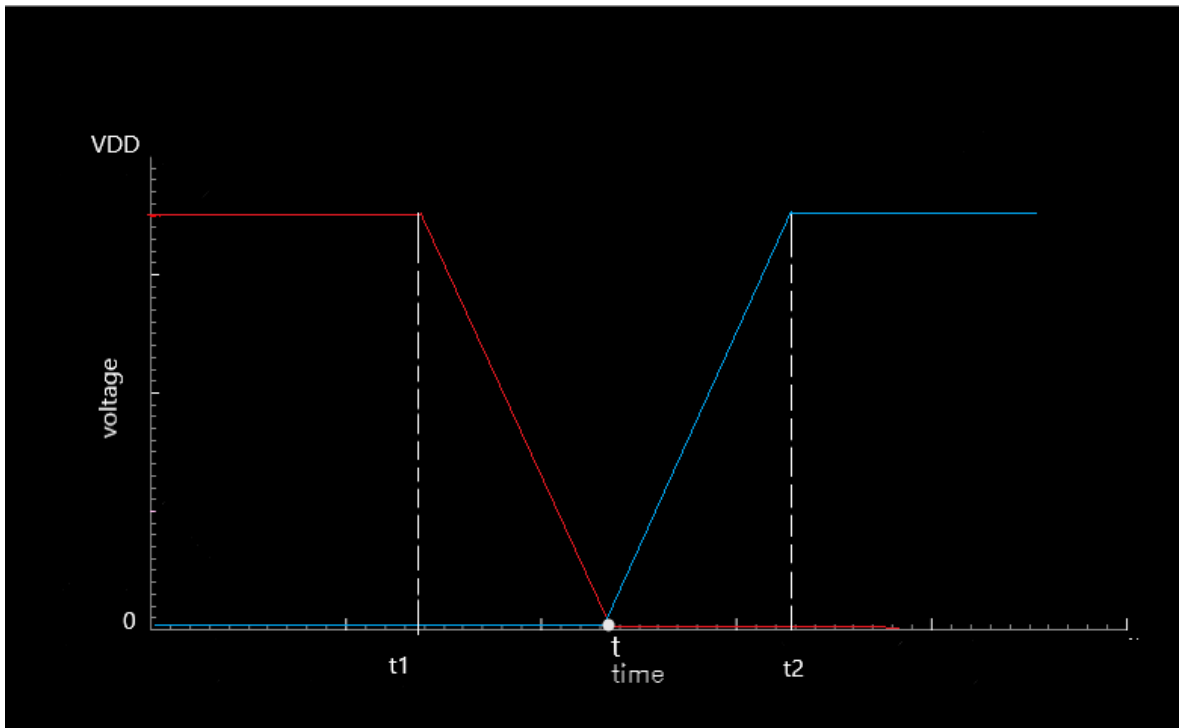
4.2 Αρχικοποίηση τιμών

Στην παρούσα διατριβή το κύκλωμα που μελετήθηκε είναι μια NAND 2 εισόδων συνδεδεμένη με έναν πυκνωτή στην έξοδο, όπως φαίνεται και στο παρακάτω σχήμα:



Σχήμα 4.2: Κύκλωμα NAND 2 εισόδων

Για την επίτευξη ενός glitch σε μια πύλη NAND 2 εισόδων είναι αναγκαία η μελέτη των περιοχών όπου αυτό μπορεί να δημιουργηθεί και να επιφέρει διαφορές στην μέχρι τώρα γνωστή λειτουργία της πύλης. Για τον σκοπό αυτό μελετήθηκαν αναλυτικά οι μεταβάσεις των δύο σημάτων που αναφέρθηκαν στο προηγούμενο κεφάλαιο.



Εικόνα 4.1: Στιγμιότυπο μετάβασης σημάτων εισόδων NAND

Η παραπάνω εικόνα αποτελεί στιγμιότυπο ενός τρεξίματος μιας πύλης NAND 2 εισόδων όπου τα σήματα των εισόδων μεταβαίνουν από $0 \rightarrow 1$ (μπλε κυματομορφή) και από $1 \rightarrow 0$ (κόκκινη κυματομορφή), αντίστοιχα. Ο χρόνος t_1 αποτελεί την τιμή της έναρξης της μετάβασης του σήματος. Για να δημιουργηθεί ένα glitch αρκεί η μετάβαση του κόκκινου σήματος να συμπίπτει σε ένα σημείο με τη μετάβαση του μπλε σήματος. Πιο συγκεκριμένα, η περιοχή μελέτης των glitches έχει δύο όρια:

1. ο χρόνος έναρξης της μετάβασης του ενός σήματος να ισούται με το χρόνο λήξης της μετάβασης του άλλου σήματος (βλ. t) και,
2. ο χρόνος έναρξης της μετάβασης του κόκκινου σήματος να μην ξεπεράσει το χρόνο λήξης της μετάβασης του μπλε σήματος, δηλαδή πρέπει πάντα $t_1 < t_2$.

Η συγκεκριμένη μελέτη και ανάλυση είναι αναγκαίο να γίνεται κάθε φορά πριν ξεκινήσει η διαδικασία έτσι ώστε να αποφεύγεται η μελέτη περιοχών στις οποίες δεν μπορεί να συμβεί glitch.

Εφόσον ολοκληρωθεί η παραπάνω διαδικασία, δημιουργείται ένα αρχείο spice (.sp) το οποίο περιέχει εκτός από την αναλυτική περιγραφή του κυκλώματος μια πύλης NAND 2 εισόδων, όλη την απαραίτητη πληροφορία που χρειάζεται να γίνει η προσομοίωση. Δηλαδή, ακριβείς τιμές των χρόνων μεταβάσεων των σημάτων των εισόδων της πύλης.

Στη συνέχεια, γίνονται προσομοιώσεις με τη βοήθεια του εργαλείου HSPICE. Αξίζει να σημειωθεί ότι οι προσομοιώσεις γίνονται κάθε φορά για δύο διαφορετικές τιμές των transition times και για διαφορετική τιμή της χωρητικότητας του πυκνωτή που είναι συνδεδεμένος στην έξοδο.

4.3 Προσομοίωση με HSPICE

Η επίλυση των θεωρητικών μοντέλων σε κυκλώματα με πολλά στοιχεία ή βαθμίδες είναι περίπλοκη ή και αδύνατη με αναλυτικό τρόπο. Για το λόγο αυτό γίνεται χρήση προγραμμάτων ανάλυσης με υπολογιστή, που είναι αποτελεσματικά και επιτρέπουν τη μελέτη της επίδρασης μεγάλου πλήθους παραγόντων ή παραμέτρων σε πολύ μικρό χρονικό διάστημα.

Ένα από αυτά τα προγράμματα είναι και το SPICE (Simulation Program with Integrated Circuit Emphasis). Μια επέκτασή του είναι το HSPICE της SYNOPSIS που θα χρησιμοποιήσουμε στην παρούσα διατριβή, το οποίο λειτουργεί στο λογισμικό περιβάλλον Linux.

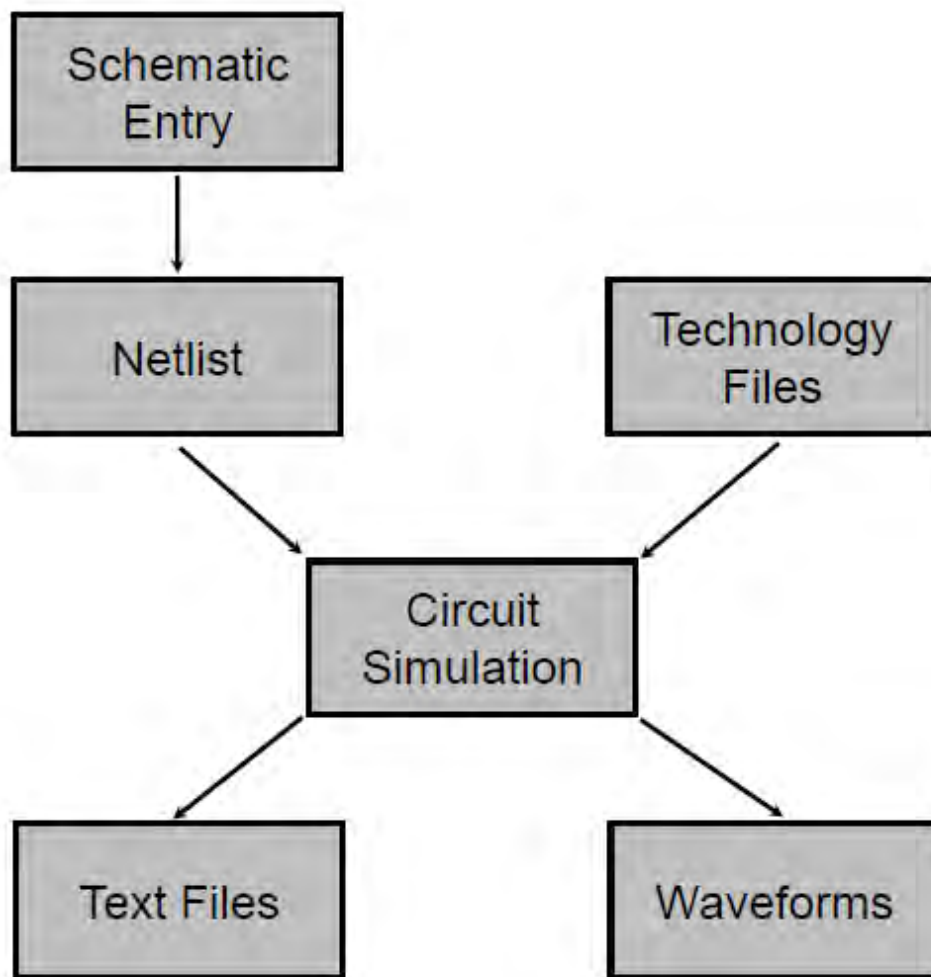
Το HSPICE, όπως και άλλα προγράμματα, είναι προέκταση του SPICE. Λειτουργεί σύμφωνα με τον τρόπο που λειτουργεί το SPICE, απλά έχει κάποιες επιπλέον επιλογές.

Αποτελεί το “χρυσό πρότυπο” της βιομηχανίας για την ακριβή προσομοίωση ενός κυκλώματος και προσφέρει μοντέλα MOS, με σύγχρονους αλγορίθμους προσομοίωσης και ανάλυσης. Με περισσότερα από 25 χρόνια επιτυχημένων σχεδιασμών, το HSPICE αποτελεί τον πιο αξιόπιστο και ολοκληρωμένο προσομοιωτή κυκλωμάτων.

Το HSPICE όντας προσομοιωτής αναλογικών κυκλωμάτων μπορεί να χρησιμοποιηθεί για προσομοίωση ηλεκτρικών κυκλωμάτων σε σταθερές και παροδικές συχνότητες. Είναι ένα εργαλείο που προσφέρει γρήγορα και ακριβή αποτελέσματα.

Γενικά, στο SPICE το κύκλωμα περιγράφεται με τη χρήση ενός αρχείου (file) το οποίο αποτελεί το αρχείο εισόδου (αρχείο εισαγωγής δεδομένων) του SPICE. Το αρχείο αυτό περιέχει τα στοιχεία του κυκλώματος (αντιστάτες, πυκνωτές, αυτεπαγωγές, πηγές τάσης και ρεύματος, διατάξεις ημιαγωγών κ.α.) και περιγράφει πως συνδέονται μεταξύ τους κάνοντας χρήση αριθμών που αντιστοιχούν στους διάφορους κόμβους του κυκλώματος. Μπορεί να υπάρχουν επίσης πληροφορίες που δείχνουν τη συχνότητα των πηγών, τη θερμοκρασία, το είδος των αναλύσεων που χρειάζεται να γίνουν και πως πρέπει να παρουσιαστούν τα αποτελέσματα της κάθε ανάλυσης. Το πρόγραμμα SPICE διαβάζει το αρχείο εισόδου και βρίσκει πως πρέπει να συνδεθούν τα διάφορα στοιχεία κυκλωμάτων και διατάξεις σε κάθε κόμβο.

Η διαδικασία που ακολουθείται τρέχοντας το HSPICE είναι η εξής:



Σχήμα 4.3: Περιγραφή βημάτων προσομοίωσης στο HSPICE

Ξεκινώντας, για να τρέξει το HSPICE χρειάζεται ένα αρχείο spice, δηλαδή, ένα αρχείο με την κατάληξη **.sp**, (έστω **rcircuit.sp**) το οποίο μέσα θα έχει όλη την πληροφορία για το κύκλωμα στο οποίο θα γίνει προσομοίωση. Στη συγκεκριμένη διατριβή χρειάστηκε το netlist της πύλης NAND 2 εισόδων. Επιπλέον, χρειάζεται να δοθούν πληροφορίες σχετικές με τον τρόπο προσομοίωσης, τις επιθυμητές μετρήσεις που χρειάζονται να γίνουν και τις επιθυμητές μεταβλητές των οποίων οι τιμές θα αποθηκευτούν σε ένα ξεχωριστό αρχείο μετά το πέρας της προσομοίωσης μέσω HSPICE.

Στη συνέχεια, το HSPICE ξεκινά την εκτέλεση ύστερα από τη συγκεκριμένη εντολή:

```
§ hspice rccircuit.sp > rccircuit.lis
```

Αυτή η εντολή θα καταγράψει αυτόματα τα αποτελέσματα από το τρέξιμο του HSPICE στο αρχείο με την κατάληξη **.lis**. Το αρχείο **rccircuit.lis** περιλαμβάνει όλη την απαραίτητη πληροφορία σχετικά με την ανάλυση που έγινε στο επιθυμητό κύκλωμα. Ουσιαστικά, το αρχείο αυτό περιλαμβάνει αποτελέσματα μετρήσεων, σημεία λειτουργίας και μηνύματα λάθους.

Το αρχείο **.lis** του μοντέλου της παρούσας εργασίας περιλαμβάνει αποτελέσματα μετρήσεων σχετικά με τα ρεύματα και τις τάσεις που δημιουργούνται κατά την εμφάνιση ενός glitch σε μια πύλη NAND 2 εισόδων.

4.4 Δημιουργία τελικών αρχείων

Στο τελικό στάδιο το μοντέλο διαβάζει το **.lis** αρχείο που δημιουργήθηκε μέσω του HSPICE και δημιουργεί δυο διαφορετικά αρχεία. Τα αρχεία αυτά περιέχουν πληροφορίες σχετικά με τα ρεύματα και τις τάσεις του κυκλώματος, αντίστοιχα.

Πιο συγκεκριμένα, το ένα αρχείο περιλαμβάνει τις τιμές των ρευμάτων και έχει τη εξής μορφή:

	v6	c1	v0
0.	2.7139n	0.	5.8998n
1.00000p	48.6987u	-28.6983u	62.7017u
2.00000p	33.9387u	-16.1890u	39.8968u
3.00000p	29.0662u	-11.5227u	33.2069u
4.00000p	13.1441u	1.1882u	7.0980u
5.00000p	11.7540u	2.3557u	5.7126u
6.00000p	19.1086u	-3.4230u	19.2047u
7.00000p	18.6456u	-3.3242u	19.1206u
8.00000p	9.5581u	3.2586u	4.0591u
9.00000p	852.7430n	9.5462u	-10.3437u
10.00000p	6.4556u	4.7823u	-81.5222n
11.00000p	12.0585u	18.3807n	10.1807u
12.00000p	17.6614u	-4.7455u	20.4428u
13.00000p	12.3599u	-1.1069u	11.7797u
14.00000p	4.8483u	4.2348u	-719.1252n
15.00000p	-2.6633u	9.5764u	-13.2179u
16.00000p	930.2456n	6.4296u	-6.5543u
17.00000p	4.5238u	3.2828u	109.3827n
18.00000p	6.1519u	1.6662u	3.3454u
19.00000p	5.8145u	1.5798u	3.1538u
20.00000p	5.4772u	1.4933u	2.9622u
21.00000p	5.1399u	1.4069u	2.7706u
22.00000p	4.8175u	1.3233u	2.5892u
23.00000p	4.5674u	1.2530u	2.4573u
24.00000p	4.3173u	1.1828u	2.3253u
25.00000p	4.0672u	1.1126u	2.1934u
26.00000p	3.8171u	1.0423u	2.0614u
27.00000p	3.5781u	974.4315n	1.9357u
28.00000p	3.3927u	917.9567n	1.8401u
29.00000p	3.2072u	861.4819n	1.7445u
30.00000p	3.0218u	805.0071n	1.6489u
31.00000p	2.8363u	748.5323n	1.5533u
32.00000p	2.6602u	695.0227n	1.4628u
33.00000p	2.5293u	655.8301n	1.3972u
34.00000p	2.3984u	616.6375n	1.3315u
35.00000p	2.2675u	577.4448n	1.2658u
36.00000p	2.1366u	538.2522n	1.2001u
37.00000p	2.0115u	500.5981n	1.1372u
38.00000p	1.9140u	470.3722n	1.0872u
39.00000p	1.8165u	440.1462n	1.0373u
40.00000p	1.7190u	409.9203n	987.3851n
41.00000p	1.6214u	379.6944n	937.4574n
42.00000p	1.5292u	351.3423n	890.2981n
43.00000p	1.4621u	332.0380n	856.5049n
44.00000p	1.3951u	312.7337n	822.7118n
45.00000p	1.3281u	293.4293n	788.9187n
46.00000p	1.2610u	274.1250n	755.1256n
47.00000p	1.1959u	255.1726n	722.0808n
48.00000p	1.1403u	237.9192n	692.6490n
49.00000p	1.0847u	220.6659n	663.2173n
50.00000p	1.0291u	203.4126n	633.7856n

Εικόνα 4.2: Αποτέλεσμα ρευμάτων

Το δεύτερο αρχείο περιλαμβάνει τις τιμές των τάσεων και έχει την εξής μορφή:

3

0.	1.1000
1.00000p	1.0712
2.00000p	1.0208
3.00000p	990.4402m
4.00000p	974.5031m
5.00000p	968.1033m
6.00000p	967.4427m
7.00000p	969.1912m
8.00000p	973.5976m
9.00000p	978.0360m
10.00000p	983.6731m
11.00000p	989.3101m
12.00000p	994.9472m
13.00000p	1.0005
14.00000p	1.0060
15.00000p	1.0115
16.00000p	1.0162
17.00000p	1.0208
18.00000p	1.0253
19.00000p	1.0294
20.00000p	1.0336
21.00000p	1.0378
22.00000p	1.0417
23.00000p	1.0449
24.00000p	1.0481
25.00000p	1.0513
26.00000p	1.0544
27.00000p	1.0575
28.00000p	1.0598
29.00000p	1.0621
30.00000p	1.0644
31.00000p	1.0667
32.00000p	1.0689
33.00000p	1.0705
34.00000p	1.0722
35.00000p	1.0738
36.00000p	1.0755
37.00000p	1.0770
38.00000p	1.0782
39.00000p	1.0794
40.00000p	1.0806
41.00000p	1.0818
42.00000p	1.0829
43.00000p	1.0837
44.00000p	1.0846
45.00000p	1.0854
46.00000p	1.0862
47.00000p	1.0870
48.00000p	1.0877
49.00000p	1.0883
50.00000p	1.0889

Εικόνα 4.3: Αποτέλεσμα τάσεων

Κεφάλαιο 5

Επίλογος

Μέσα από την παρούσα μεταπτυχιακή διατριβή μελετήθηκε σε βάθος ένα από τα πλέον σύγχρονα, αλλά ταυτόχρονα και πολλά υποσχόμενα φαινόμενο που απασχολούν την έρευνα αλλά και τη βιομηχανία στη σημερινή εποχή. Γενικότερα, η μελέτη επικεντρώθηκε στο τι είναι ένα glitch, τι είναι η κατανάλωση ισχύος ενός κυκλώματος CMOS, πως υπολογίζεται καθώς και ο τρόπος που συνεισφέρει σε αυτή η παρουσία ενός glitch. Ο βασικότερος όμως σκοπός κυμάνθηκε στον τρόπο με τον οποίο μπορούν τα glitches να υπολογισθούν προγραμματιστικά και να αποθηκευτεί η όποια πληροφορία χρειάζεται για τη μελέτη τους.

5.1 Μελλοντικές Επεκτάσεις

Είναι ενδιαφέρον να συνεχιστεί η έρευνα πάνω στη μελέτη και την ανάλυση της παρουσίας glitch σε ένα κύκλωμα, αξιοποιώντας όλες τις πληροφορίες και τα αποτελέσματα που προσφέρει το μοντέλο της διατριβής.

Αρχικά, η έρευνα για την παρουσία των glitches σε άλλες λογικές πύλες όπως AND, OR, NOR κτλ. , καθώς και σε πύλες με περισσότερες των 2 εισόδων θα εξάγει αποτελέσματα και θα επιτύχει καλύτερη και πιο ευρεία αντιμετώπιση του προβλήματος και ταυτόχρονα της λύσης του. Είναι αδιαμφισβήτητο ότι η κάθε περίπτωση χρίζει ειδικής μεταχείρισης και δεν προβλέπεται ένα γενικό συμπέρασμα.

Επιπλέον, μπορεί να ερευνηθεί λεπτομερώς η επόμενη φάση του προβλήματος η οποία είναι η μελέτη των περιοχών όπου δρουν τα glitches καθώς επίσης, και οι κυματομορφές που παράγονται έτσι ώστε να βγει ένα αποτέλεσμα πιο γενικό για την κάθε περίπτωση ξεχωριστά και συνεπώς να ολοκληρωθεί ο προχαρακτηρισμός των λογικών πυλών.

Τέλος, αξίζει να μελετηθεί αναλυτικά το αυτοματοποιημένο μοντέλο. Μέσω της ανάλυσης θα προκύψουν τμήματα κώδικα τα οποία χρίζουν βελτιστοποίησης, ώστε οι υπολογισμοί να πραγματοποιούνται με πιο γρήγορο και αποδοτικό τρόπο.

Βιβλιογραφία

- [1] Ronak Shah, “Glitch analysis and reduction in digital circuits”, VLSICS, 2016
- [2] M. Favalli, L. Benini, “Analysis of glitch power dissipation in CMOS ICs”, DEIS, CIS
- [3] Heil Weste, David Harris, “CMOS VLSI Design ‘A circuit and systems perspective’ ”, 4th edition
- [4] C.L. Lin, T. Kim, KS Chung, “G-vector: a new model for glitch analysis”, IEEE, 1999
- [5] D. Rabe, W. Nebel, “New approach in gate-level glitch modelling”, IEEE, 1996
- [6] Δ. Μπουντάς, “Εργαλεία CAD για υπολογισμό ισχύος και αξιοπιστίας VLSI ”, Παν. Θεσσαλίας, 2009
- [7] Θ. Δευτεραίου, Κ. Γιάτρα, “Προσομοίωση Οικογενειών Λογικών Πυλών”, ΑΤΕΙ Καλαμάτας, 2011
- [8] Α. Δαδαλιάρης, “Ανάλυση καθυστέρησης και κατανάλωσης ισχύος εναλλακτικών διατάξεων αθροιστών”, Παν. Θεσσαλίας, 2005
- [9] Αικ. Κατσαρού, “CMOS λογική οικογένεια με χρήση διοδικού τρανζίστορ για χαμηλή δυναμική κατανάλωση ενέργειας”, Παν. Ιωαννίνων
- [10] ECE 4420, “Power estimation in digital circuits”, University of Thessaly
- [11] HSPICE, User Guide: Simulation and Analysis, Synopsys