

ΠΑΝΕΠΙΣΤΗΜΙΟ ΘΕΣΣΑΛΙΑΣ
ΤΜΗΜΑ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ
ΥΠΟΛΟΓΙΣΤΩΝ



ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ:

**Σχεδιασμός ταλαντωτή 2.5GHz LC Cross-Coupled -
Design of a 2.5GHz LC Cross-Coupled Voltage
Controlled Oscillator**

ΚΩΝΣΤΑΝΤΙΝΟΣ ΑΝΑΣΤΑΣΙΟΥ

Επιβλέποντες Καθηγητές:

Πλέσσας Φώτιος
Επίκουρος Καθηγητής Π.Θ.

Ευμορφόπουλος Νέστορας
Επίκουρος Καθηγητής Π.Θ.

ΒΟΛΟΣ, 2017

Ευχαριστίες

Με αφορμή την παρούσα διπλωματική, θα ήθελα να ευχαριστήσω θερμά τους επιβλέποντες καθηγητές μου, τους κ. Πλέσσα Φώτιο και κ. Ευμορφόπουλο Νέστορα για την καθοδήγηση τους και τις συμβουλές τους, κατά τη διάρκεια υλοποίησης της εργασίας καθώς και την κυρία Καλλιόπη Κουτσοκέρα για την πολύτιμη βοήθειά της στη συγγραφή της διπλωματικής εργασίας. Επίσης, θα ήθελα να ευχαριστήσω την οικογένειά μου για την απεριόριστη βοήθεια και ψυχολογική υποστήριξη που μου παρείχε όλα αυτά τα χρόνια.

Περιεχόμενα

Περίληψη.....	5
Abstract.....	5
I. Εισαγωγή	6
i. Εισαγωγή στους ταλαντωτές.....	6
ii. Παραγωγή σημάτων.....	6
II. Κριτήρια ταλάντωσης του συστήματος.....	7
i. Σύστημα θετικής ανατροφοδότησης	7
ii. Δημιουργία ταλάντωσης	7
iii. Κέρδος βρόγχου.....	7
III. Βασικές κατηγορίες ταλαντωτών	8
i. LC ταλαντωτές.....	8
ii. Ring ταλαντωτές	8
IV. Τοπολογίες ταλαντωτών	8
i. Cross-Coupled Oscillators	8
ii. Εναλλακτικοί Cross-Coupled Oscillators	8
iii. Περισσότερες τοπολογίες.....	9
V. Ταλαντωτές ελεγχόμενοι από τάση (Voltage Controlled Oscillators)	10
i. Ιδανικός VCO.....	10
ii. Βασικές παράμετροι ενός VCO	10
VI. Θόρυβος φάσης.....	10
VII. Resonator και LC-tank.....	11
i. Resonator.....	11
ii. LC-tank	11
VIII. Σχεδίαση LC-tank Voltage Controlled Oscillator	12
i. Two-port feedback systems & Connected one-port circuits	12
ii. Τύποι ταλαντωτών.....	12
IX. Διαφορικές τοπολογίες VCO.....	13
i. Κριτήρια επιλογής τοπολογίας	13
ii. Cross-coupled differential topology (one-port implementation)	13
iii. Negative resistance of a cross-coupled pair	13
X. Επιλογή τεχνολογίας Nmos ή Pmos για Cross-coupled Differential Topology	14
i. Nmos pair and a tail current at the source	14
ii. Nmos pair and a tail current at the drain	14
iii. Pmos pair and a tail current at the drain.....	14
iv. Pmos pair and a tail current at the source	14
XI. Hot Carrier Effects (HCE).....	15
XII. Σύγκριση Nmos & Pmos και τοπολογία Cmos.....	16
XIII. Τοπολογίες Cmos	17
i. Total negative resistance of Cmos cross-coupled pair	17
ii. Cmos Cross-coupled differential topology with a tail current at the source of Nmos pair	17
iii. Cmos Cross-coupled differential topology with a tail current at the source of Pmos pair	17
iv. Cmos Cross-coupled differential topology without a tail current	18
XIV. Πρώτο στάδιο σχεδίασης του ταλαντωτή	18
i. Επιλογή τοπολογίας.....	18
ii. Πειραματική δοκιμή πηγής ρεύματος I_{tail} για πόλωση του κυκλώματος	19
iv. Πειραματική δοκιμή με σταθερή πηγής ρεύματος $I_{DC}=2mA$ και $W=30\mu m$, για εύρεση τιμής φορτίου RL στο στάδιο εξόδου	27
XV. Δημιουργία και σύνδεση καθρέπτη ρεύματος.....	30
i. Προσδιορισμός τεχνολογίας και παραμέτρων.....	30

XVI.	Υλοποίηση του Common Drain Ενισχυτή	39
i.	Προσδιορισμός αντιστάσεων και τεχνολογίας Common Drain Resistance Biased	39
ii.	Προσδιορισμός τεχνολογίας για Common Drain Transistor Biased	42
iii.	Σύνδεση του Common Drain ενισχυτή με το κύκλωμα	44
XVII.	Προσθήκη πραγματικού πηνίου με $Q=15$ στη συνδεσμολογία	45
i.	Εύρεση εσωτερικής αντίστασης	45
ii.	Βελτιστοποίηση κυκλώματος	45
XVIII.	Varactors	48
XIX.	Συμπεράσματα	55
	Βιβλιογραφία	57

Περίληψη

Στην παρούσα διπλωματική εργασία, αναλύεται η σχεδίαση ενός ηλεκτρικού ταλαντωτή που μπορεί να χρησιμοποιηθεί σε τηλεπικοινωνιακές εφαρμογές, παράγοντας ένα radio frequency σήμα με χαμηλό θόρυβο φάσης.

Η εργασία ξεκινάει με μια εισαγωγική ενότητα στην οποία εξηγούνται η φύση του ηλεκτρικού κυκλώματος, οι εφαρμογές του στη σύγχρονη εποχή και ποιες κατηγορίες των κυκλωμάτων αυτών μπορούν να ανταποκριθούν στις ανάγκες της εκάστοτε εφαρμογής. Στη συνέχεια αναφέρονται δυο μεγάλες κατηγορίες ταλαντωτών, καθώς και μερικά κυκλώματα που ανήκουν σε αυτές.

Το κύριο μέρος της εργασίας πραγματεύεται την ανάλυση της σχεδίασης του κυκλώματος που υλοποιήθηκε στα πλαίσια της εργασίας αυτής. Ενδεικτικά προσδιορίζονται το κριτήριο επιλογής σχεδίασης του ταλαντωτή μέσα από ένα σύνολο τοπολογιών, οι τύποι των τρανζίστορ και τα γεωμετρικά χαρακτηριστικά που προσδιορίζουν την τεχνολογία υλοποίησης, η επιλογή της τάσης τροφοδοσίας που χρειάζεται η συγκεκριμένη τεχνολογία, το φορτίο που θα συνδεθεί στην έξοδο του ταλαντωτή και η επιλογή του πηνίου και πυκνωτή που θα καθορίσουν τη συχνότητα στην οποία θα ταλαντώνεται το κύκλωμα για να δημιουργηθεί η δεξαμενή LC. Μετά την επιλογή των απαιτούμενων χαρακτηριστικών, έπονται η πειραματική μελέτη για τον καθορισμό της πηγής ρεύματος και η κατασκευή του καθρέπτη ρεύματος που θα αντικαταστήσει την ιδανική πηγή. Στο επόμενο στάδιο της σχεδίασης ακολουθούν η κατασκευή δύο τύπων ενισχυτών Common Drain, η σύγκρισή τους μέσω προσομοιώσεων και η τελική επιλογή του ενός για τη σύνδεσή στα δύο στάδια εξόδου του κυκλώματος.

Στο τελικό στάδιο της σχεδίασης παρουσιάζεται η χρήση εξαρτημάτων varactor με σκοπό η συχνότητα ταλάντωσης στο κύκλωμα να ελέγχεται από εξωτερική πηγή τροφοδοσίας. Αφού γίνει η επιλογή του πλήθους των varactor που θα χρησιμοποιηθούν ως ρυθμιστές συχνότητας, γίνεται αντικατάσταση του ιδανικού πηνίου με πραγματικό εφόσον προσδιοριστούν το φορτίο Q και η αντίσταση R_{dc} . Ως αποτέλεσμα αυτού ο επαναπροσδιορισμός ορισμένων παραμέτρων ώστε το κύκλωμα να μπορέσει να παράγει ημιτονοειδές σήμα εξόδου.

Abstract

In this diploma thesis, we analyze the design of an electric oscillator that can be used in telecommunication applications, producing a radio frequency signal with low phase noise. The work begins with an introductory section explaining the nature of the electrical circuit, its applications in modern times, and what categories of these circuits can meet the needs of each application. Below are two major categories of oscillators, as well as some circuits belonging to them.

The main part of the thesis deals with the analysis of the design of the circuit implemented in the framework of this work. Indicatively, the oscillator design selection criterion is identified through a set of topologies, the types of transistors and the geometric characteristics that determine the implementation technology, the choice of the supply voltage required by the technology, the load to be connected to the oscillator output, and the choosing the coil and capacitor that will determine the frequency at which the circuit will oscillate to create the LC tank. After selecting the required features, the experimental study for determining the current source and the construction of the current mirror will replace the ideal source. The next stage of the design follows the construction of two types of Common Drain Amplifiers, their comparison through simulations and the final selection of one for the connection to the two output stages of the circuit.

The final stage of the design shows the use of varactor components for the oscillation frequency in the circuit to be controlled by an external power supply. After selecting the number of varactors to be used as frequency adjusters, the ideal coil is replaced with real if the Q load and the R_{dc} resistance are determined. As a result, some parameters are redefined so that the circuit can produce a sinusoidal output signal.

I. Εισαγωγή

i. Εισαγωγή στους ταλαντωτές

Οι ταλαντωτές είναι ηλεκτρονικά συστήματα που χρησιμοποιούνται για την παράγωγή περιοδικών σημάτων σε μια σταθερή συχνότητα. Παίζουν καθοριστικό ρόλο σε εφαρμογές τηλεπικοινωνίας, όπως η δημιουργία ημιτονοειδών διεγέρσεων για αναλογικά υψίσυχνα κυκλώματα καθώς και η μέτρηση χρόνου σε ψηφιακά συστήματα. Εκτός από τις τηλεπικοινωνίες, χρησιμοποιούνται ως βασικά εξαρτήματα σε μια πληθώρα εφαρμογών όπως η ιατρική, με χρησιμότητα στους αξονικούς τομογράφους, υπερηχογράφους και καρδιακούς βηματοδότες. Οι ταλαντωτές συναντώνται επίσης σε τομείς που έχουν να κάνουν με την ψυχαγωγία όπως τα μουσικά όργανα, την δουλειά γραφείου όπως είναι οι ηλεκτρονικοί υπολογιστές, τη βιομηχανία με εφαρμογή στα συστήματα αυτόματου ελέγχου καθώς και τις συγκοινωνίες όπου χρησιμοποιούνται στα ραντάρ για τη ρύθμιση της κυκλοφορίας. [reference].

Συνεπώς, τα συστήματα αυτά πρέπει να διαφέρουν ανάλογα με τον τομέα καθώς η χρήση τους παύει να είναι ίδια, αλλά εξαρτάται από τις ανάγκες και ιδιαιτερότητες της εκάστοτε εφαρμογής. Μερικά από τα χαρακτηριστικά που μας ενδιαφέρουν αφορούν τη συχνότητα ταλάντωσης, την κατανάλωση ισχύος, το εύρος συντονισμού και τη δυνατότητα δημιουργίας ολοκληρωμένου κυκλώματος. Κάθε τύπος ταλαντωτή που ελέγχεται από τάση δίνει έμφαση σε μία ή παραπάνω κατηγορίες χωρίς όμως να μπορεί να πετύχει τα επιθυμητά αποτελέσματα σε όλες.

Οι ταλαντωτές δημιουργούν περιοδικά σήματα που καταλαμβάνουν συγκεκριμένη ζώνη συχνοτήτων, όπως ένα κανάλι ή μια ομάδα καναλιών. Η μεταφορά των σημάτων αυτών από ένα τμήμα του φάσματος συχνοτήτων σε ένα άλλο, κατά τέτοιο τρόπο ώστε η αριθμητική διαφορά των συχνοτήτων των σημάτων εντός της ζώνης να είναι αμετάβλητη, λέγεται frequency translation. Όταν η ταλάντωση σε συγκεκριμένη συχνότητα χρησιμοποιείται για frequency translation, θα αναφέρεται ως τοπική (Local Oscillation). Οι ασύρματοι πομποδέκτες βασίζονται στη μετατροπή της συχνότητας από την τοπική ταλάντωση και η «καθαρότητα» αυτής επηρεάζει τον μέγιστο αριθμό διαθέσιμων καναλιών αλλά και χρηστών.

ii. Παραγωγή σημάτων

Για την παραγωγή ημιτονοειδούς κυματομορφής μέσω ενός τέτοιου συστήματος είτε δημιουργείται είτε γίνεται εκμετάλλευση της ηλεκτρικής διαταραχής ενός ηλεκτρικού κυκλώματος. Η διαταραχή αυτή λέγεται 'θόρυβος' και για να μπορέσει να χρησιμοποιηθεί, πρέπει να ενισχύεται συνεχώς μέσω ενός βρόχου ανάδρασης. Ο ταλαντωτής τροφοδοτείται μόνο από μια πηγή συνεχούς ρεύματος DC και θεωρείται συνήθως ως ένα σύστημα δύο θυρών με ανατροφοδότηση, ανάλογα πάντα με το αν η θεώρηση αυτή βοηθάει την ανάλυση του κυκλώματος. Το αποτέλεσμα ουσιαστικά είναι η παραγωγή εκμεταλλεύσιμων περιοδικών σημάτων χωρίς να υπάρχει διέγερση από κάποιο εξωτερικό περιοδικό σήμα εισόδου.

Στη σημερινή εποχή, η συνεχής ζήτηση για ασύρματες εφαρμογές έχει οδηγήσει τη βιομηχανία να στρέψει την προσοχή της στα λεγόμενα Radio Frequency (RF) συστήματα. Καθώς οι τηλεπικοινωνίες χρησιμοποιούν όλο και περισσότερο το εύρος των GHz συχνοτήτων, δημιουργείται η ανάγκη για ολοκληρωμένα κυκλώματα σε επίπεδο chip που συνδυάζουν ταυτόχρονα πομπό και δέκτη ραδιοσυχνοτήτων. Ως αποτέλεσμα οι σύγχρονοι ταλαντωτές που χρησιμοποιούνται σε RF συστήματα πρέπει να λάβουν κυρίως υπόψη την καθαρότητα του σήματος και το μεγάλο εύρος συντονισμού συχνοτήτων. [3]

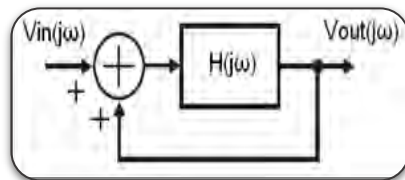
II. Κριτήρια ταλάντωσης του συστήματος

i. Σύστημα θετικής ανατροφοδότησης

Για την δημιουργία περιοδικού σήματος όπως αναφέρθηκε, χρειάζεται να υλοποιηθεί ένας μηχανισμός ανατροφοδότησης που θα επιτρέπει στο σήμα να αυξάνει το θόρυβό του ώστε να μεγαλώσει αρκετά και να γίνει περιοδικό σήμα. Σε μία συγκεκριμένη συχνότητα ω_0 , το κέρδος βρόγχου είναι ίσο με τη μονάδα $\{H(j\omega_0)=1\}$ και άρα το κέρδος κλειστού βρόγχου τείνει στο άπειρο $\{G(j\omega_0)\rightarrow\infty\}$. Η εξίσωση απλής θετικής γραμμικής ανατροφοδότησης εκφράζεται με την παρακάτω εξίσωση

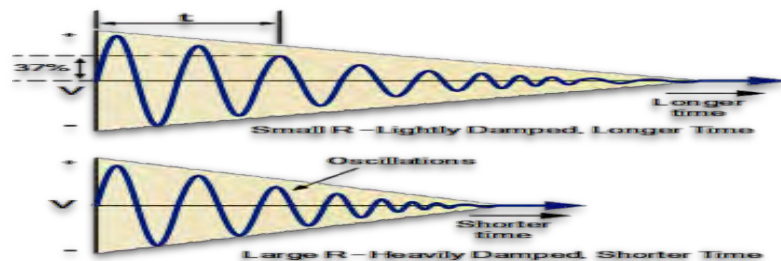
$$\frac{Y(s)}{X(s)} = \frac{A(s)}{1 - A(s) \cdot F(s)}$$

και έχει την παρακάτω σχηματική απεικόνιση:



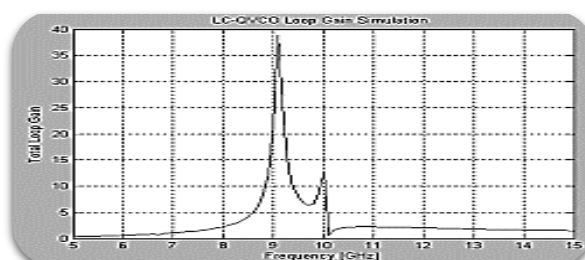
ii. Δημιουργία ταλάντωσης

Για να δημιουργήσουμε ημιτονοειδή ταλάντωση σε συχνότητα ω_0 , πρέπει το μέτρο του κέρδους βρόγχου να είναι ίσο με τη μονάδα και η φάση του να είναι ακέραιο πολλαπλάσιο των 360 μοιρών.



iii. Κέρδος βρόγχου

Αν ένα κύκλωμα θετικής ανατροφοδότησης ικανοποιεί και τις δύο συνθήκες τότε ενδέχεται να ταλαντωθεί στη συχνότητα ω_0 . Τα κριτήρια αυτά είναι αναγκαίες αλλά όχι και ικανές συνθήκες για να επιτευχθεί η ταλάντωση που θέλουμε. Συνεπώς, για να εξασφαλίσουμε την δημιουργία της ταλάντωσης, επιλέγουμε κέρδος βρόγχου με τιμή μεγαλύτερη της μονάδας.



III. Βασικές κατηγορίες ταλαντωτών

i. LC ταλαντωτές

Στους LC ταλαντωτές, η ταλάντωση οφείλεται στην τυχαία κίνηση ηλεκτρικών φορέων, η οποία ενισχύεται από το σύστημα όταν είναι ίση με τη συχνότητα συντονισμού. Το πλάτος του συστήματος είναι αρχικά πολύ μικρό και αυξάνει συνεχώς μέσω του βρόγχου θετικής ανατροφοδότησης, μέχρι να αποκτήσει τη μέγιστη τιμή (1) όπου και σταθεροποιείται.

Η υλοποίησή τους είναι πιο δύσκολη σε σχέση με την άλλη κατηγορία ταλαντωτών στα VLSI συστήματα, λόγω των μεγάλων διαστάσεων των εξαρτημάτων LC. Παρουσιάζουν επίσης μεγάλη κατανάλωση ισχύος και έχουν μικρό εύρος συντονισμού συχνοτήτων. Τα πλεονεκτήματα αυτών των ταλαντωτών είναι η καλύτερη επίδοση στις υψηλές συχνότητες της τάξης των GHz και ο χαμηλός θόρυβος φάσης.[2]

ii. Ring ταλαντωτές

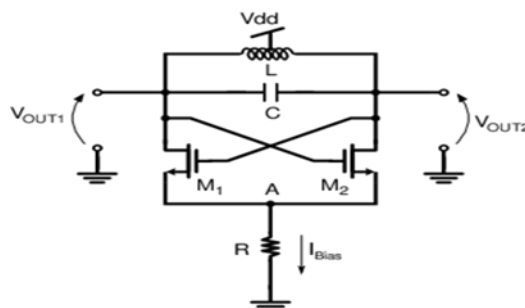
Οι ταλαντωτές δακτυλίου αποτελούνται από μία σειρά ενισχυτικών σταδίων μέσα στο βρόγχο. Με βάση τα κριτήρια, η ταλάντωση θα προκύψει στη συχνότητα στην οποία η φάση θα ισούται με το μηδέν και το κέρδος κλειστού βρόγχου ίσο με τη μονάδα. Η κατηγορία αυτή, παρουσιάζει υψηλό θόρυβο φάσης όσο η συχνότητα αυξάνεται στην τάξη των GHz και γ' αυτό τον λόγο δεν χρησιμοποιούνται σε Radio Frequency κυκλώματα.

Η υλοποίηση αυτών των ταλαντωτών είναι πιο εύκολη στα VLSI κυκλώματα και η συνηθισμένη χρήση τους είναι σε ψηφιακά κυκλώματα υψηλής ταχύτητας. Επιπλέον έχουν χαμηλή κατανάλωση ισχύος, καταλαμβάνουν μικρή περιοχή λόγω των διαστάσεών τους και έχουν μεγάλο εύρος συντονισμού συχνοτήτων.[2]

IV. Τοπολογίες ταλαντωτών

i. Cross-Coupled Oscillators

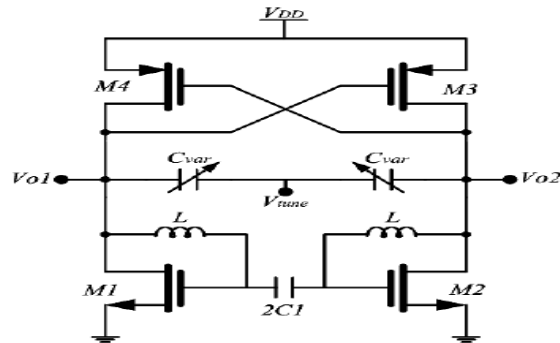
Η τοπολογία αυτή είναι πολύ απλή, παρουσιάζει διαφορική υλοποίηση και επιτυγχάνει χαμηλό θόρυβο φάσης. Η μελέτη του κυκλώματος μπορεί να γίνει ευκολότερη αν χωρίσουμε το κύκλωμα σε δύο απλούστερους κλάδους .



ii. Εναλλακτικοί Cross-Coupled Oscillators

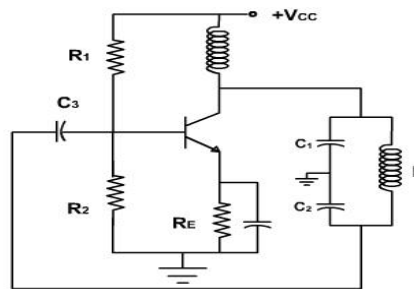
Μπορούμε να αλλάξουμε την τοπολογία του ταλαντωτή συνδέοντας μια πηγή

ρεύματος στο πάνω μέρος του κυκλώματος, πετυχαίνοντας έτσι την αλλαγή της πόλωσής του. Επίσης, υπάρχει η δυνατότητα να χρησιμοποιήσουμε PMOS transistors αντί για NMOS ανάλογα με τις προδιαγραφές που θέτουμε πριν τη σχεδίαση. Η υλοποίηση όμως που πετυχαίνει τον καλύτερο θόρυβο φάσης για δεδομένη κατανάλωση περιλαμβάνει τη χρήση PMOS και NMOS ταυτόχρονα δημιουργώντας την CMOS τοπολογία.

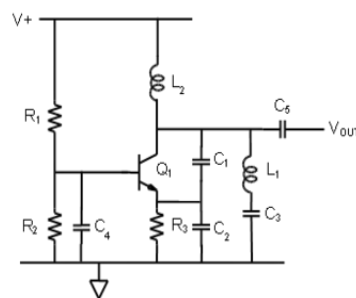


iii. Περισσότερες τοπολογίες

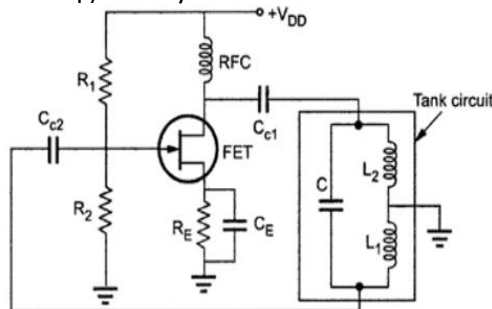
➤ Ταλαντωτής Colpitts



➤ Ταλαντωτής Clapp



➤ Ταλαντωτής Hartley



V. Ταλαντωτές ελεγχόμενοι από τάση (Voltage Controlled Oscillators)

i. Ιδανικός VCO

Η συχνότητα στον ιδανικό VCO είναι γραμμική συνάρτηση της τάσης ελέγχου. Επιπλέον, η κυκλική συχνότητα ω_0 αντιστοιχεί σε μηδενική τάση ελέγχου ($V_{control}=0$).

ii. Βασικές παράμετροι ενός VCO

Η συχνότητα εξόδου του VCO, όταν η τάση ελέγχου λαμβάνει την κεντρική τιμή της, καθορίζεται από το κύκλωμα.

Το εύρος τιμών που μπορεί να λάβει η συχνότητα εξόδου για όλες τις τιμές της τάσης ελέγχου, καθορίζεται από το εύρος συχνοτήτων της εκάστοτε εφαρμογής και από τη διακύμανση της κεντρικής συχνότητας που οφείλεται στους κατασκευαστικούς παράγοντες και στις θερμικές μεταβολές.

Η γραμμικότητα είναι μια παράμετρος η οποία εκφράζει κατά πόσο το κέρδος παραμένει σταθερό σε όλο το εύρος συντονισμού.

Επίσης, το πλάτος εξόδου, το οποίο είναι επιθυμητό να λαμβάνει μεγάλες τιμές για να μπορεί να οδηγήσει στο επόμενο στάδιο, αλλά και για να έχουμε λιγότερη ευαισθησία της κυματομορφής στο θόρυβο φάσης.

Τέλος, η κατανάλωση ισχύος καθορίζει την ισχύ που καταναλώνει τόσο ο VCO όσο και οι πιθανοί απομονωτές στην έξοδό του.

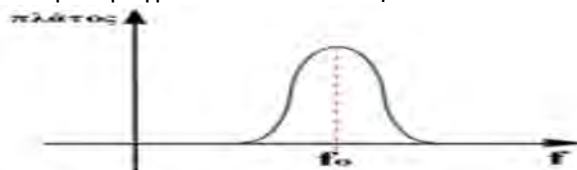
VI. Θόρυβος φάσης

Στους μη ιδανικούς ταλαντωτές, ο θόρυβος φάσης των στοιχείων οδηγεί στην τυχαία μεταβολή της συχνότητας και του πλάτους του σήματος εξόδου. Ως συνέπεια, το φάσμα του πραγματικού ταλαντωτή θα εμφανίζει πλευρικές ζώνες κοντά στη συχνότητα ταλάντωσης ω_0 .

➤ Φάσμα ιδανικού ταλαντωτή



➤ Φάσμα πραγματικού ταλαντωτή



Στην πράξη αυτό που μας ενδιαφέρει είναι να γνωρίζουμε το θόρυβο πλάτους ανεξάρτητα από τον θόρυβο φάσης λόγω διαφορετικής συμπεριφοράς του καθενός. Ο θόρυβος που γίνεται αντιληπτός στο πεδίο του χρόνου ως χρονικό «τρέμουλο» (timing jitter),

όπου οι αποστάσεις μεταξύ διαδοχικών μηδενισμών του σήματος δεν είναι σταθερές, είναι διαφορετικός από τον θόρυβο φάσης (phase noise), που γίνεται αντιληπτός στο πεδίο της συχνότητας.

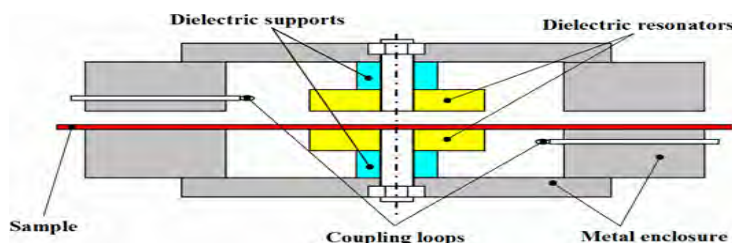
Ο θόρυβος φάσης (phase noise) επηρεάζει την ευαισθησία και το δυναμικό εύρος των ασύρματων δεκτών. Στον εκπομπό, το phase noise οδηγεί στην εκπομπή ενέργειας έξω από το επιθυμητό εύρος με αποτέλεσμα, κάτω από ορισμένες προϋποθέσεις, να επηρεάζεται η ποιότητα των σημάτων που επεξεργάζονται τα τηλεπικοινωνιακά ηλεκτρονικά κυκλώματα.

Για τους λόγους αυτούς, ο «χαμηλός» θόρυβος φάσης, κάτι το οποίο θα ονομάσουμε spectral purity, είναι απαραίτητος στην τοπική ταλάντωση στον ασύρματο πομποδέκτη. Λόγο της ανάγκης για spectral purity στα μοντέρνα ηλεκτρονικά συστήματα, χρησιμοποιούμε ένα αντηχείο (resonator) για σχεδιασμό VCO.

VII. Resonator και LC-tank

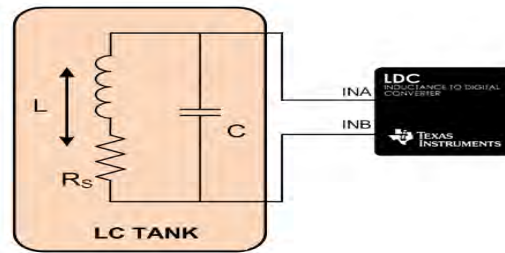
i. Resonator

Στον ηλεκτρομαγνητισμό, αντηχεία (resonators) αποκαλούνται οι κοιλότητες ηλεκτρομαγνητικού συντονισμού, οι οποίες απορροφούν την κινητική ενέργεια των ηλεκτρονίων και τη μετατρέπουν σε ηλεκτρομαγνητικές ταλαντώσεις (κυματομορφές). Οι ταλαντώσεις αυτές έχουν συγκεκριμένη συχνότητα ανάλογα με τα γεωμετρικά τους χαρακτηριστικά (διαστάσεις).



ii. LC-tank

Όπως αναφέραμε, ο resonator καθορίζει τη συχνότητα ταλάντωσης. Όταν τον συνθέτουμε με ένα πηνίο (inductor) και έναν πυκνωτή (capacitor), ο resonator αναφέρεται συχνά ως LC-tank. Για προσαρμογή/ρύθμιση της συχνότητας, ένας πυκνωτής ελεγχόμενος από τάση (varactor) επιτρέπει αλλαγές της συχνότητας ταλάντωσης.



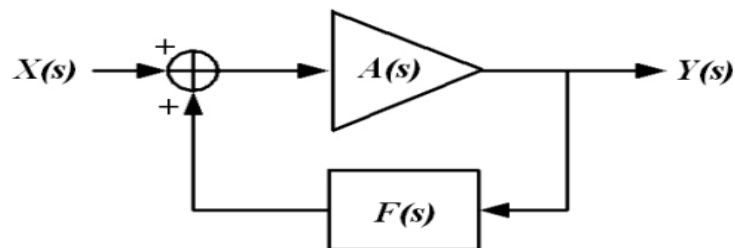
VIII. Σχεδίαση LC-tank Voltage Controlled Oscillator

i. Two-port feedback systems & Connected one-port circuits

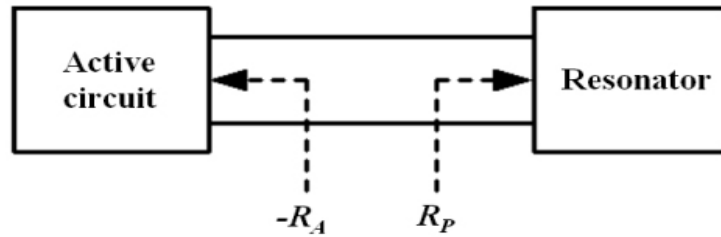
Ένας ηλεκτρικός ταλαντωτής παράγει ένα περιοδικό σήμα όταν τροφοδοτείται μόνο από DC ισχύ και μπορεί να θεωρηθεί ως two-port feedback system ή ως two connected one-port circuits. Η επιλογή εξαρτάται από τις προτιμήσεις και από την απλότητα της ανάλυσης του κυκλώματος. Για να παράγουμε ένα περιοδικό σήμα εξόδου, το κύκλωμα του ταλαντωτή απαιτεί έναν αυτοτροφοδοτούμενο μηχανισμό που επιτρέπει στον ίδιο του τον θόρυβο να μεγαλώσει και τελικά να γίνει ένα περιοδικό σήμα. Συνεπώς, ένα δίκτυο επιλογής συχνότητας περιλαμβάνεται στο βρόγχο ανατροφοδότησης για να σταθεροποιήσει τη συχνότητα ταλάντωσης.

ii. Τύποι ταλαντωτών

- Positive feedback system with frequency-selective network $F(s)$ [1]
 - $A(S0)*F(S0)=1$ (Barkhausen criterion)
 - Το μέγεθος του κέρδους βρόγχου πρέπει να είναι ίσο με 1 και η διαφορά φάσης στο βρόγχο ίση με 0.
 - Όσο το μέγεθος του περιοδικού σήματος αυξάνεται, το μέγεθος του κέρδους βρόγχου μειώνεται σε 1 στο steady-state operation



- One-port view of an oscillator [1]
 - Ο ταλαντωτής χωρίζεται σε δύο one-port networks
 - Το ένα μέρος είναι το active circuit network και το άλλο ο resonator
 - Για να πετύχουμε ταλάντωση σε steady-state η ισοδύναμη παράλληλη αντίσταση R_p του resonator πρέπει να σταθεροποιηθεί με την αρνητική αντίσταση $-R_A$ του active circuit.



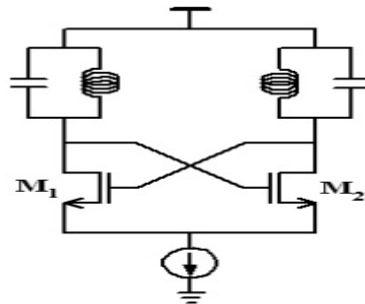
IX. Διαφορικές τοπολογίες VCO

i. Κριτήρια επιλογής τοπολογίας

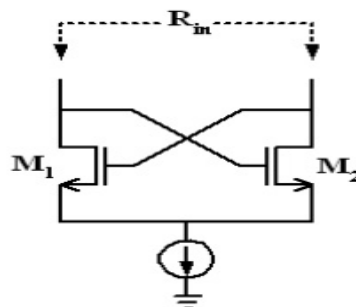
Στους περισσότερους Radio Frequency ταλαντωτές έχουμε μόνο ένα τύπο transistor. Αυτό συμβαίνει για δύο βασικούς λόγους: Ο ένας είναι για να ελαχιστοποιήσουμε τον θόρυβο και ο άλλος για να μειώσουμε το κόστος μέσω της χαμηλής κατανάλωσης ισχύος. Όσον αφορά το σήμα ανατροφοδότησης από το drain του transistor στην πηγή, πρέπει να περάσει από ένα μετατροπέα εμπέδησης (impedance transformer) ώστε να αποφευχθεί ο υποβιβασμός του φορτίου Q της δεξαμενής. Ένα τέτοιο δίκτυο που μετατρέπει την εμπέδηση σε μεγαλύτερη τιμή, συναντάται στους Hartley & Colpitts.

Και στις δύο περιπτώσεις, το passive network μπορεί να αντικατασταθεί από έναν active buffer ανάμεσα από το drain και το source του transistor. Ο buffer θα παρουσιάζει υψηλή εμπέδηση στη δεξαμενή (LC-tank). Τέλος, η πύλη του transistor M1 μπορεί να πολωθεί στη τάση τροφοδοσίας Vdd, που είναι η ίδια και για το M2. Ο ταλαντωτής μπορεί να χρησιμοποιήσει έναν ακόμα LC-resonator για να λειτουργήσει διαφορικά. Αυτό το configuration ονομάζεται cross-coupled differential oscillator ή αλλιώς negative -gm oscillator.

ii. Cross-coupled differential topology (one-port implementation)



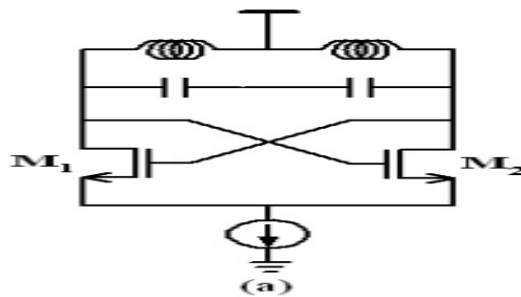
iii. Negative resistance of a cross-coupled pair



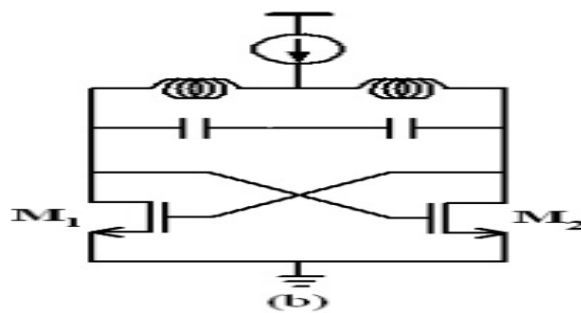
X. Επιλογή τεχνολογίας Nmos ή Pmos για Cross-coupled Differential Topology

Σύμφωνα με τον τύπο του Mosfet και την τοποθεσία της πηγής ρεύματος, που θα πολώσει το κύκλωμα, παρατηρούμε ότι υπάρχουν τέσσερις διακριτές περιπτώσεις για cross-coupled διαφορικό ταλαντωτή. Δύο για Nmos και δύο για Pmos.[1]

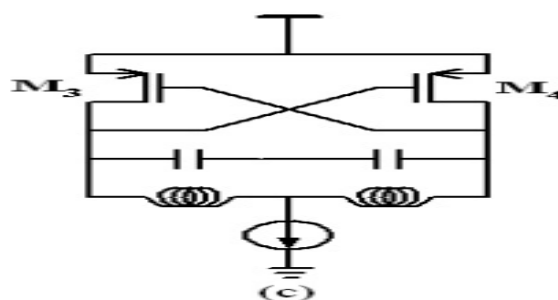
- i. Nmos pair and a tail current at the source



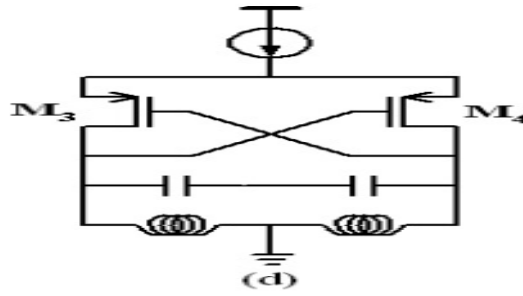
- ii. Nmos pair and a tail current at the drain



- iii. Pmos pair and a tail current at the drain



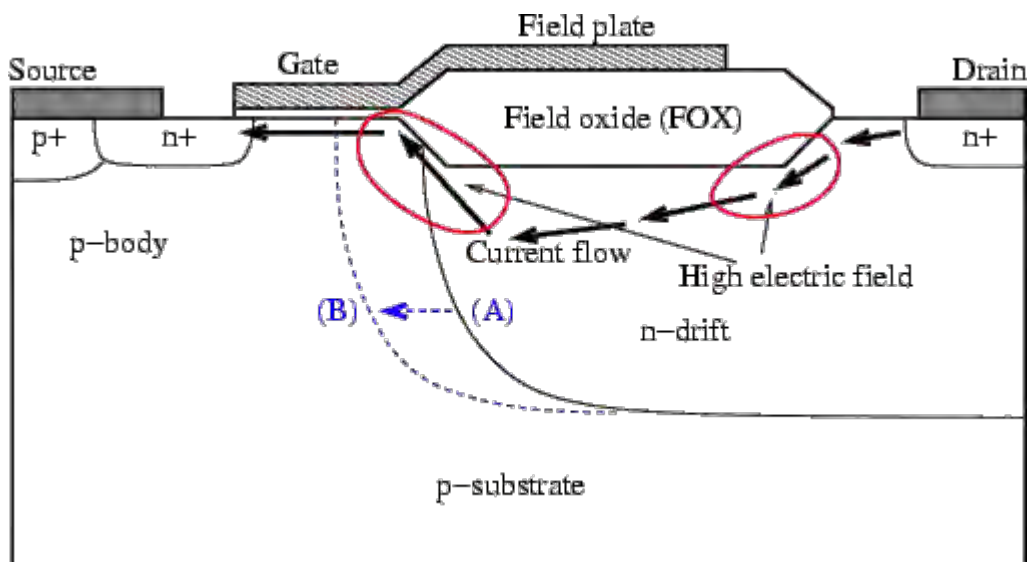
- iv. Pmos pair and a tail current at the source

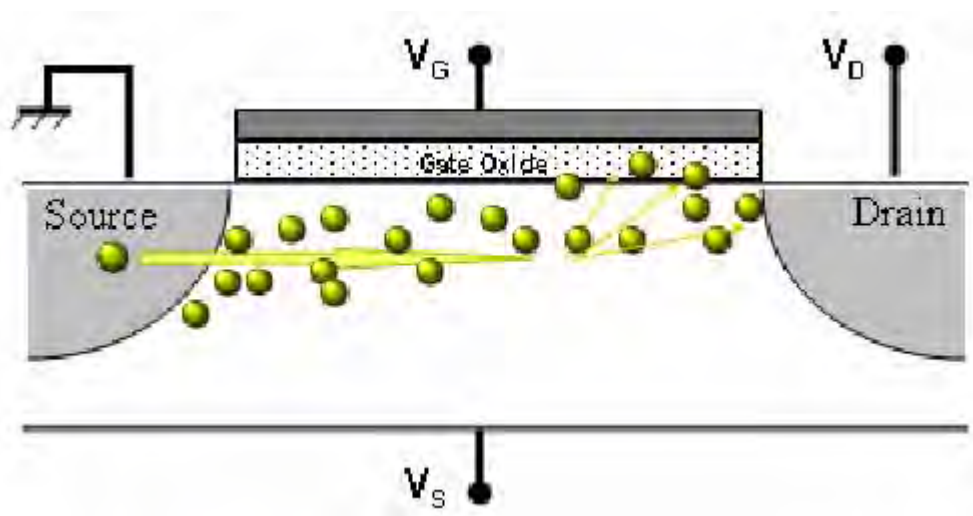


XI. Hot Carrier Effects (HCE)

Αν ένα Mosfet transistor λειτουργεί στα όρια του κόρου, τότε οι φορείς ηλεκτρονίων που ταξιδεύουν με κορεσμένη ταχύτητα, μπορούν να δημιουργήσουν παρασιτικά φαινόμενα στο κανάλι από τη μεριά του drain, τα οποία ονομάζονται Hot Carrier Effect. Αυτοί οι φορείς έχουν αρκετή κινητική ενέργεια, την οποία αποκτούν λόγω ισχυρού ηλεκτρικού πεδίου κυρίως σε συσκευές Mosfet, ώστε να παγιδευτούν σε μέρη της συσκευής και να δημιουργήσουν χωρητικά φαινόμενα που κάνουν τη λειτουργία ασταθή.

Λόγο της επιτάχυνσης, οι φορείς συγκρούονται με πλέγματα ατόμων σιλικόνης και δημιουργούν εκτοπισμένα ζεύγη οπών-ηλεκτρονίων. Το φαινόμενο αυτό ονομάζεται impact ionization και έχει σαν αποτέλεσμα μερικά από τα εκτοπισμένα ζεύγη οπών-ηλεκτρονίων να αποκτούν μεγαλύτερο δυναμικό από αυτό του υποστρώματος με την πύλη οξειδίου, αλλάζοντας έτσι μερικά από τα χαρακτηριστικά της συσκευής Mosfet.





XII. Σύγκριση Nmos & Pmos και τοπολογία Cmos

Ένα από τα χαρακτηριστικά που κοιτάμε για να συγκρίνουμε τους διαφορετικούς τύπους transistor είναι το flicker noise. Στα Pmos, το flicker noise είναι δέκα φορές μικρότερο απ' ότι αυτό των Nmos για transistor που έχουν τις ίδιες διαστάσεις.

Επιπλέον, λαμβάνοντας υπόψη ότι το Pmos transistor έχει μικρότερη κινητικότητα, το flicker noise του, θα είναι μικρότερο σε δεδομένο ρεύμα και gm επειδή η περιοχή της πύλης θα είναι μεγάλη. Συνεπώς ένα VCO cross-coupled Pmos ζεύγος θα έχει σαν χαρακτηριστικό χαμηλότερο θόρυβο φάσης από το Nmos ζεύγος.

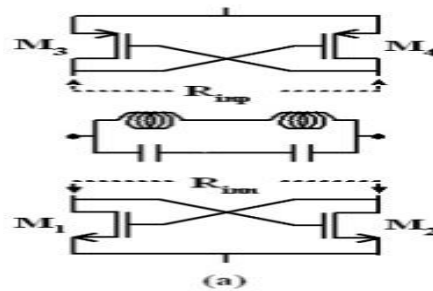
Συνδυάζοντας τα ζεύγη Pmos & Nmos δημιουργούμε την τοπολογία Cmos. Χρησιμοποιώντας ζεύγος Cmos πετυχαίνουμε μεγαλύτερο κέρδος σε σχέση με τις δύο προηγούμενες. Τα Nmos & Pmos ζεύγη δημιουργούν αρνητική αντίσταση στο LC-tank η οποία θα είναι ο παράλληλος συνδυασμός των αρνητικών αντιστάσεων του Nmos & Pmos.

$$R_{\text{negative_total}} = - (2/gm_{\text{NMOS}} + gm_{\text{PMOS}})$$

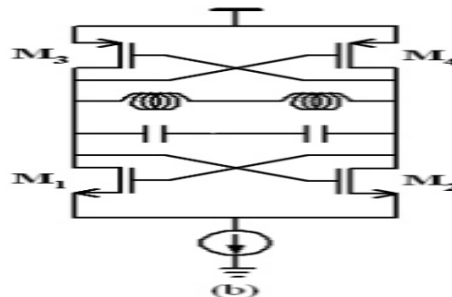
XIII. Τοπολογίες Cmos

Εφαρμόζοντας την ίδια λογική με τις τοπολογίες των Nmos & Pmos διακρίνουμε τέσσερις διαφορετικές τοπολογίες για το ζεύγος Cmos [1]

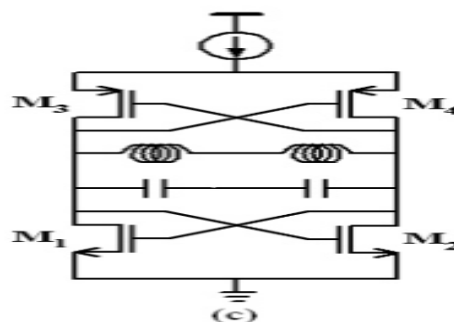
- i. Total negative resistance of Cmos cross-coupled pair



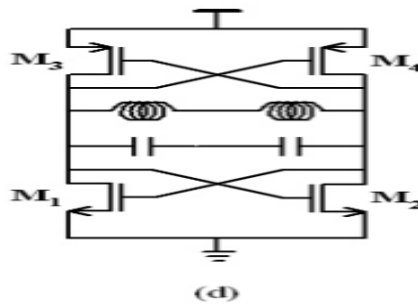
- ii. Cmos Cross-coupled differential topology with a tail current at the source of Nmos pair



- iii. Cmos Cross-coupled differential topology with a tail current at the source of Pmos pair



iv. Cmos Cross-coupled differential topology without a tail current



XIV. Πρώτο στάδιο σχεδίασης του ταλαντωτή

i. Επιλογή τοπολογίας

Η τοπολογία που θα επιλέξουμε για το κύκλωμά μας θα είναι η «CMOS Cross-coupled differential topology with a tail current at the source of NMOS pair» (σχήμα b) στην τεχνολογία των L=65nm. Ο λόγος που θα υλοποιήσουμε το κύκλωμα με τη συγκεκριμένη τεχνολογία και τοπολογία, είναι ώστε να πετύχουμε μεγαλύτερο κέρδος και χαμηλότερο θόρυβο φάσης απ' ότι στα ζεύγη Nmos & Pmos τα οποία δημιουργούν αρνητική αντίσταση στο LC-tank.

Για την τεχνολογία των 65nm μπορούμε να χρησιμοποιήσουμε τις τάσεις τροφοδοσίας 1.2V και 1.8V. Ορίζουμε στο κύκλωμα την τάση τροφοδοσίας να είναι $V_{DC}=1.8V$ και επιλέγουμε το μοντέλο των transistor NMOS και PMOS να είναι το BSIM4_Model σε τεχνολογία L=65nm και W=5um.

Το επόμενο βήμα είναι να καθορίσουμε τη συχνότητα λειτουργίας, η οποία ορίζεται στις προδιαγραφές και είναι $f_0=2.5GHz$. Για να καθοριστεί η συχνότητα λειτουργίας, πρέπει να καθοριστούν τα **πηνία**: $Leq=0,5nH+0,5nH = 1 nH$ και οι **πυκνωτές**: $1/Ceq=1/8pF+1/8pF = 4pF$ μέσω του τύπου:

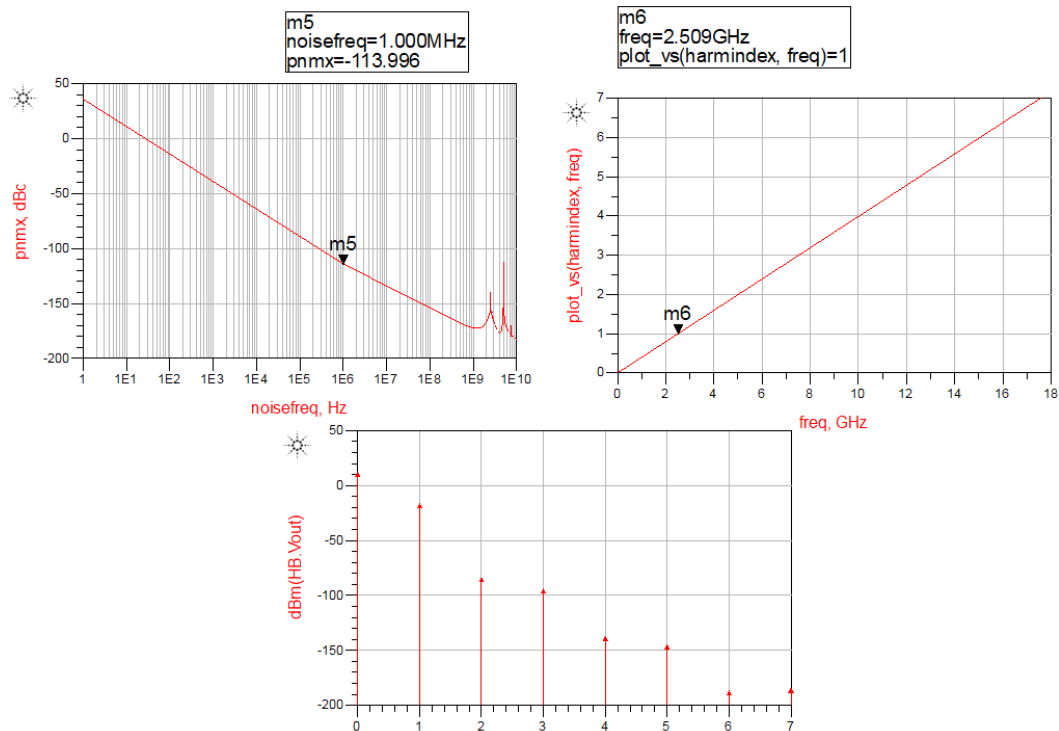
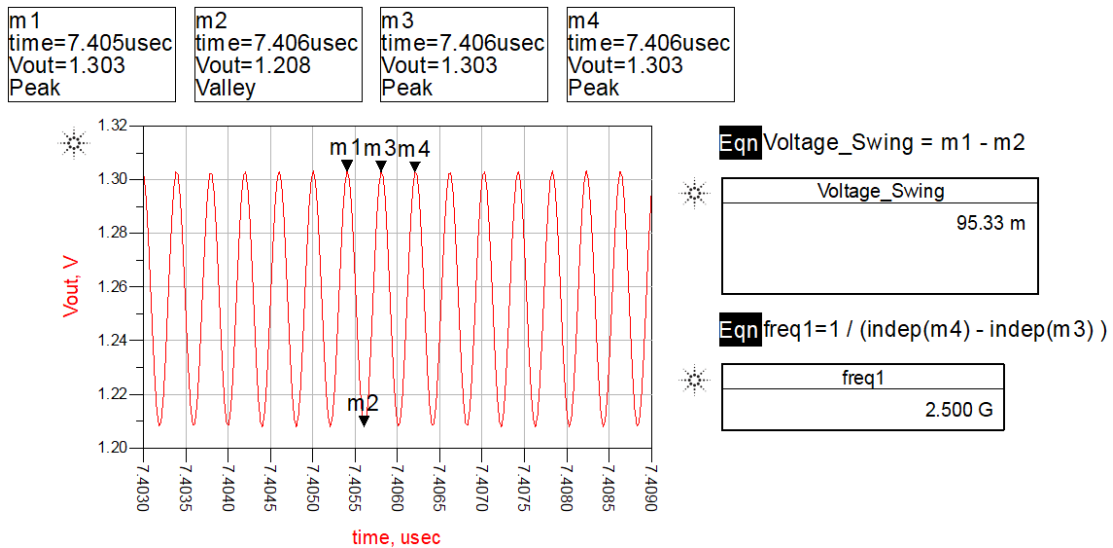
$$f_0 = \frac{\omega_0}{2\pi} = \frac{1}{2\pi\sqrt{LC}}$$

Αφού προσδιοριστούν οι τιμές των L και C που θα μας δώσουν την επιθυμητή συχνότητα, πρέπει να προσδιορίσουμε την τιμή του ρεύματος I_{tail} . Το κριτήριο με βάση το οποίο θα γίνει η επιλογή είναι ο χαμηλός θόρυβος φάσης, δεύτερον η χαμηλή κατανάλωση ισχύος και τρίτον το πλάτος της ταλάντωσης του σήματος εξόδου. Θέτουμε ένα ρεύμα I_{tail} στην πηγή (source) του Nmos transistor στην τιμή 0.1mA και παρατηρούμε ότι δεν έχουμε ταλάντωση του σήματος. Αυξάνοντας σταδιακά κατά 0.1mA τη φορά βρίσκουμε ότι η ταλάντωση ξεκινάει στην τιμή των $I_{tail}=0.5mA$. Θέτουμε την πηγή ρεύματος στην τιμή $I_{DC}=0.5mA$, κάνουμε transient ανάλυση, επιβεβαιώνουμε ότι η συχνότητα θα είναι πολύ κοντά στη συχνότητα προδιαγραφής $f_0=2,5GHz$ και στη συνέχεια κάνουμε ανάλυση για τον θόρυβο φάσης. Αφού τα υπολογίσουμε αυξάνουμε την τιμή της I_{DC} πηγής ρεύματος για να προσδιορίσουμε την τιμή που το κύκλωμα έχει καλύτερο θόρυβο φάσης σε συνδυασμό με την χαμηλή κατανάλωση ισχύος.

ii. Πειραματική δοκιμή πηγής ρεύματος Itail για πόλωση του κυκλώματος

Γραφικές παραστάσεις και συγκεντρωτικός πίνακας Transient Analysis & Phase Noise με σταθερό $W=5\mu\text{m}$, φορτίο $RL=100\Omega$, $VDC=1.8\text{V}$ και μεταβλητή την IDC.

• $I_{DC}=0.5\text{mA}$



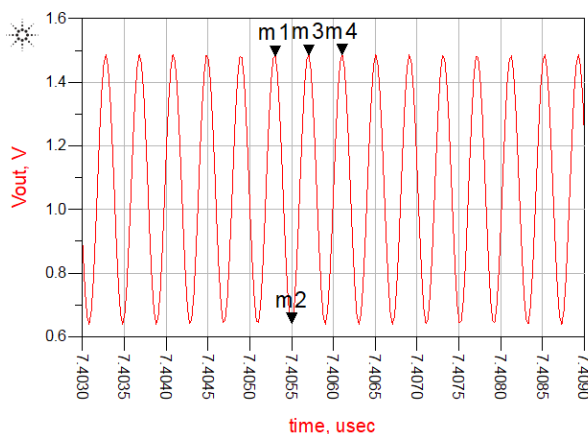
- $I_{DC}=2mA$

m1
time=7.405usec
Vout=1.482
Peak

m2
time=7.406usec
Vout=0.642
Valley

m3
time=7.406usec
Vout=1.485
Peak

m4
time=7.406usec
Vout=1.487
Peak

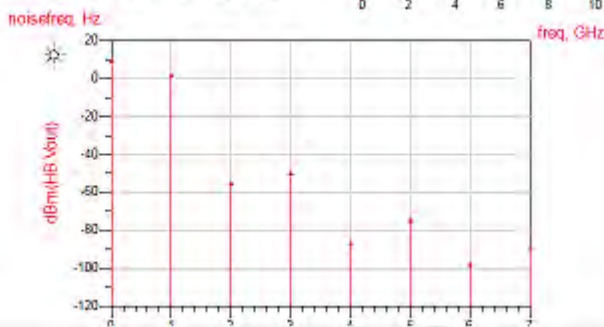
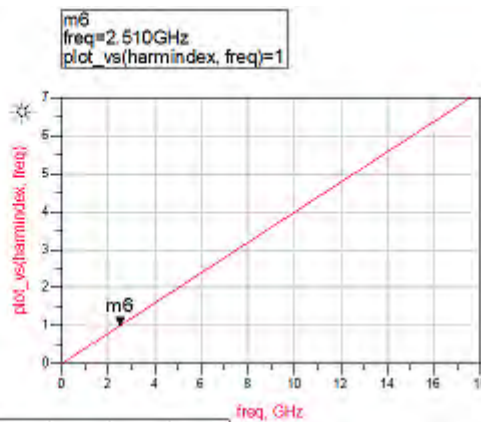
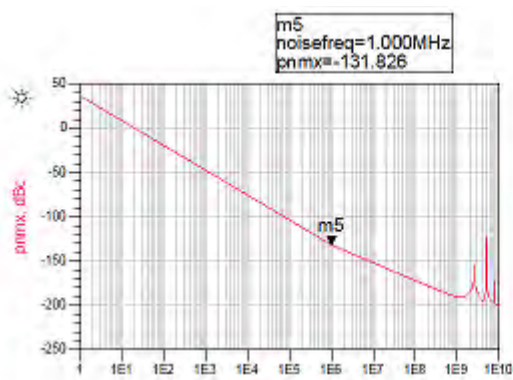


Eqn Voltage_Swing = m1 - m2

Voltage_Swing	840.4 m
---------------	---------

Eqn freq1=1 / (indep(m4) - indep(m3))

freq1	2.500 G
-------	---------



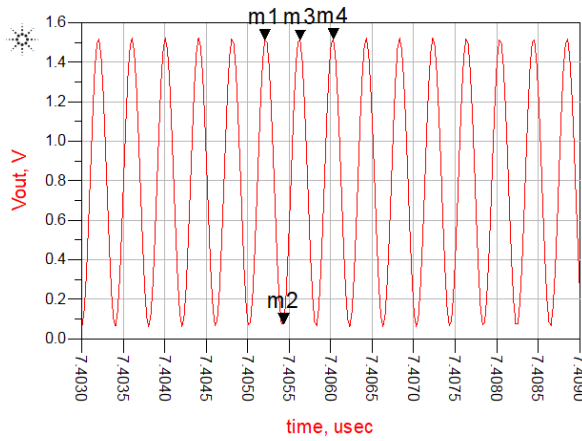
- $I_{DC}=4mA$

m1
time=7.405usec
Vout=1.513
Peak

m2
time=7.405usec
Vout=0.074
Valley

m3
time=7.406usec
Vout=1.511
Peak

m4
time=7.406usec
Vout=1.517
Peak

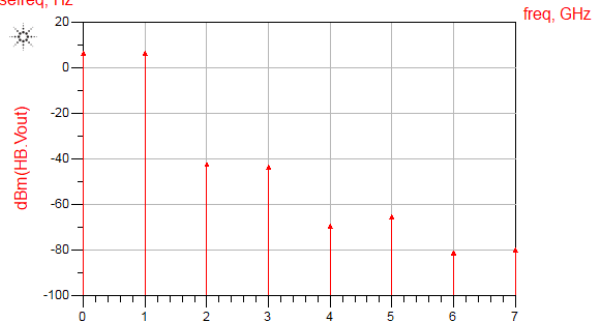
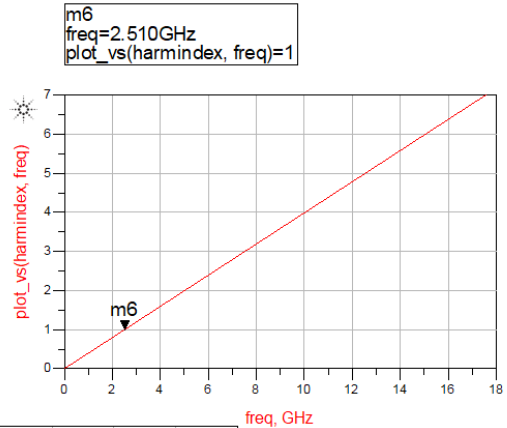
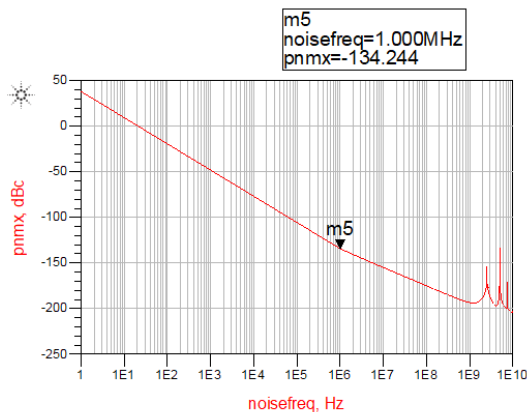


Eqn Voltage_Swing = m1 - m2

Voltage_Swing	1.438
---------------	-------

Eqn freq1=1 / (indep(m4) - indep(m3))

freq1	2.500 G
-------	---------

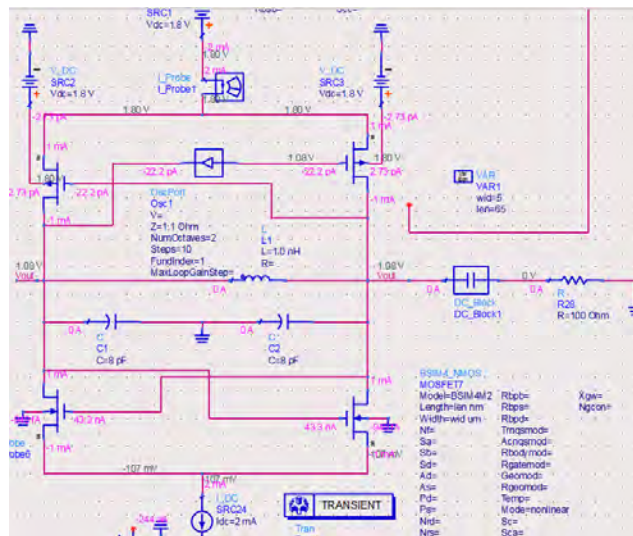


Συγκεντρωτικός πίνακας

Εύρεση I_{DC} πηγής ρεύματος			
I_{DC} (mA)	Volt swing (mV)	Frequency (GHz)	ρ_{nm} (dBc)
0,5	95,33	2,509	-113,996
1	444,9	2,51	-127,283
1,5	655,1	2,51	-130,241
2	840,4	2,51	-131,826
2,5	1001	2,51	-132,816
3	1165	2,51	-133,472
3,5	1322	3,51	-133,931
4	1438	2,51	-134,244

Παρατηρούμε ότι αυξάνοντας την τιμή της πηγής ρεύματος έχουμε χαμηλότερο θόρυβο φάσης και μεγαλύτερο πλάτος στην έξοδο του σήματος. Θα πρέπει να προσέξουμε ώστε να μην έχουμε μεγάλη τιμή στο I_{DC} για να μην αυξήσουμε σημαντικά την κατανάλωση ισχύος στο κύκλωμα. Για το λόγο αυτό επιλέγουμε την τιμή $I_{DC}=2mA$ και συνεχίζουμε με την εύρεση του κατάλληλου πλάτους $W(\mu m)$ για την Cross-Coupled συνδεσμολογία.

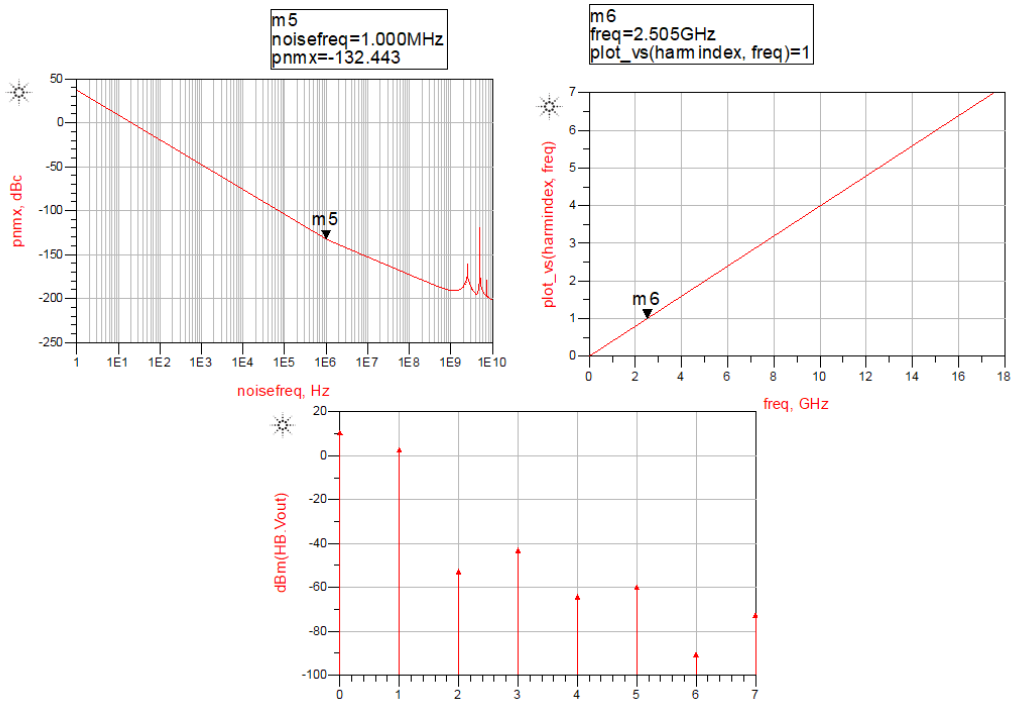
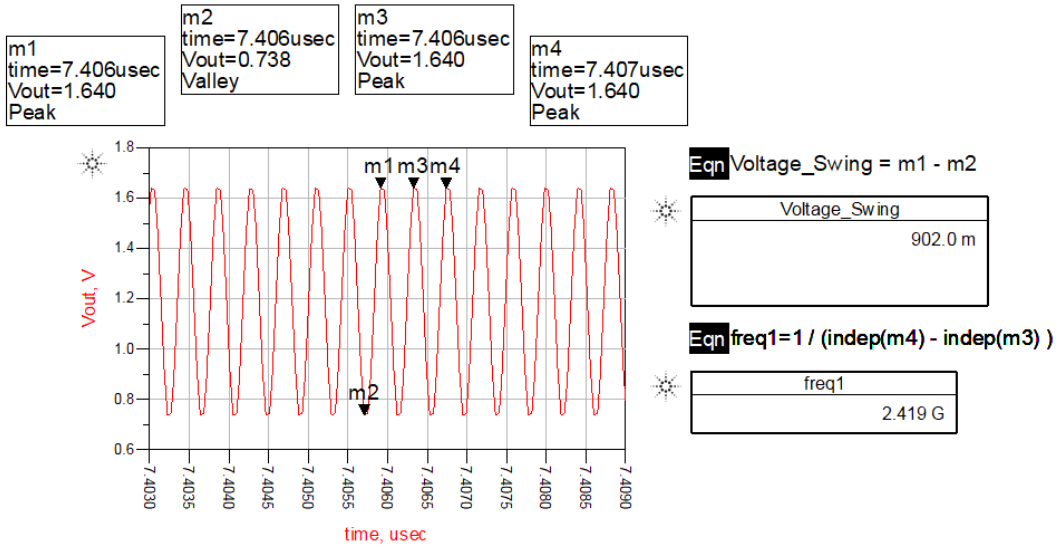
DC ανάλυση του κυκλώματος μετά την επιλογή του **IBIAS_DC=2mA** ως ρεύμα **Itail**.



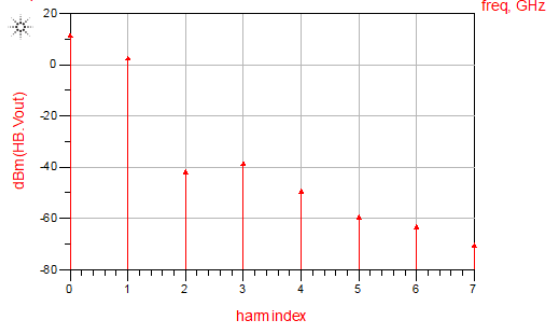
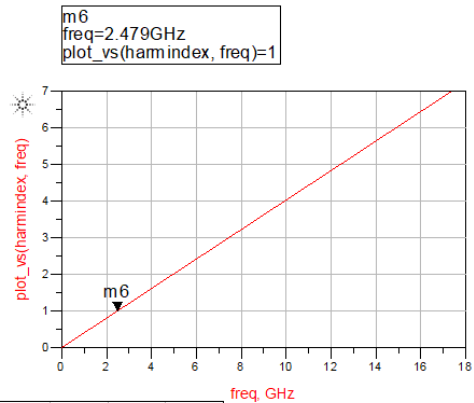
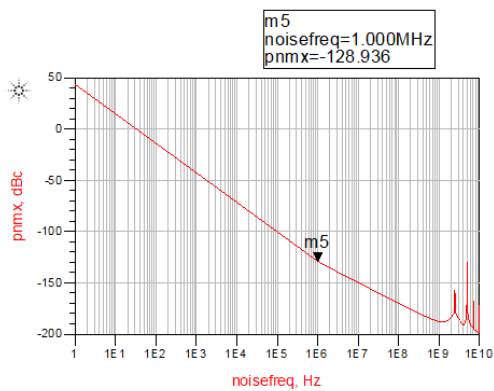
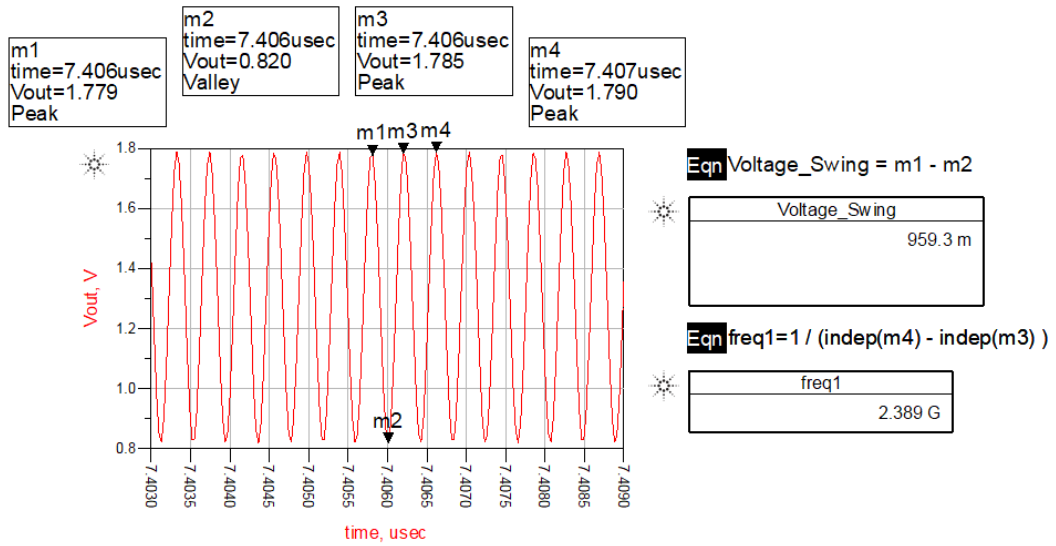
- iii. Πειραματική δοκιμή με χρήση σταθερής πηγής ρεύματος I_{tail} για την επιλογή του πλάτους $W(\mu m)$ των transistor της Cmos Cross-Coupled συνδεσμολογίας

Γραφικές παραστάσεις και συγκεντρωτικός πίνακας Transient Analysis & Phase Noise με σταθερή πηγή ρεύματος $I_{DC}=2mA$, φορτίο $R_L=100\Omega$, $V_{DC}=1.8V$ και μεταβλητό το πλάτος $W(\mu m)$ των transistor.

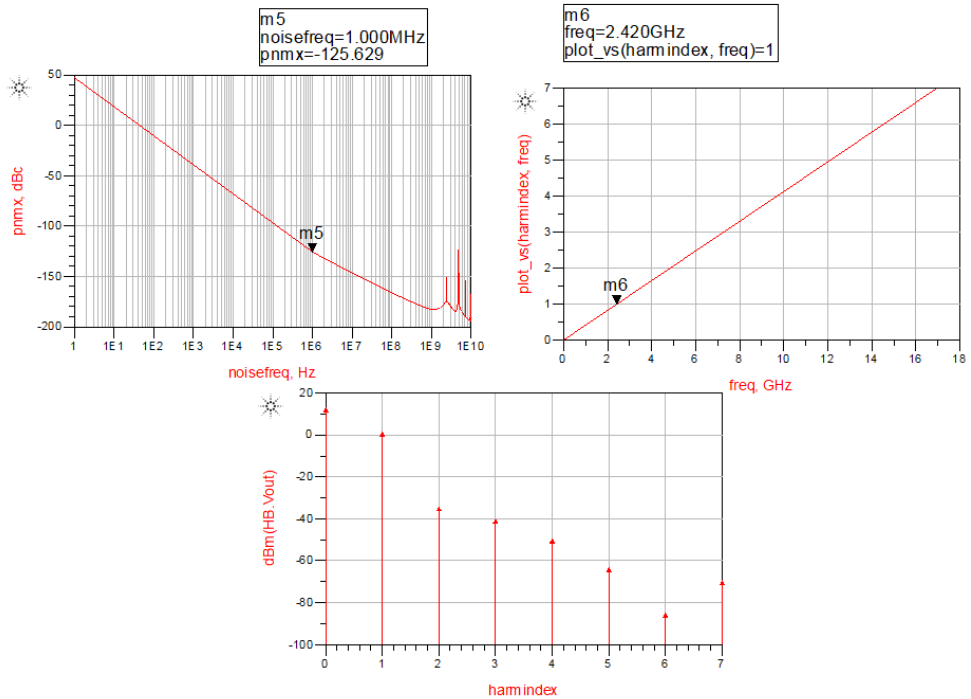
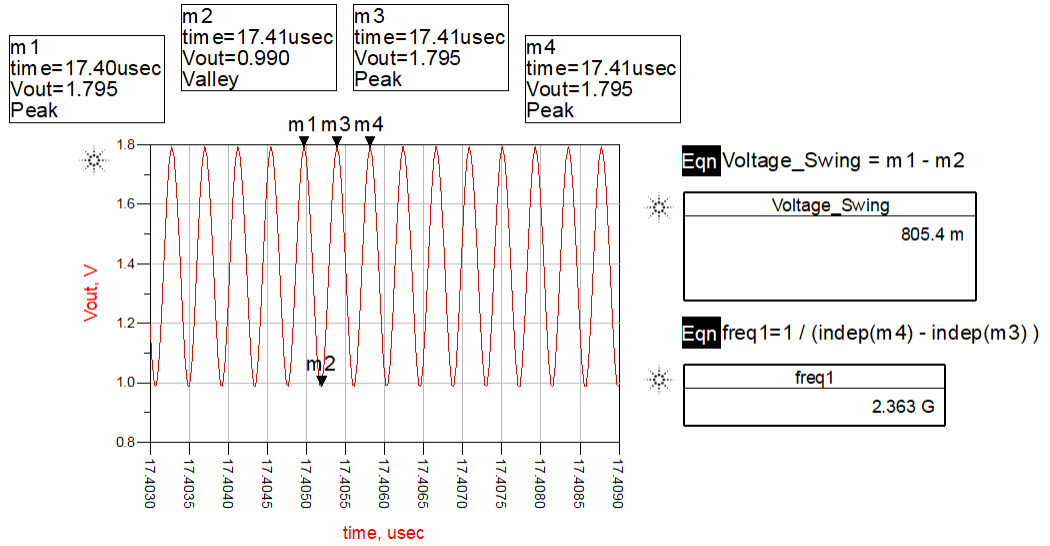
- W=10um



- W=30um



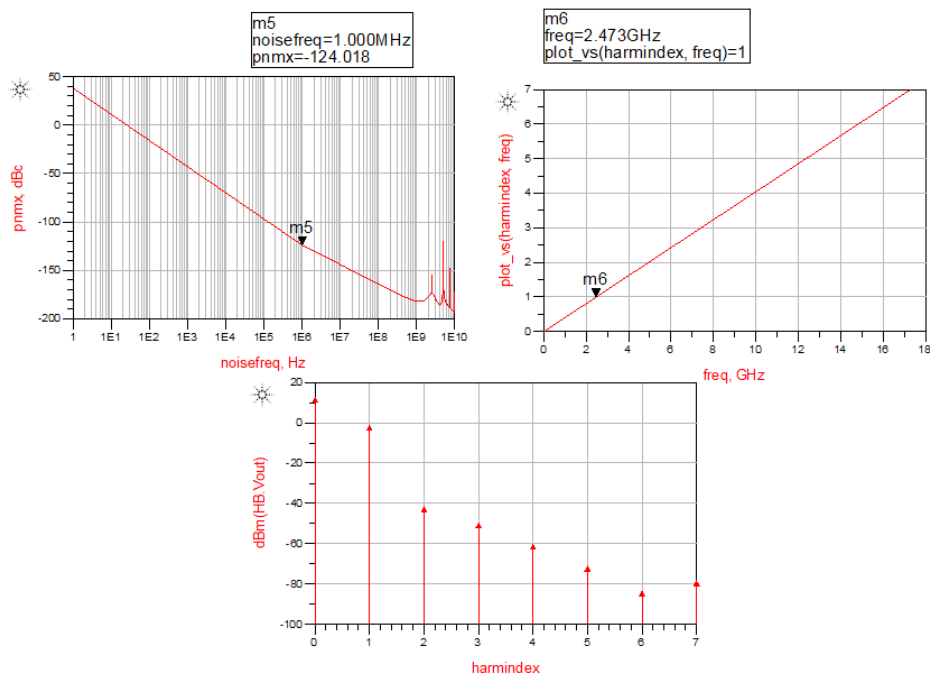
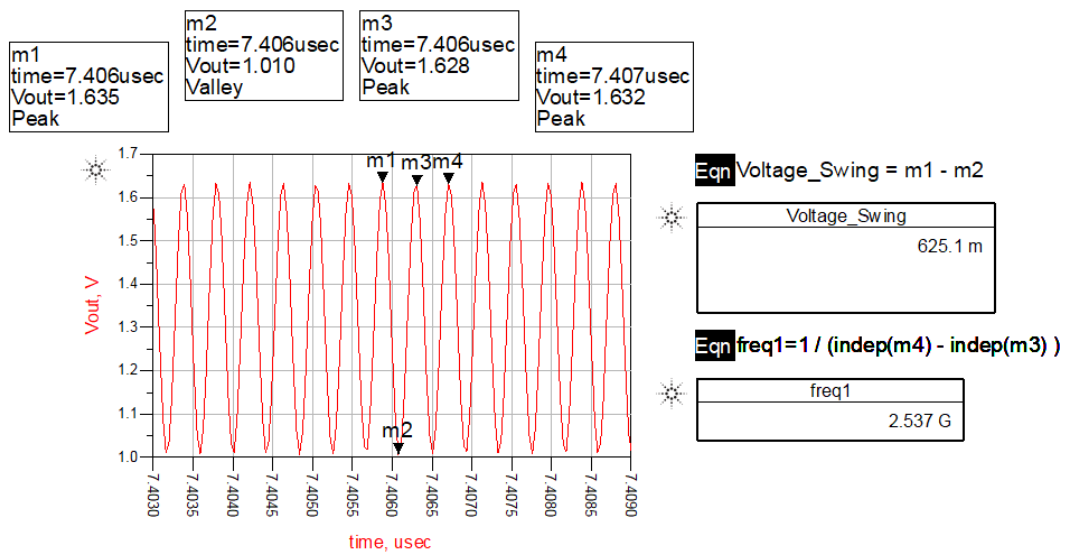
- W=65um



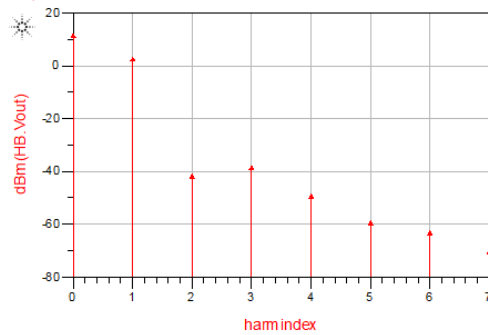
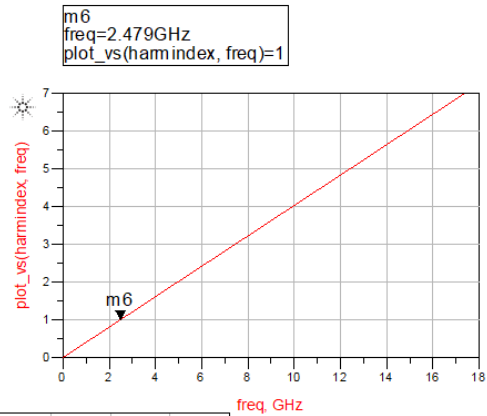
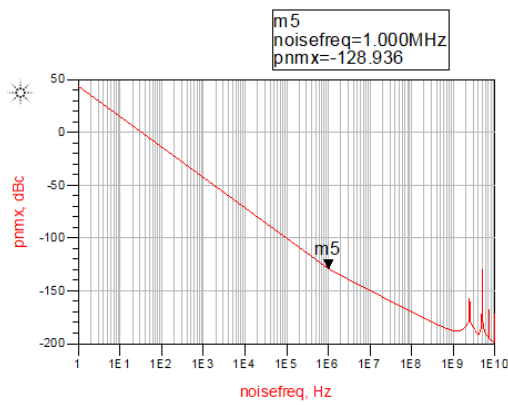
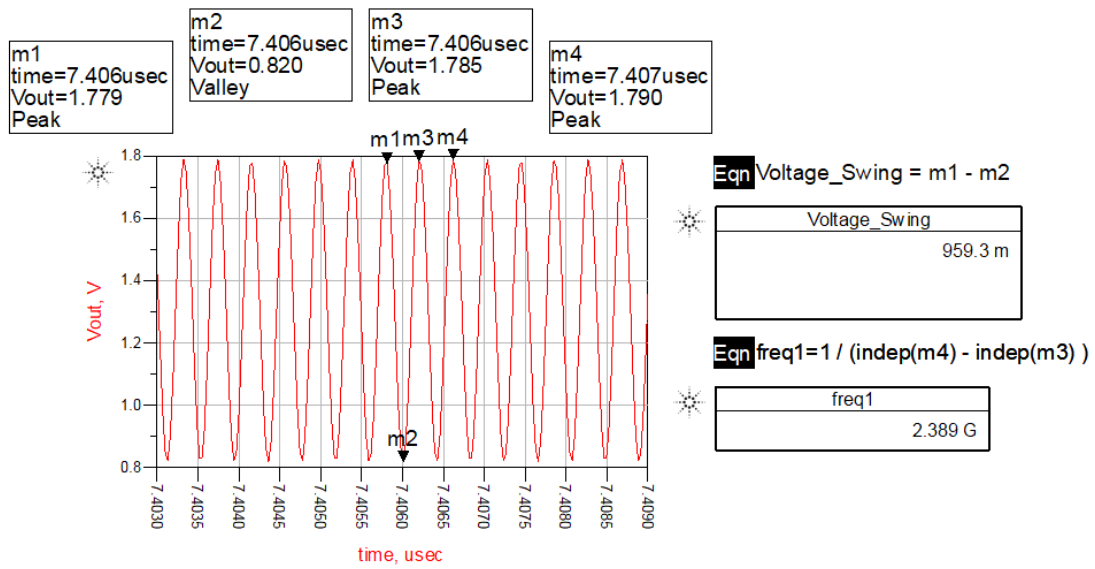
- iv. Πειραματική δοκιμή με σταθερή πηγής ρεύματος $I_{DC}=2\text{mA}$ και $W=30\mu\text{m}$, για εύρεση τιμής φορτίου R_L στο στάδιο εξόδου

Γραφικές παραστάσεις και συγκεντρωτικός πίνακας Transient Analysis & Phase Noise με $I_{DC}=2\text{mA}$, $W=30\mu\text{m}$ και μεταβλητό φορτίο R_L στην έξοδο των transistors

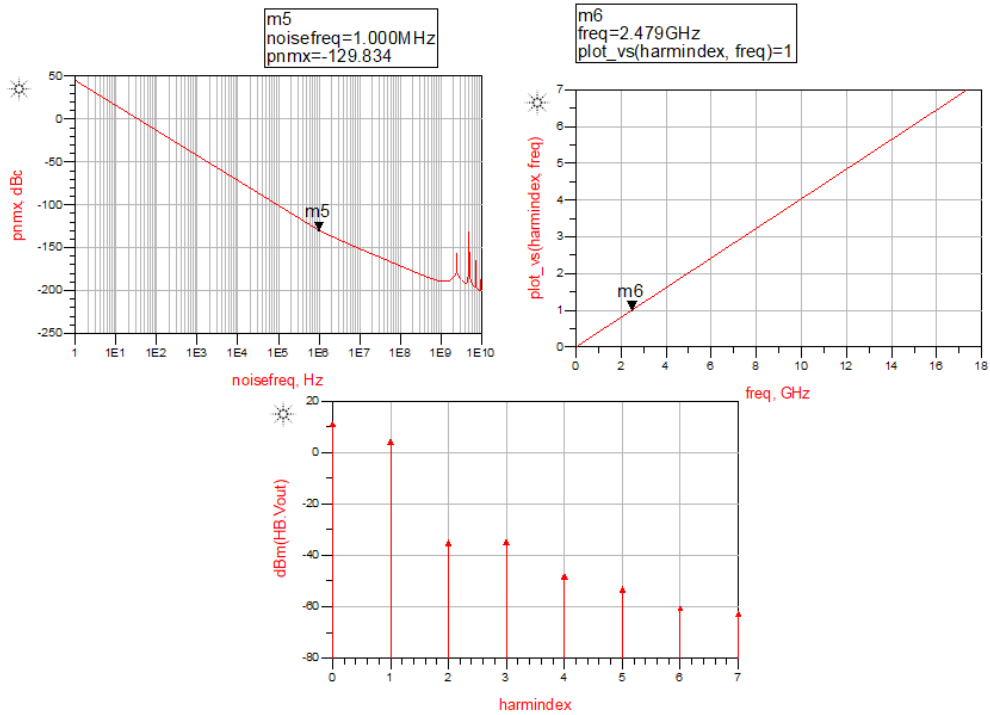
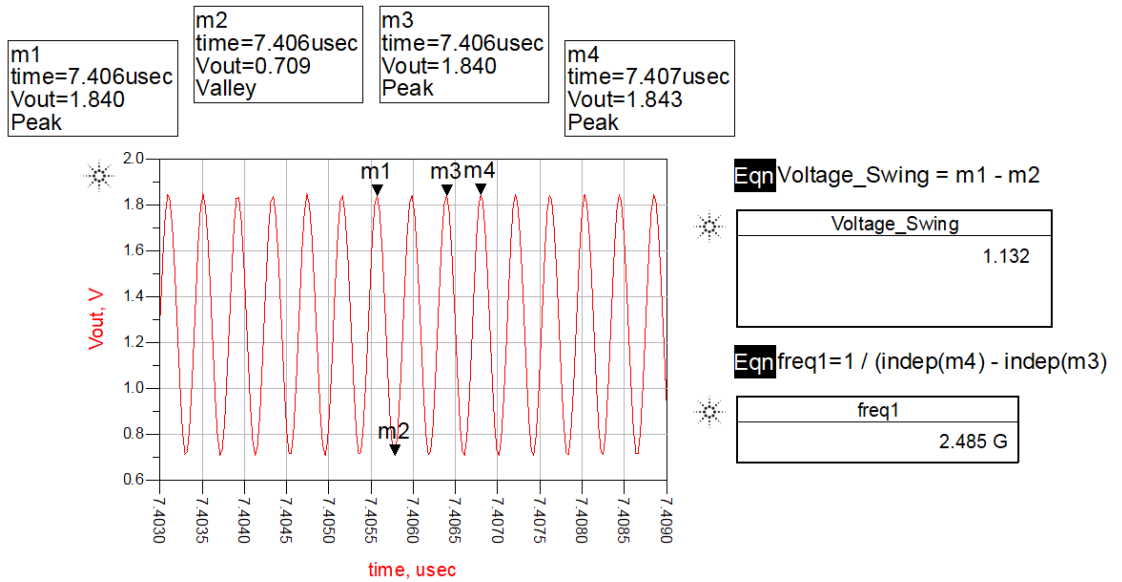
• $R_L=50\Omega$



• **RL=100Ω**



• **RL=150Ω**



Συγκεντρωτικός πίνακας

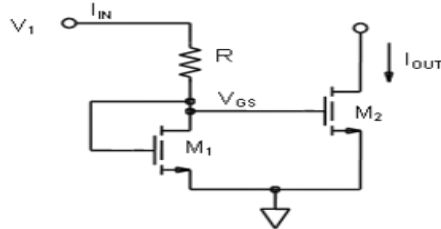
Εύρεση αντίστασης R για $I_{dc}=2mA$			
R (Ω)	Volt_swing (mV)	Frequency (GHz)	pnmx (dBc)
50	625,1	2,473	-124,018
75	827,1	2,479	-127,75
100	959,3	2,479	-128,936
125	1059	2,479	-129,452
150	1132	2,479	-129,834

Ξεκινάμε από την περίπτωση των 50Ω και αυξάνοντάς την βελτιώνουμε το θόρυβο φάσης και το πλάτος. Ιδανικά θα θέλαμε να συνδέσουμε φορτίο μεγέθους 50Ω, αυτό όμως θα καθιστά την ταλάντωση αδύνατη στο στάδιο σύνδεσης του πραγματικού πηνίου λόγω του χαμηλού θορύβου φάσης και μικρού πλάτους που δίνει το συγκεκριμένο φορτίο. Συνεπώς θα χρησιμοποιήσουμε τη μέση τιμή των $R_L=100\Omega$ για φορτίο και με αυτό θα συνεχίσουμε την υπόλοιπη υλοποίηση του ταλαντωτή.

Το σχήμα είναι ίδιο με αυτό της παραγράφου Β.

XV. Δημιουργία και σύνδεση καθρέπτη ρεύματος

i. Προσδιορισμός τεχνολογίας και παραμέτρων



Ο καθρέπτης ρεύματος χρησιμοποιείται για να αντικαταστήσει την ιδανική πηγή ρεύματος. Αποτελείται από δύο transistor τεχνολογίας που θα καθορίσουμε παρακάτω των οποίων οι λόγοι W_2/W_1 θα καθορίσουν τη σχέση ανάμεσα στα I_{IN} και I_{OUT} .

Υπολογίζουμε το ρεύμα $I_{IN}=I_D$ το οποίο είναι συνάρτηση της τάσης V_{GS} και της τάσης V_{DG} του MOSFET. Το ρεύμα αυτό είναι γνωστό και προκύπτει με χρήση αντίστασης όπως στην παραπάνω εικόνα. Θέτοντας την $V_{DG}=0$ για το transistor M1, το ρεύμα $I_{DM1} = f(V_{GS}, V_{DG})$. Αν και το transistor M2 είναι επίσης πολωμένο με $V_{DG}=0$ και τα δύο transistor είναι όμοια, τότε το $I_{OUT}=f(V_{GS}, V_{DG})$ και συνεπώς το $I_{OUT}=I_{IN}$. Ο τύπος υπολογισμού I_D είναι:

$$I_D = \frac{1}{2} K_p \left(\frac{W}{L} \right) \left(V_{GS} - V_{th} \right)^2 \left(1 + \lambda \left(V_{DG} + V_{GS} \right) \right)$$

Για την πηγή που θα δώσει το ρεύμα I_{ref} και την πηγή στην οποία καταλήγει το I_D , θα δώσουμε τιμή $V_{DC}=1.8V$. Επιλέγουμε αντιστάσεις του 1kΩ και των 100Ω και προσομοιώνουμε το κύκλωμα για $L=65nm$ και $W=10\mu m$. Το αποτέλεσμα του καθρεπτισμού μας δείχνει ότι ο καθρέπτης δεν δουλεύει σωστά οπότε προχωράμε σε σταδιακή αύξηση του L μέχρι να πετύχουμε καθρεπτισμό του ρεύματος I_{ref} .

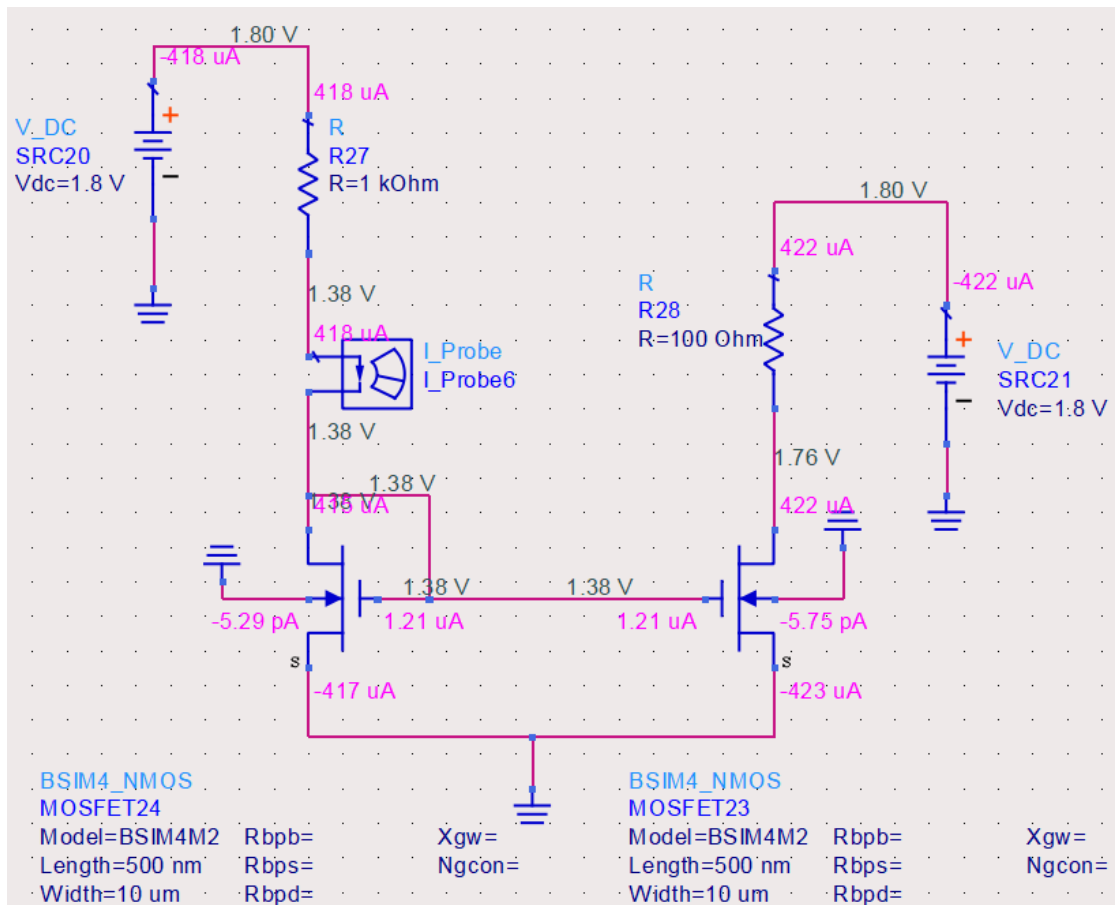
i. Προσδιορισμός L

Συγκεντρωτικός πίνακας

Εύρεση L για καθρέπτη με W=10μm

L(nm)	I _{ref} (uA)	I _d (uA)
65	716	1520
100	587	687
200	514	534
300	474	485
400	443	450
500	418	422
600	396	398
700	377	378
800	361	359

Παρακάτω, παρουσιάζεται το σχήμα του καθρέπτη:

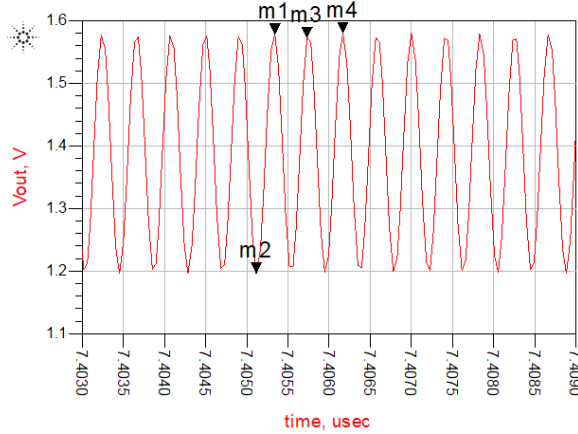


ii. Προσδιορισμός W

Αφού βρούμε το L=500nm, συνεχίζουμε με τη σύνδεση του καθρέπτη στο κύκλωμα και τον προσδιορισμό του πλάτους W. Παρακάτω, απεικονίζονται οι γραφικές παραστάσεις λόγων 30 προς 30 και 50 προς 50:

• 30/30

m1 time=7.405usec Vout=1.579 Peak	m2 time=7.405usec Vout=1.197 Valley	m3 time=7.406usec Vout=1.573 Peak	m4 time=7.406usec Vout=1.581 Peak
--	--	--	--

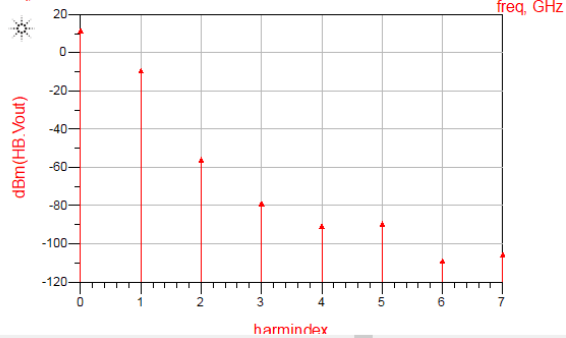
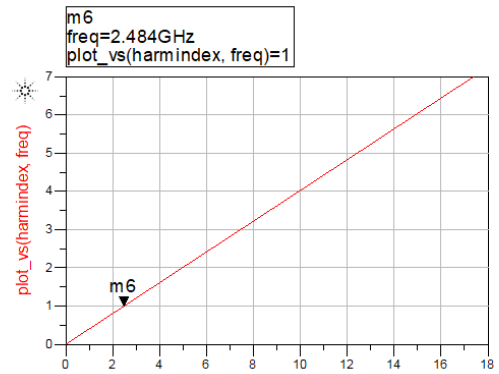
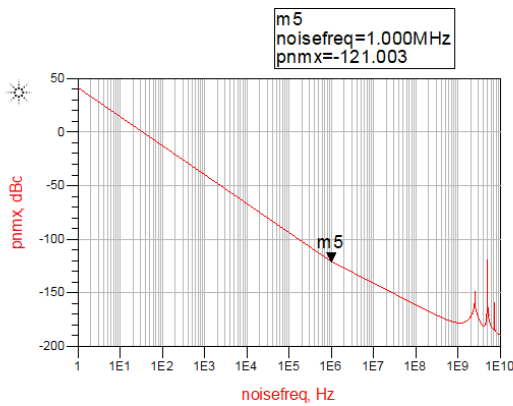


Eqn Voltage_Swing = m1 - m2

Voltage_Swing
381.9 m

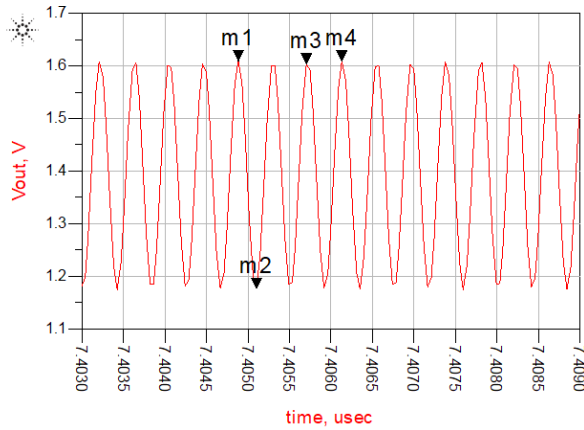
Eqn freq1=1 / (indep(m4) - indep(m3))

freq1
2.293 G



• 50/50

m1 time=7.405usec Vout=1.610 Peak	m2 time=7.405usec Vout=1.177 Valley	m3 time=7.406usec Vout=1.604 Peak	m4 time=7.406usec Vout=1.609 Peak
--	--	--	--

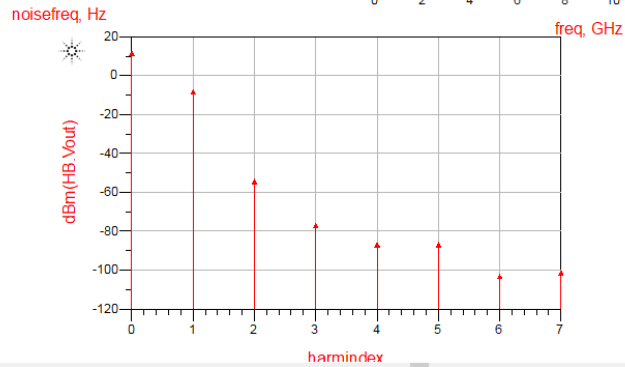
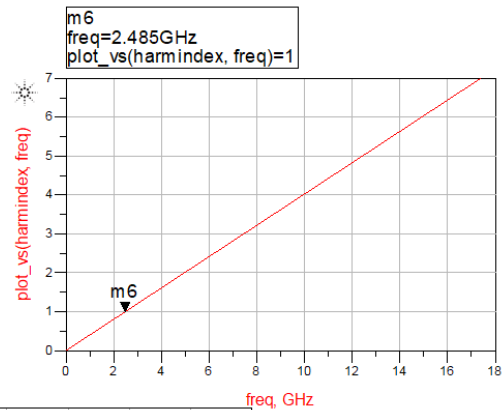
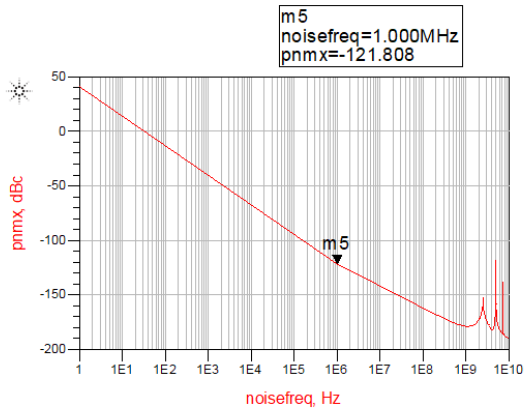


Eqn Voltage_Swing = m1 - m2

Voltage_Swing	432.9 m
---------------	---------

Eqn freq1 = 1 / (indep(m4) - indep(m3))

freq1	2.338 G
-------	---------



Συγκεντρωτικός πίνακας

Εύρεση πλάτους W για καθρέπτη

W (um)	Volt swing (mV)	Frequency (GHz)	pnmx (dBc)	Iref (uA)	Id (uA)
10	206,8	2,483	-116,812	415	371
20	326,8	2,484	-120,024	509	448
30	381,9	2,484	-121,003	557	484
40	413,6	2,484	-121,501	587	504
50	432,9	2,485	-121,808	608	518
60	440,2	2,485	-122,019	625	528
70	458,9	2,485	-122,175	638	536

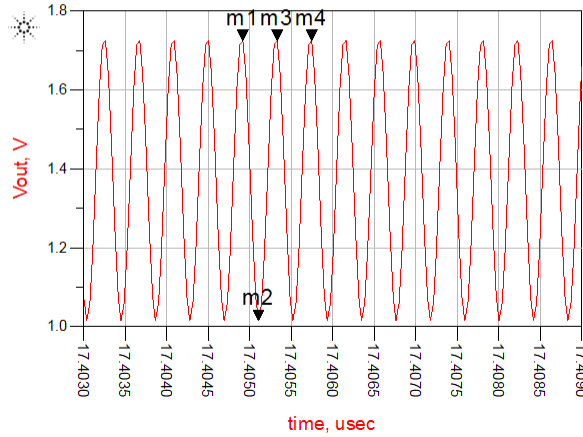
iii. Προσδιορισμός λόγου καθρεπτισμού W_2/W_1

Αφού βρούμε ότι το πλάτος θα έχει την τιμή $W=50\mu\text{m}$ προχωράμε στο τελικό στάδιο υλοποίησης του καθρέπτη και αυξάνουμε το λόγο των W_2/W_1 για να δημιουργήσουμε ρεύμα $I_D=2\text{mA}$.

Ακολουθούν οι γραφικές παραστάσεις διαφορετικών λόγων.

• $W_2/W_1=100/50$

m1 time=17.40usec Vout=1.724 Peak	m2 time=17.41usec Vout=1.015 Valley	m3 time=17.41usec Vout=1.724 Peak	m4 time=17.41usec Vout=1.724 Peak
--	--	--	--

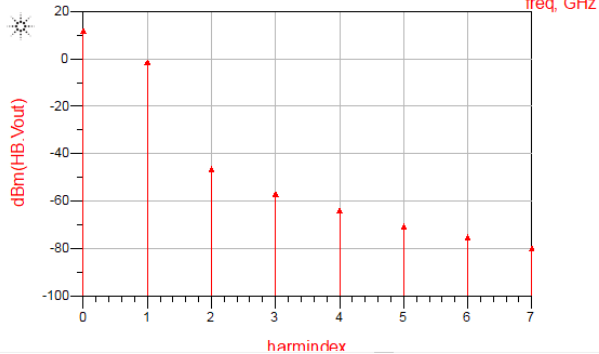
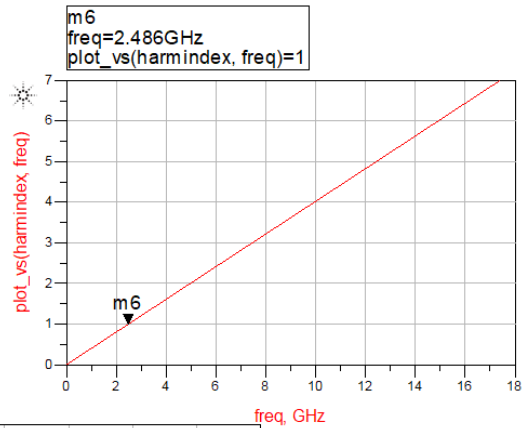
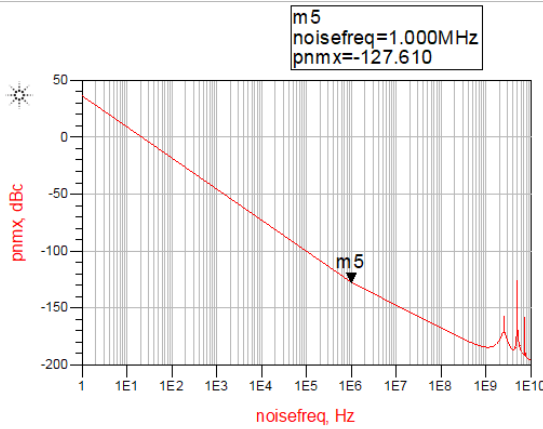


Eqn Voltage_Swing = m1 - m2

Voltage_Swing	709.2 m
---------------	---------

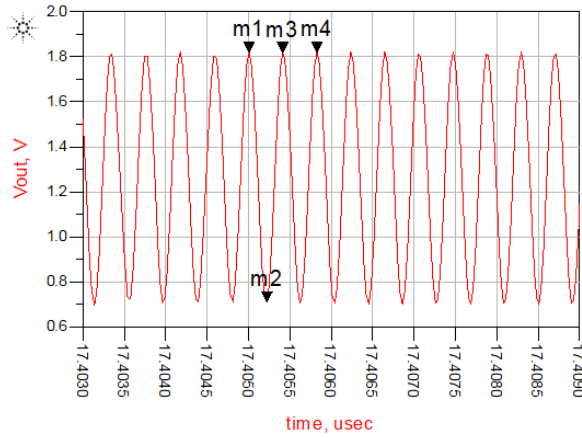
Eqn freq1=1 / (indep(m4) - indep(m3))

freq1	2.416 G
-------	---------



• $W_2/W_1=250/50$

m1 time=17.41usec Vout=1.819 Peak	m2 time=17.41usec Vout=0.710 Valley	m3 time=17.41usec Vout=1.817 Peak	m4 time=17.41usec Vout=1.820 Peak
--	--	--	--

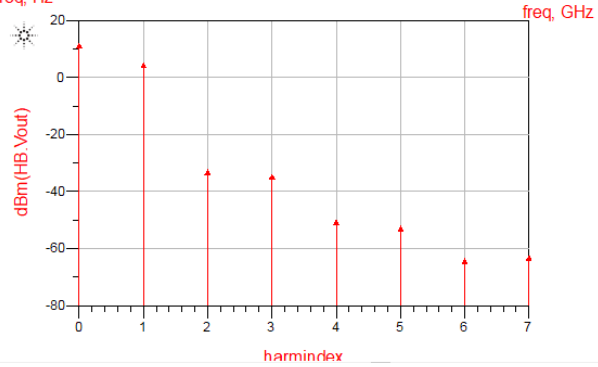
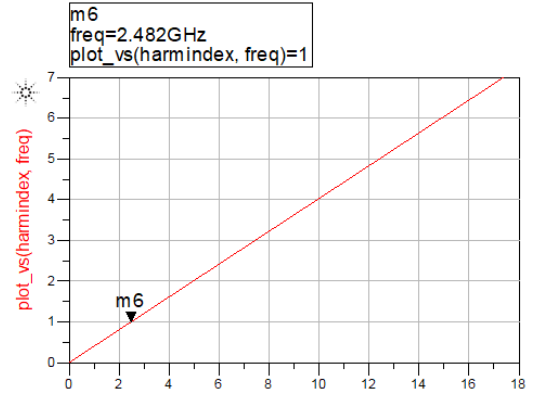
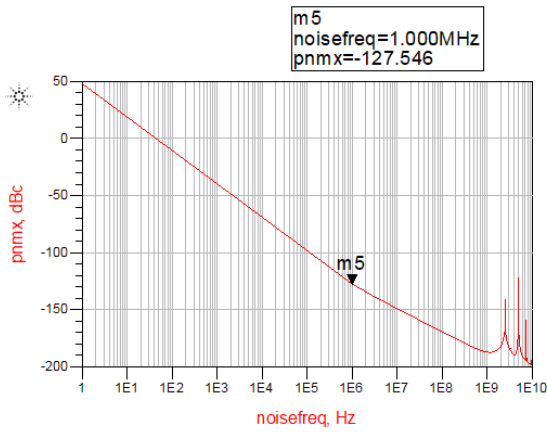


Eqn Voltage_Swing = m1 - m2

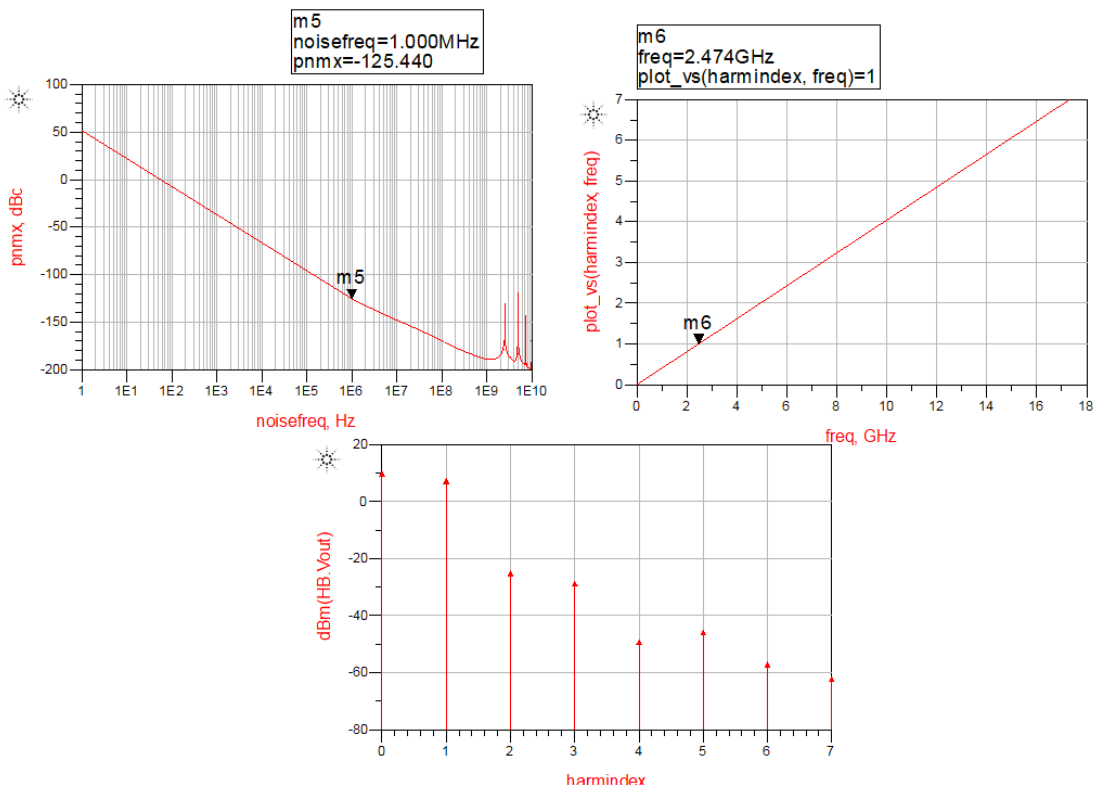
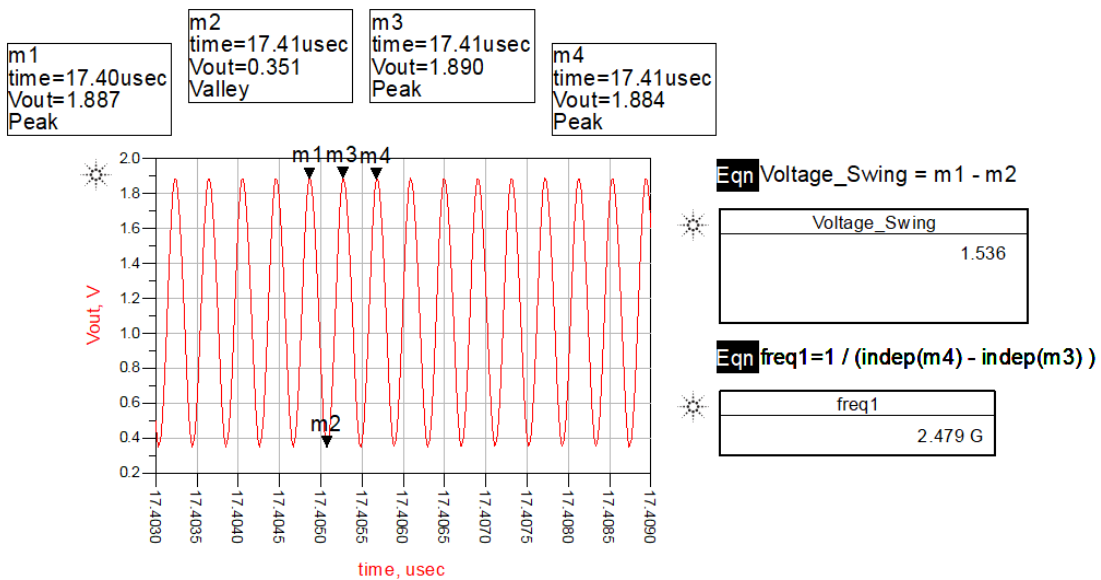
Voltage_Swing	1.109
---------------	-------

Eqn freq1 = 1 / (indep(m4) - indep(m3))

freq1	2.397 G
-------	---------



• $W_2/W_1=500/50$



Συγκεντρωτικός πίνακας

Εύρεση λόγου για καθρεπτισμό ρευμάτων					
W_1/W_2	Volt swing (mV)	Frequency (GHz)	pnmx (dBc)	Iref (uA)	I _d (mA)
50/100	709,2	2,486	-127,61	606	1,01
50/150	870,2	2,485	-128,167	604	1,48
50/200	998,8	2,483	-127,881	603	1,94
50/ 210	1023	2,483	-127,814	602	2,03
50/250	1109	2,482	-127,546	601	2,37
50/300	1183	2,481	-127,101	599	2,78
50/350	1309	2,479	-126,565	597	3,16
50/400	1399	2,478	-126,08	595	3,51
50/450	1475	2,476	-125,693	593	3,82
50/500	1536	2,474	-125,44	591	4,11

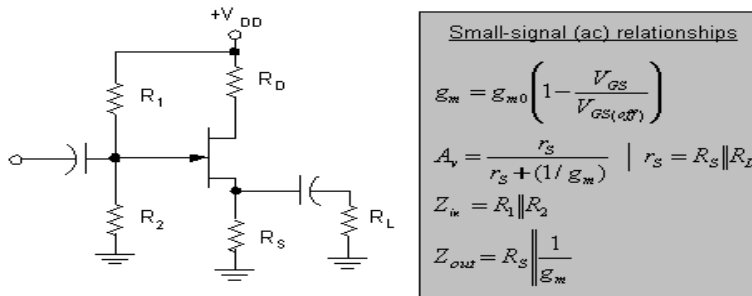
Συνεπώς για ρεύμα I_{BIAS}=2mA επιλέγουμε τον λόγο W2/W1=210/50.

XVI. Υλοποίηση του Common Drain Ενισχυτή

i. Προσδιορισμός αντιστάσεων και τεχνολογίας Common Drain Resistance Biased

Δημιουργούμε τον common drain ενισχυτή ώστε να χρησιμοποιηθεί ως voltage buffer στο κύκλωμα και να εμποδίσει το σήμα εισόδου να επηρεαστεί από ρεύματα ή τάσης που μπορεί να δημιουργηθούν στο φορτίο R_L .

Χρησιμοποιούμε τις εξισώσεις του common drain για να υπολογίσουμε τις τιμές των αντιστάσεων και να προσδιορίσουμε την τεχνολογία του transistor που θα έχει.



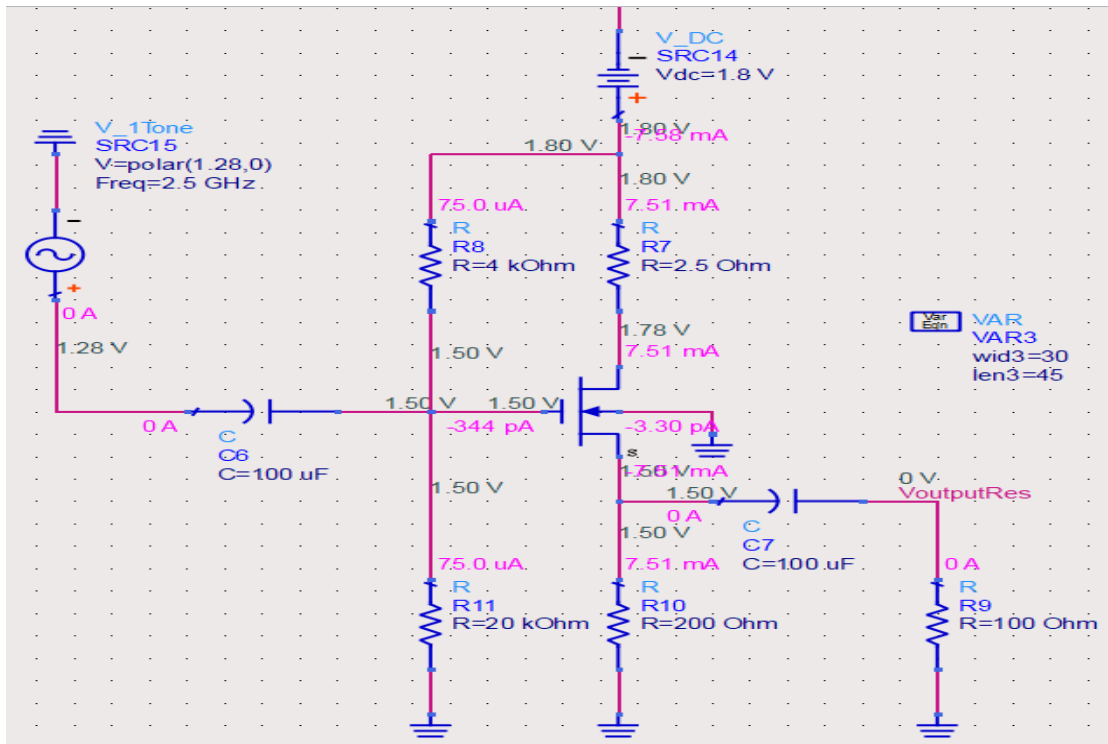
Τα χαρακτηριστικά ενός ιδανικού Common Drain ενισχυτή είναι:

- Άπειρη αντίσταση εισόδου R_{in} . Άρα, ο παράλληλος συνδυασμός των R_1 και R_2 θα πρέπει να δίνει πολύ μεγάλη τιμή.
 - Για την συνδεσμολογία Resistance Biased επιλέγουμε την $R_2=20k\Omega$ και $R_1=1k\Omega$.
- Το κέρδος A_v θα πρέπει να είναι ίσο με 1 αν το $V_{sb}=0$, αλλιώς $A_v=r_s/[r_s+(1/g_m)]$, με $r_s=R_S \parallel R_L$
 - Επιλέγουμε $R_S=200\Omega$ και $R_D=2.5\Omega$.
- Τέλος, η αντίσταση εξόδου R_{OUT} θα είναι $1/g_m$ αν η τάση $V_{sb}=0$, αλλιώς $R_{OUT}=1/(g_m+g_{mb})$.

Η τεχνολογία που διαλέγουμε ίδια με αυτή της C_{mos} συνδεσμολογίας του Cross-Coupled. Προσομοιώνοντας το κύκλωμα παρατηρούμε ότι παρόλο που το ρεύμα I_{OUT} είναι πολύ μεγαλύτερο του I_{IN} , εντούτοις η τάση εισόδου είναι σημαντικά μεγαλύτερη της τάσης εξόδου.

Προχωρούμε σε μείωση του L στην τιμή των 45nm και σε αύξηση της αντίστασης R_1 στην τιμή των 4kΩ για να πετύχουμε λόγο $V_{OUT}/V_{IN}=1$ και λόγο ρευμάτων $I_{OUT}/I_{IN}=00$.

Σχηματική απεικόνιση του Common Drain Resistance Biased

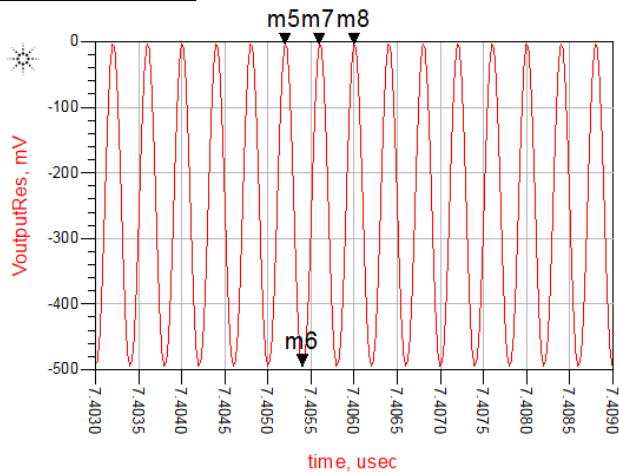


m5
time=7.405usec
VoutputRes=-0.003
Peak

m6
time=7.405usec
VoutputRes=-0.494
Valley

m7
time=7.406usec
VoutputRes=-0.003
Peak

m8
time=7.406usec
VoutputRes=-0.003
Peak



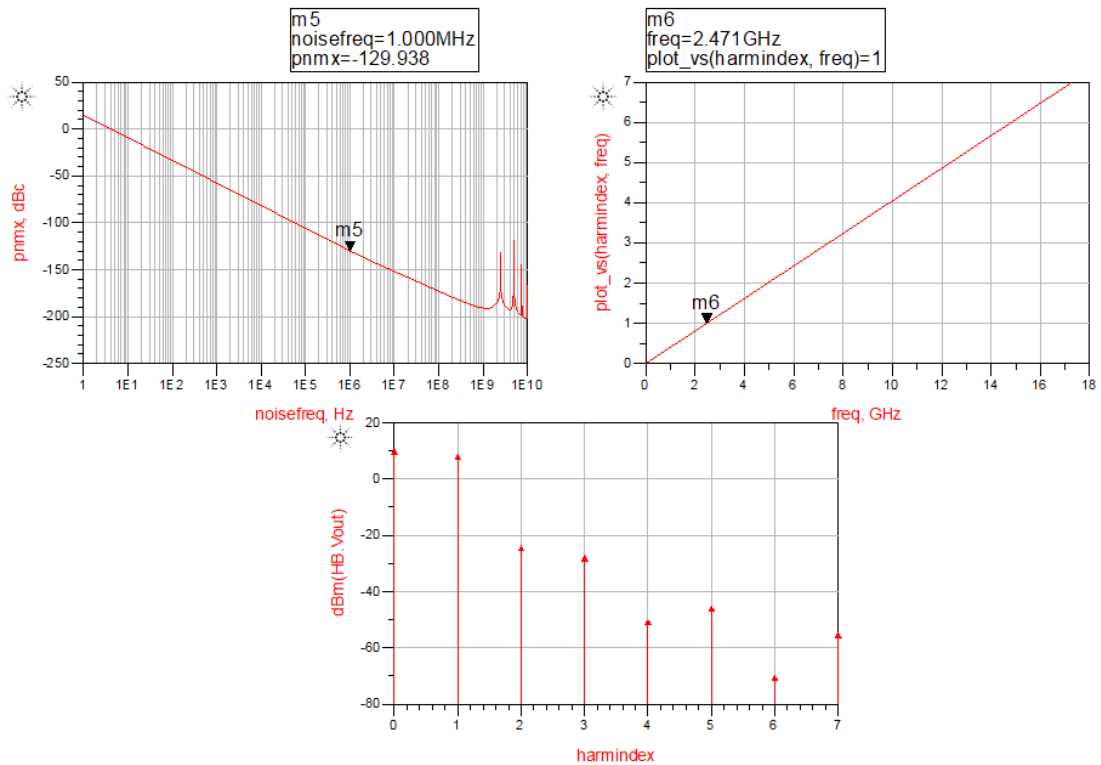
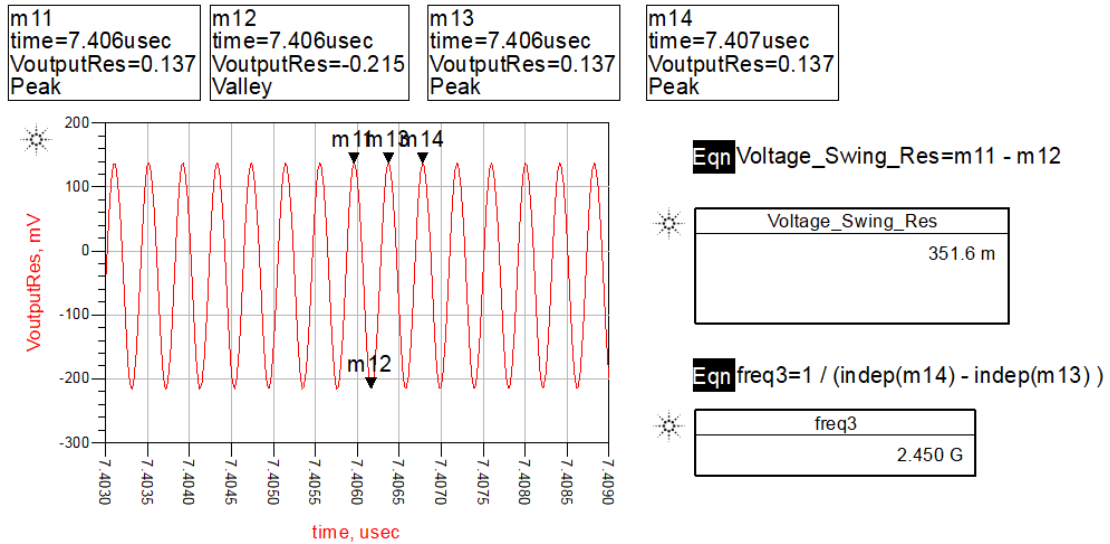
$$\text{Eqn Voltage_Swing1} = m5 - m6$$

Voltage_Swing1
490.5 m

$$\text{Eqn freq2} = 1 / (\text{indep}(m8) - \text{indep}(m7))$$

freq2
2.500 G

Γραφικές παραστάσεις μετά τη σύνδεση του ενισχυτή στην Cross-Coupled συνδεσμολογία:



ii. Προσδιορισμός τεχνολογίας για Common Drain Transistor Biased

Ακολουθεί η δημιουργία του Transistor biased Common Drain. Θα χρησιμοποιήσουμε ένα transistor τεχνολογίας ίδιας με αυτής της Cross-Coupled συνδεσμολογίας και έναν καθρέπτη ρεύματος επίσης ίδιας τεχνολογίας $L=500\mu\text{m}$ με τον προηγούμενο και λόγου $W2/W1=50/50$. Θα επαναπροσδιορίσουμε τις τιμές των W και L με στόχο $I_{out}/I_{in}=00$ και $V_{out}/V_{in}=1$. Τα βήματα που ακολουθούμε είναι τα εξής:

- 1) Μειώνουμε το L του καθρέπτη από 500 στα 200 για να μειώσουμε το ρεύμα I_D του καθρέπτη.

Μείωση L του καθρέπτη $V_{in}=1.28V$					
L (nm)	Volt swing (mV)	I_{out} (mA)	I_{in} (nA)	V_{out} (V)	I_d (uA)
500	247	2,21	134	0,221	488
400	242,2	2,21	134	0,221	492
300	238,7	2,21	134	0,221	492
200	237,5	2,21	134	0,221	481

- 2) Μειώνουμε το W του καθρέπτη από 50 σε 10 για να μειώσουμε το ρεύμα I_D του καθρέπτη.

Πίνακας

Μείωση W του καθρέπτη $V_{in}=1.28V$					
W (um)	Volt swing (mV)	I_{out} (mA)	I_{in} (nA)	V_{out} (V)	I_d (uA)
40	237,9	2,22	134	0,222	475
30	244,8	2,22	134	0,222	466
20	243	2,22	133	0,222	449
10	243,3	2,23	133	0,223	405

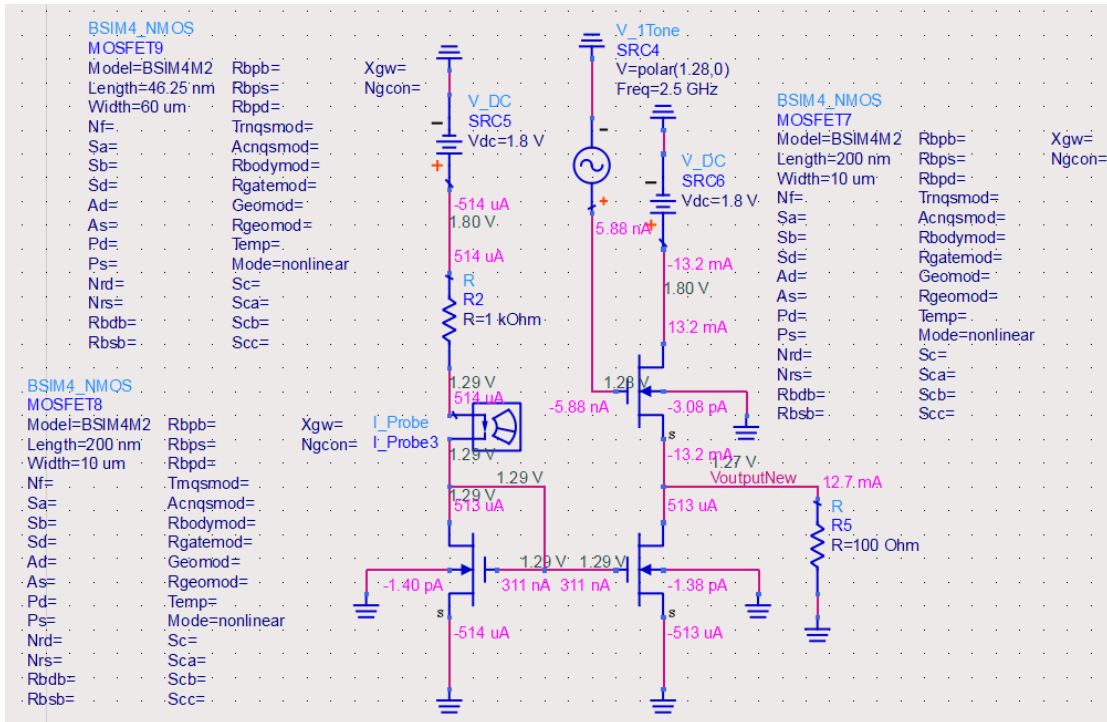
- 3) Αυξάνουμε το W του τρανζίστορ από 30 σε 60 για να μειώσουμε το ρεύμα I_D του καθρέπτη.

Αύξηση W του transistor $V_{in}=1.28V$					
W (um)	Volt swing (mV)	I_{out} (mA)	I_{in} (nA)	V_{out} (V)	I_d (uA)
40	265,7	2,4	161	0,24	410
50	285,6	2,52	187	0,252	414
60	291	2,62	213	0,262	416

- 4) Μειώνουμε το L του transistor από 65 σε 46,25 για να αυξήσουμε την τάση εξόδου.

Μείωση L του transistor $V_{in}=1.28V$					
L (nm)	Volt swing (mV)	I_{out} (mA)	I_{in} (nA)	V_{out} (V)	I_d (uA)
60	365,6	3,41	133	0,341	432
50	815,7	8,15	-1,04	0,815	483
45	479,9	14,7	-6,09	1,47	522
46,25	662,7	12,7	-5,88	1,27	513
46,5	697,3	12,3	-5,87	1,23	511

Το σχήμα επιλογής του Common Drain ενισχυτή είναι το εξής:



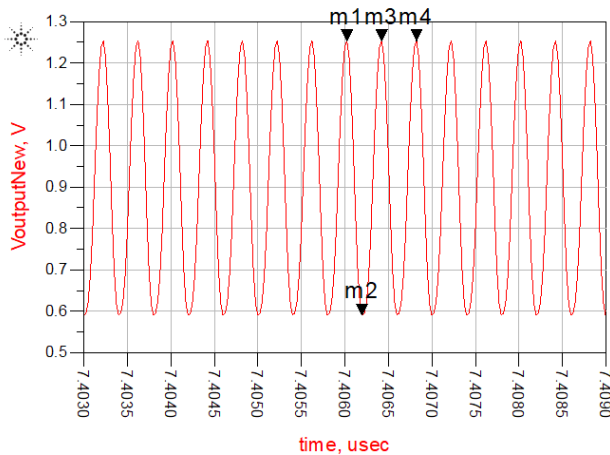
Η γραφική παράσταση του Common Drain ενισχυτή φαίνεται παρακάτω:

m1
time=7.406usec
VoutputNew=1.253
Peak

m2
time=7.406usec
VoutputNew=0.591
Valley

m3
time=7.406usec
VoutputNew=1.253
Peak

m4
time=7.407usec
VoutputNew=1.253
Peak



$$\text{Eqn Voltage_Swing} = m1 - m2$$

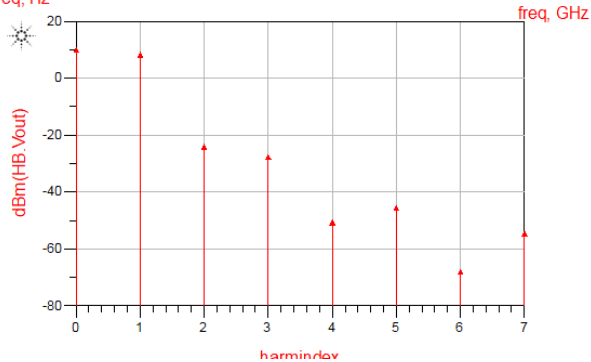
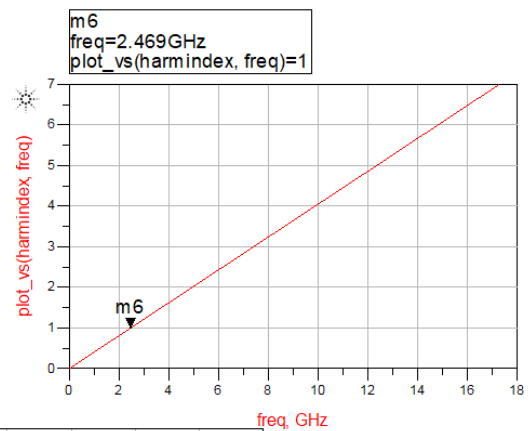
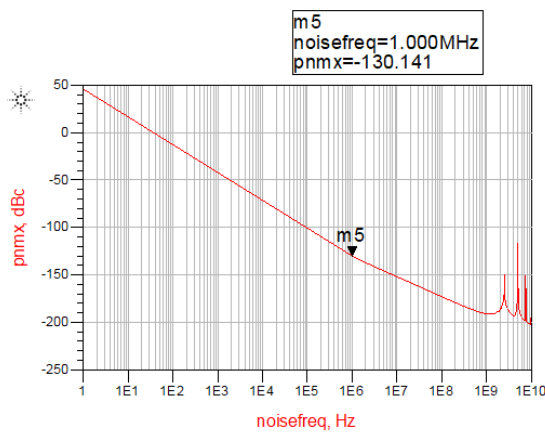
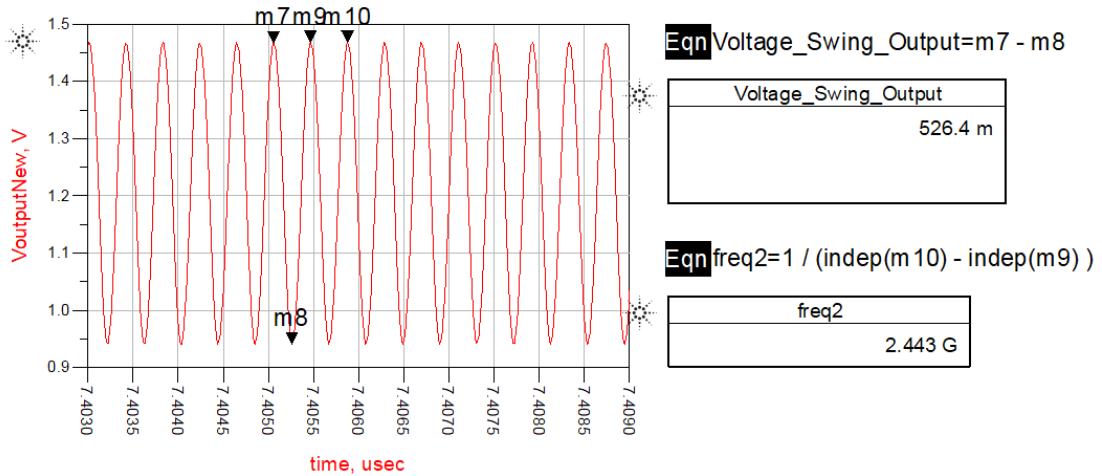
Voltage_Swing
662.7 m

$$\text{Eqn freq1} = 1 / (\text{indep}(m4) - \text{indep}(m3))$$

freq1
2.500 G

iii. Σύνδεση του Common Drain ενισχυτή με το κύκλωμα

Ακολουθούν οι γραφικές παραστάσεις της σύνδεσης του Common Drain ενισχυτή με το κύκλωμα:



Επιλέγουμε τον transistor biased λόγω χαμηλότερου θορύβου φάσης και μεγαλύτερου πλάτους εξόδου από τον resistance biased.

XVII. Προσθήκη πραγματικού πηνίου με $Q=15$ στη συνδεσμολογία

i. Εύρεση εσωτερικής αντίστασης

Προσθέτουμε το component με όνομα INDQ με Mode=proportional to frequency. Το component αυτό δίνει ένα καλό tradeoff επειδή αλλάζει τα μεγέθη impedance και Q ανάλογα με τη συχνότητα λειτουργίας. Για $f_0=2.5$ GHz, $L=0.5$ nH και $Q=15$ βρίσκουμε την αντίσταση R_{dc} . Ο τύπος για την αντίσταση δίνεται από την σχέση που συνδέει Q , ω_0 και L και είναι $Q=(\omega_0 * L)/R$. Συνεπώς προκύπτει ότι το $R_{dc}=1,046\Omega$.

ii. Βελτιστοποίηση κυκλώματος

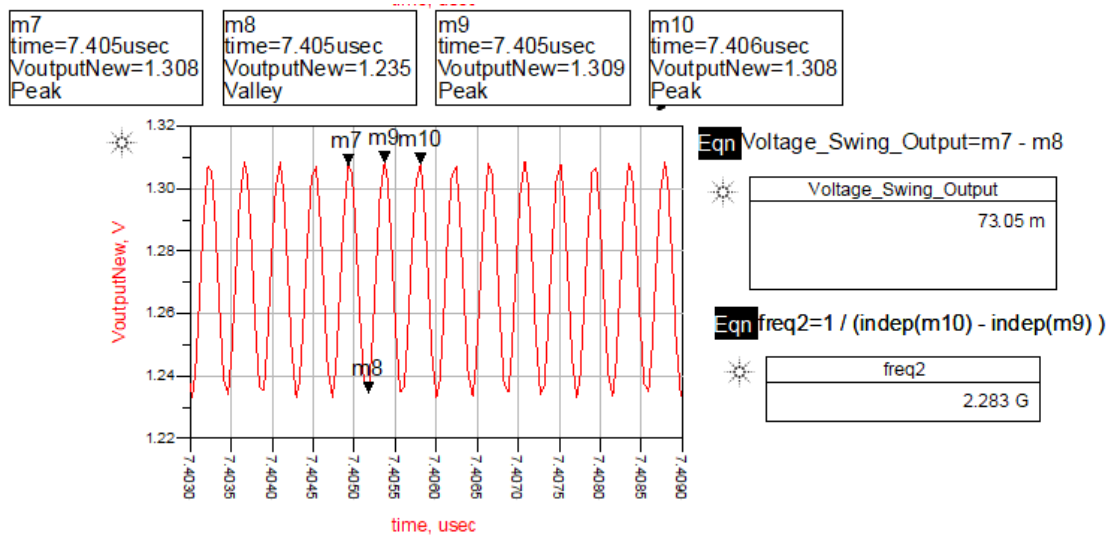
Για να βελτιστοποιήσουμε το θόρυβο φάσης που δημιουργείται με την προσθήκη του πηνίου με $Q=15$ αυξομειώνουμε το πλάτος της C_{mos} συνδεσμολογίας και αλλάζουμε το λόγο καθρεπτισμού ώστε να αυξήσουμε το ρεύμα I_{BIAS} .

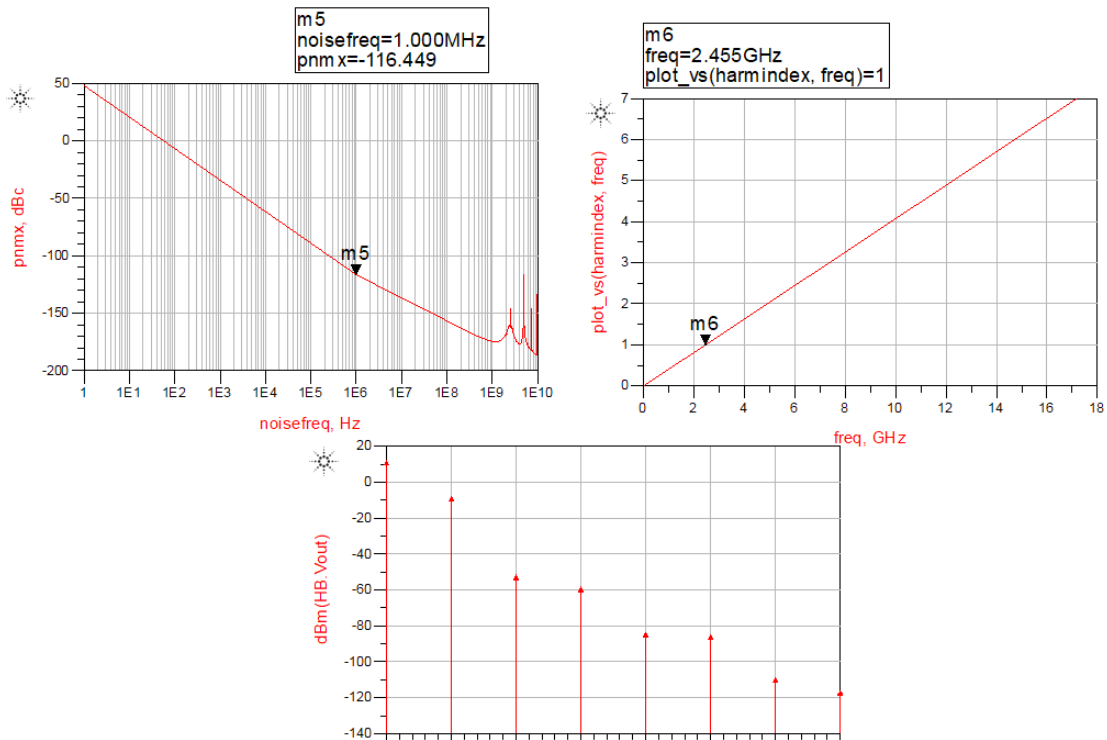
i. Εύρεση πλάτους W της C_{mos} συνδεσμολογίας

Συγκεντρωτικός πίνακας

Εύρεση πλάτους W C_{mos}				
W (μm)	Volt swing (mV)	Frequency (GHz)	pnmx (dBc)	
20	65,88	2,463	-115,756	
25	73,05	2,455	-116,449	
35	81,71	2,435	-115,842	
50	78,01	2,396	-113,508	

Ακολουθούν οι γραφικές παραστάσεις του Common Drain για $W=25\mu m$:



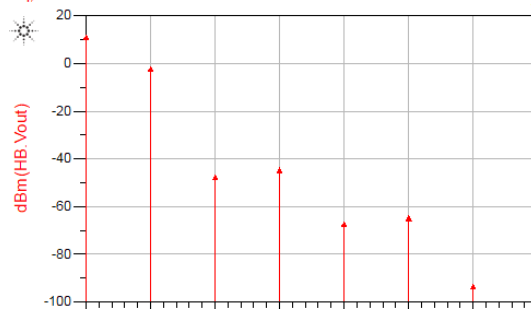
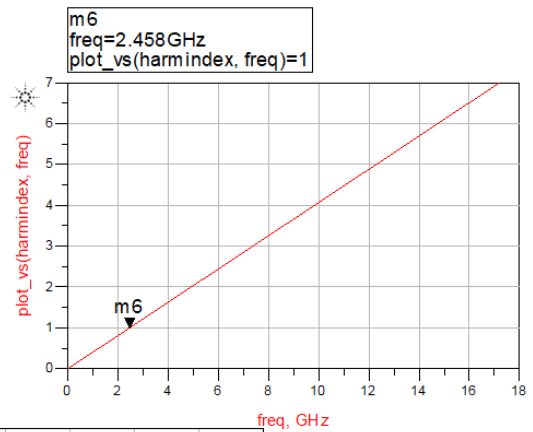
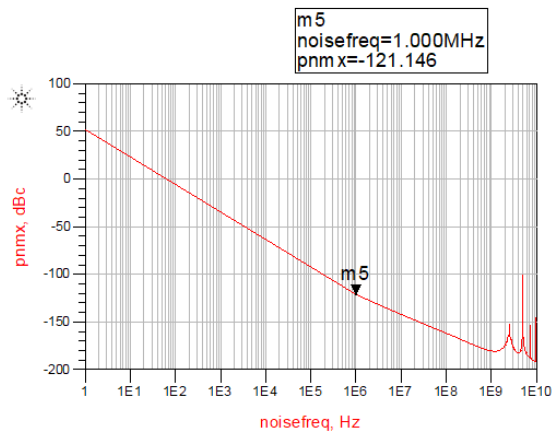
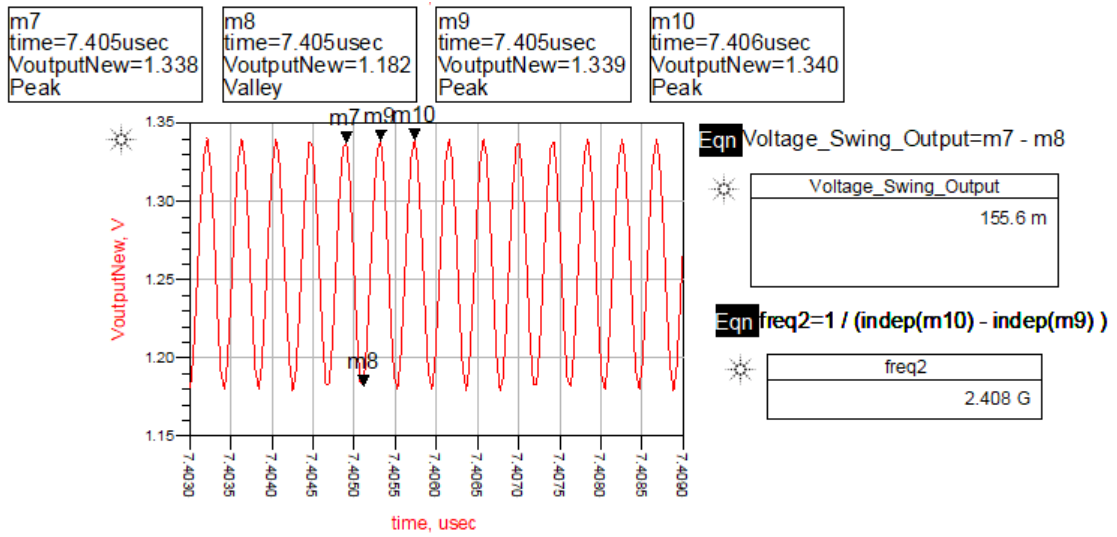


ii. Εύρεση ρεύματος καθρέπτη

Συγκεντρωτικός πίνακας

Εύρεση λόγου για καθρεπτισμό ρευμάτων				
W_2/W_1	Volt swing (mV)	Frequency (GHz)	pnmx (dBc)	
250/50	95,41	2,456	-118,278	
350/50	139,1	2,457	-120,619	
400/50	155,6	2,458	-121,146	
450/50	177,1	2,458	-121,374	
500/50	189,7	2,458	-121,378	
550/50	204,1	2,458	-121,241	

Ακολουθούν οι γραφικές παραστάσεις για τον λόγο καθρεπτισμού $W_2/W_1=400/50$:



iii. Βελτιστοποίηση Common Drain

Για να διατηρήσουμε τον λόγο $V_{OUT}/V_{IN}=1$ αυξάνουμε ελάχιστα το L του transistor στην τιμή 46.5nm.

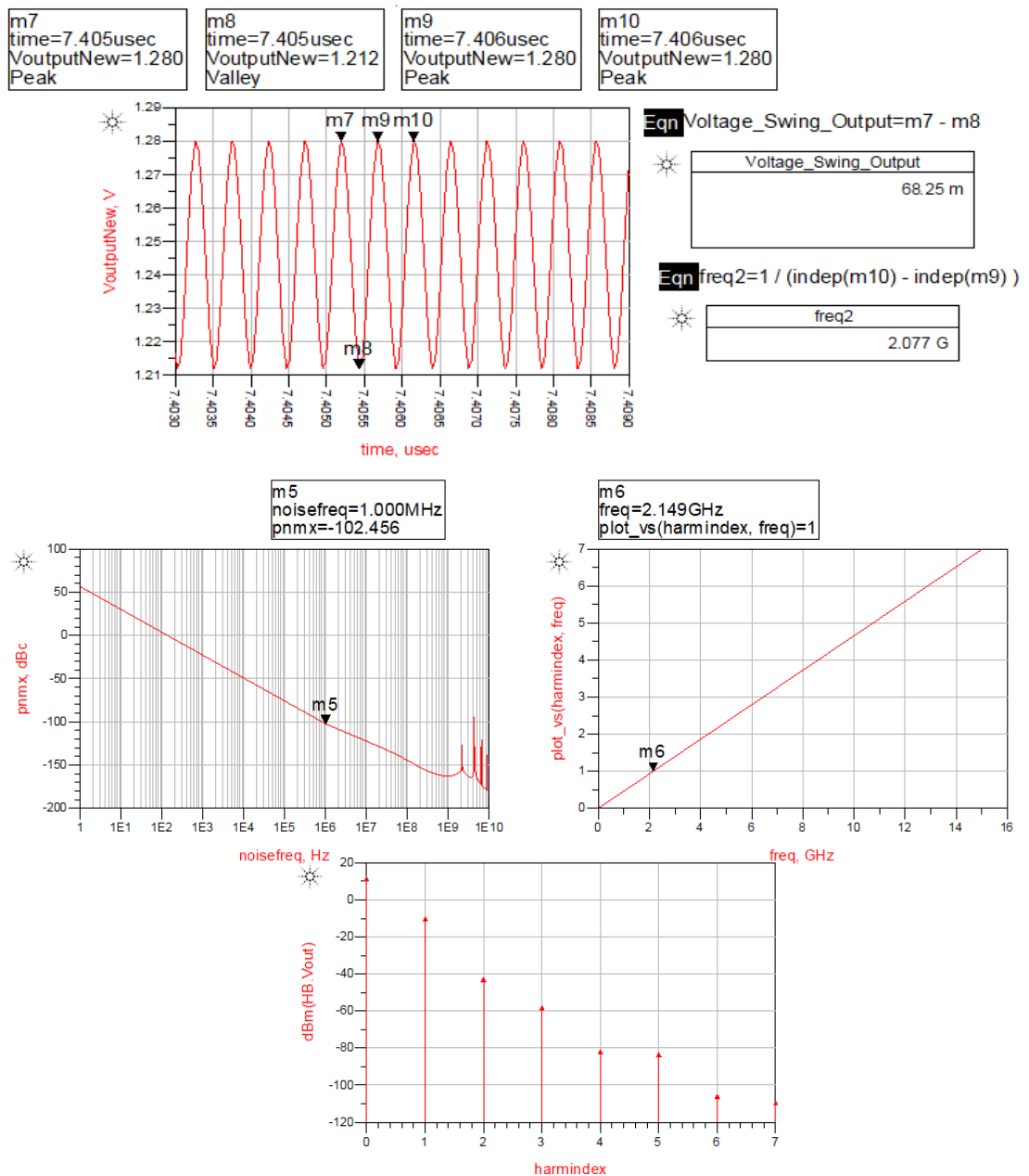
XVIII. Varactors

Στο τελευταίο στάδιο της σχεδίασης δημιουργούμε Varactors με τη χρήση Pmos transistor ώστε αλλάζοντας τη χωρητικότητα του κυκλώματος να ρυθμίσουμε τη συχνότητα και να ορίσουμε το εύρος συντονισμού του κυκλώματος. Αρχικά επιλέγουμε το πλάτος των Varactors στην οριακή τιμή των $W=100\mu\text{m}$ κι αυξάνουμε επίσης την τιμή του W της Cmos συνδεσμολογίας σε $95\mu\text{m}$ ώστε να πετύχουμε το μέγιστο εύρος συντονισμού του κυκλώματος.

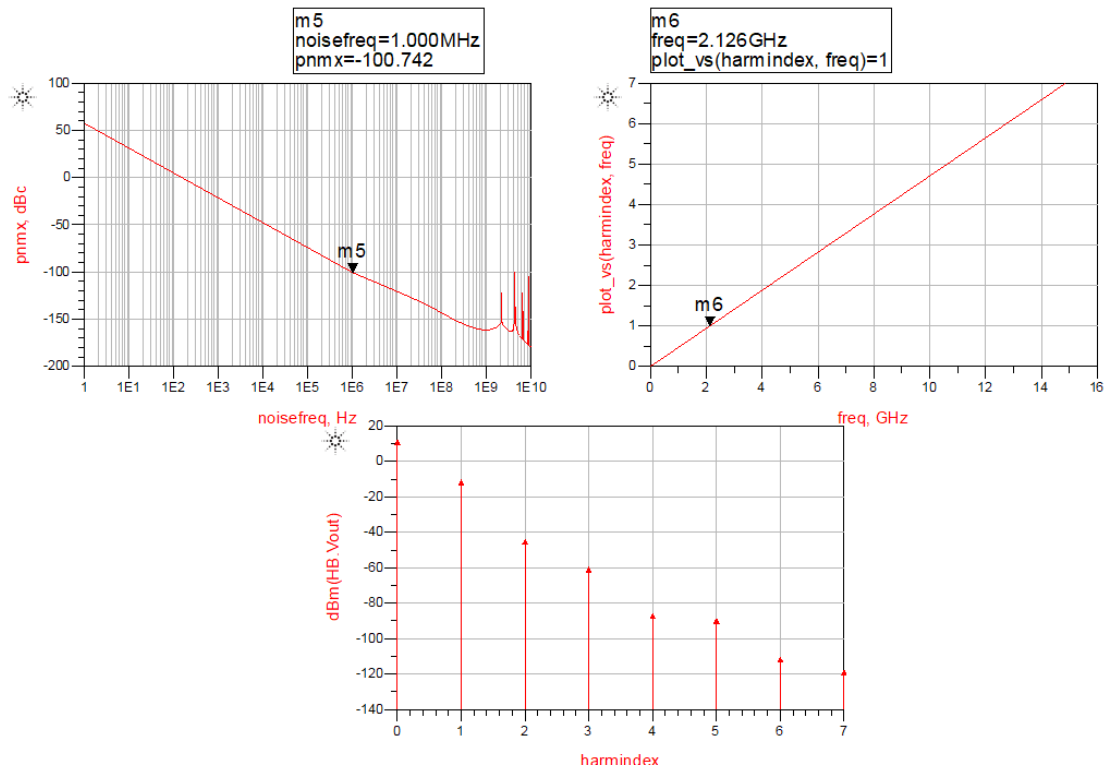
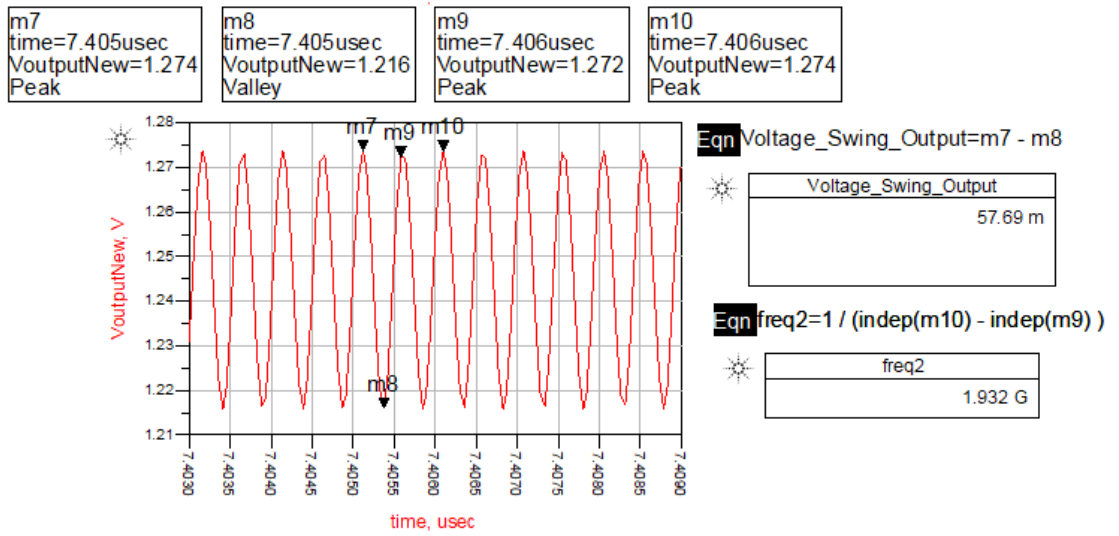
Παρουσιάζονται οι γραφικές παραστάσεις των σταδίων ($W_{\text{CROSS}}=95\mu\text{m}$, $W_{\text{VAR}}=100\mu\text{m}$) :

• 2stage varactor

➤ V=0 Volt

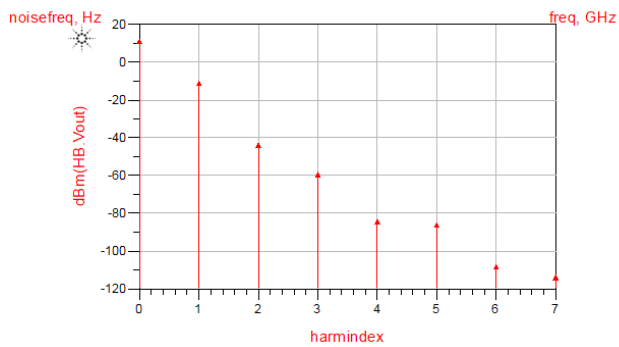
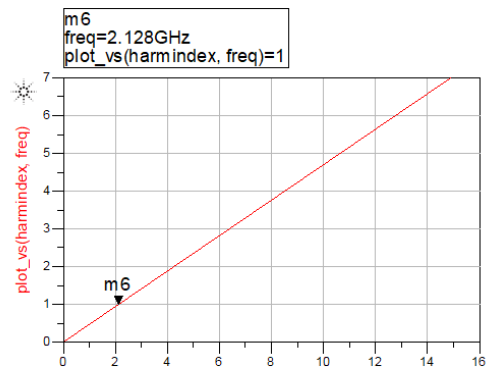
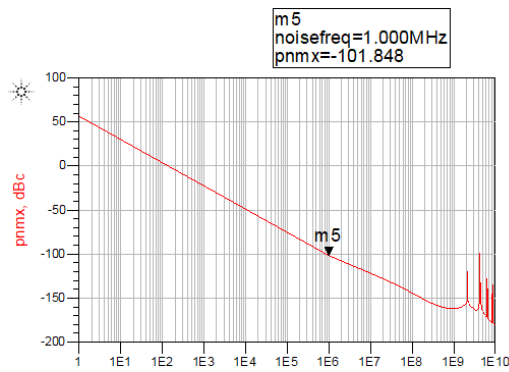
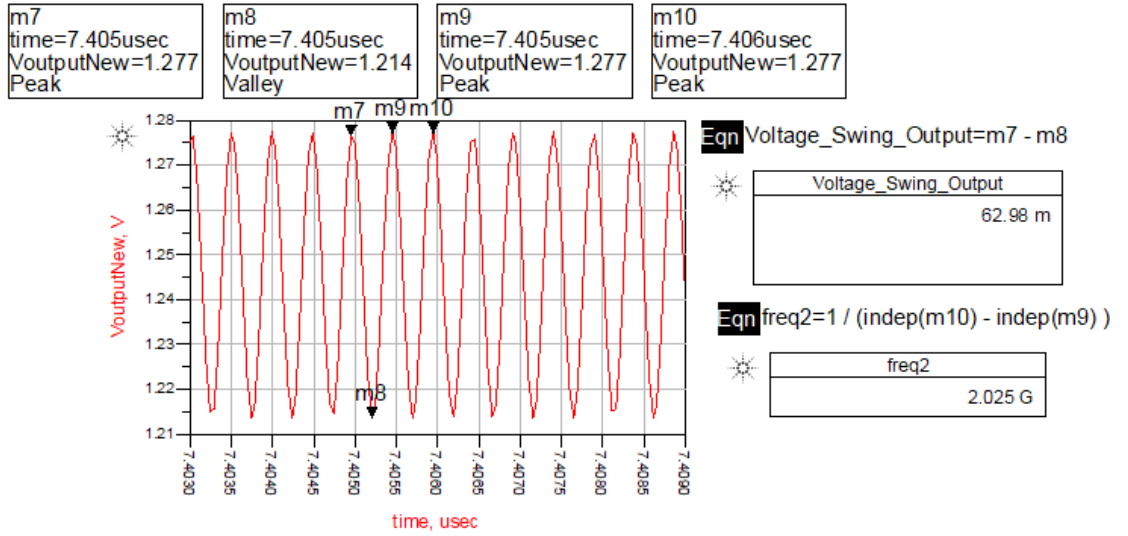


➤ V=1.8 Volt

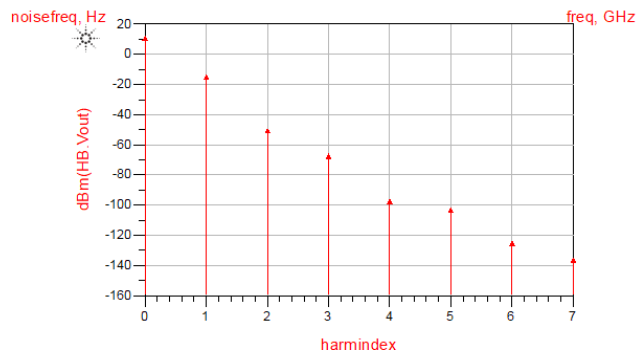
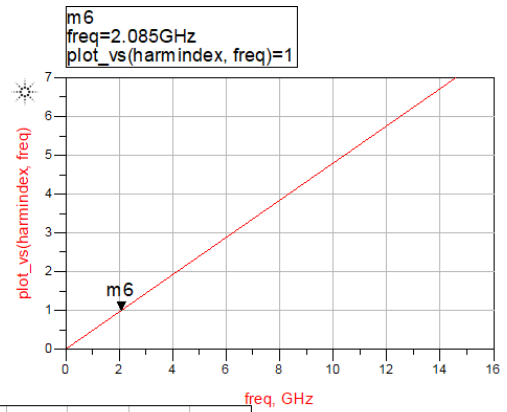
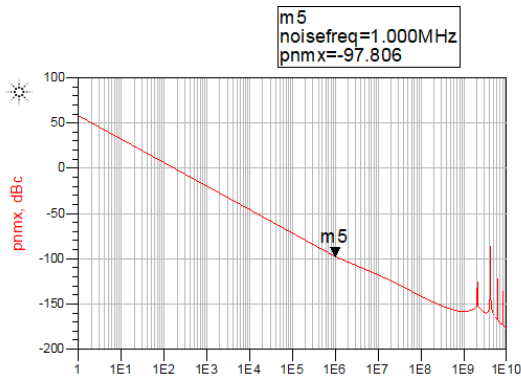
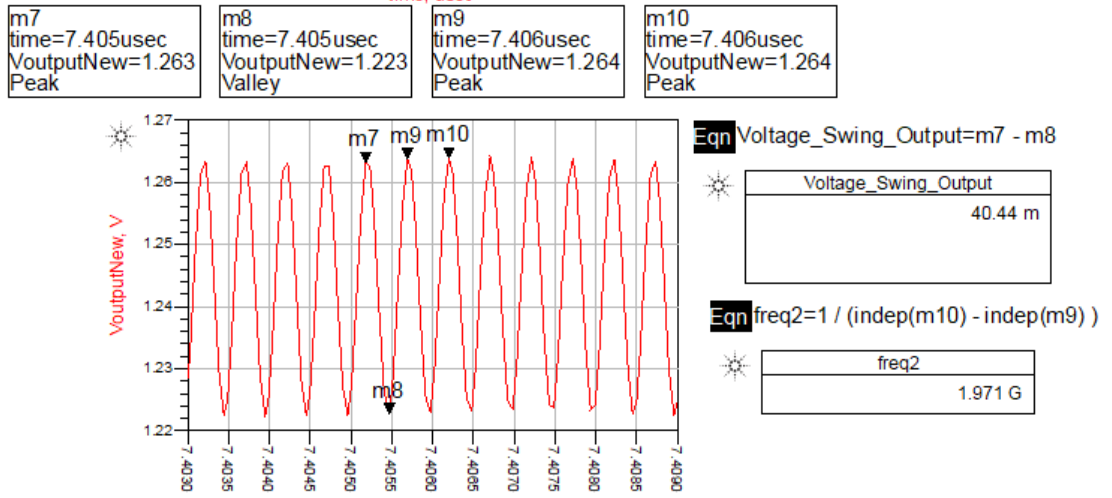


4stage varactor

➤ V=0 Volt

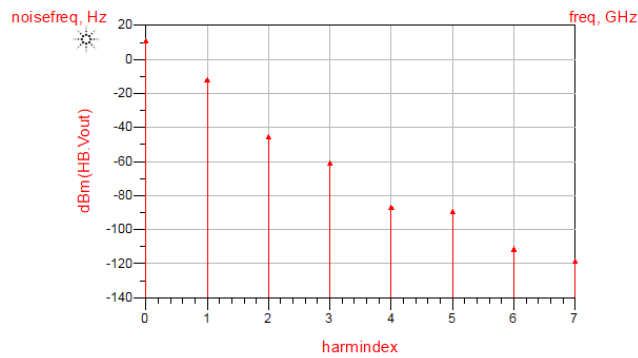
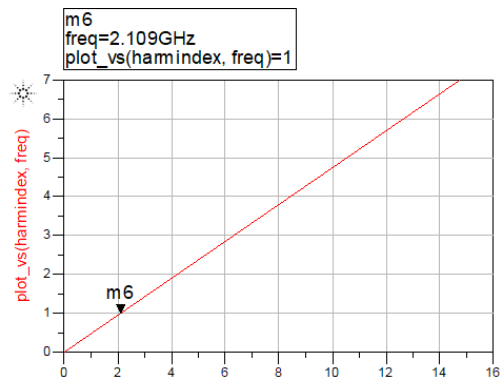
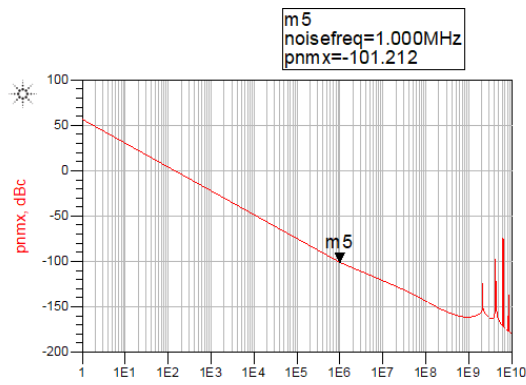
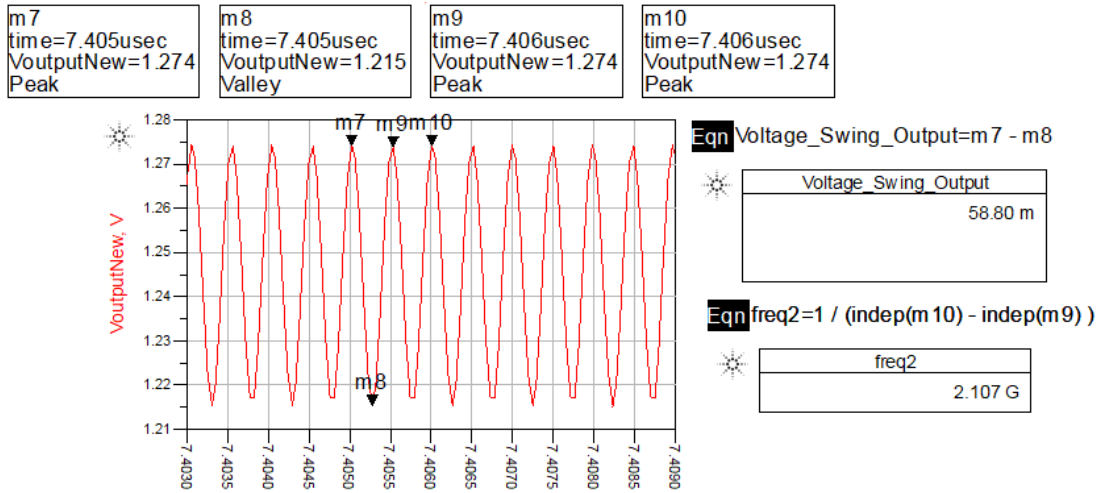


➤ V=1.8 Volt

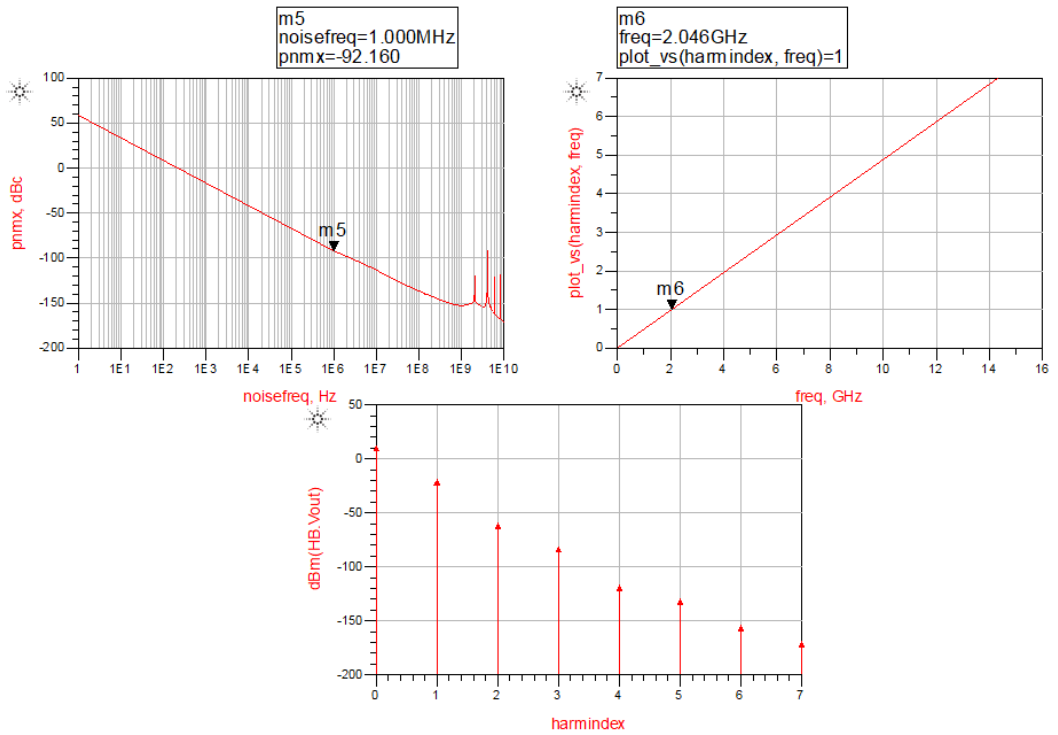
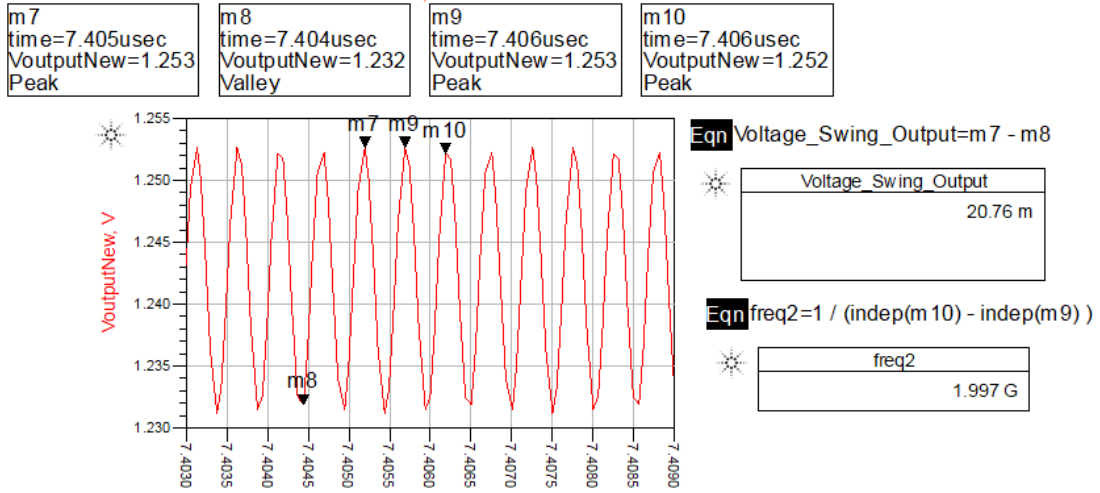


6stage varactor

➤ V=0 Volt



➤ V=1.8 Volt



Ακολουθούν τέσσερις συγκεντρωτικοί πίνακες, δύο για τα στάδια των varactors και , μετά την επιλογή του 6stage, δύο πίνακες για τη μείωση του πλάτους $W_{\text{cross-coupled}}$ ώστε να μειώσουμε τη χωρητικότητα όσο το δυνατόν περισσότερο χωρίς να ελαττώσουμε σημαντικά το εύρος συντονισμού.

Στάδια Varactors

➤ $V_{\text{control}}=0$ Volt

Εύρεση πλήθους σταδίων Varactors $V_{\text{control}}=0$ Volt			
Στάδια	Volt swing (mV)	Frequency (GHz)	pnmx (dBc)
2	68,25	2,149	-102,456
3	66,01	2,139	-102,155
4	62,98	2,128	-101,848
5	60,05	2,119	-101,534
6	58,8	2,109	-101,212

➤ $V_{\text{control}}=1.8$ Volt

Εύρεση πλήθους σταδίων Varactors $V_{\text{control}}=1.8$ Volt			
Στάδια	Volt swing (mV)	Frequency (GHz)	pnmx (dBc)
2	57,69	2,126	-100,742
3	49,63	2,105	-99,405
4	40,44	2,085	-97,806
5	31,98	2,065	-95,681
6	20,76	2,046	-92,16

6stage varactor, reduce W of Cross

➤ $V_{\text{control}}=0$ Volt

Αλλαγή πλάτους $W_{\text{cross-coupled}}$ $V_{\text{control}}=0$ Volt			
W (um)	Volt swing (mV)	Frequency (GHz)	pnmx (dBc)
80	104,9	2,216	-109,518
65	133,2	2,289	-114,277
25	135,8	2,402	-119,22

➤ $V_{\text{control}}=1.8$ Volt

Αλλαγή πλάτους $W_{\text{cross-coupled}}$ $V_{\text{control}}=1.8$ Volt			
W (um)	Volt swing (mV)	Frequency (GHz)	pnmx (dBc)
80	75,1	2,163	-105,848
65	100	2,246	-110,783
25	80,38	2,372	-113,995

Προσθέτοντας έξι στάδια Varactors στο κύκλωμα έχει σαν αποτέλεσμα να αυξήσουμε το εύρος συντονισμού αλλά ταυτόχρονα μειώνεται η συχνότητα ταλάντωσης κατά $2.458-2.402=...$ και ο θόρυβος φάσης κατά $121.146-119,220=...$

Παρατηρούμε επίσης ότι αυξάνοντας το πλάτος $W_{cross}=95\mu m$ για να πετύχουμε μεγαλύτερο εύρος συντονισμού, αυξάνουμε τη χωρητικότητα του LC tank με αποτέλεσμα η συχνότητα ταλάντωσης να μειωθεί από $2,458GHz$ στα $2,046GHz$ όταν η τροφοδοσία είναι $V_{control}=1.8 V$ και $2,109GHz$ όταν $V_{control}=1.8 0V$. Επιπλέον, ο θόρυβος φάσης μειώνεται από -121.146 στα -95.16 με $V=1.8V$ και στα $-101,212$ με $V=0V$. Σε αυτή την περίπτωση, το εύρος συντονισμού είναι το μέγιστο με τιμή $63MHz$.

Για να βελτιώσουμε το θόρυβο φάσης και να αυξήσουμε τη συχνότητα ταλάντωσης πιο κοντά στα $2,5 GHz$ κρατάμε τα 6 στάδια Varactors και μειώνουμε το πλάτος W_{cross} . Για $W=80$, το εύρος συντονισμού του ταλαντωτή κυμαίνεται στα $53MHz$ με θόρυβο φάσης στα $-105,518 dBc$ για $1.8V$ και -109.518 για $0V$. Η συχνότητα είναι $2,163GHz$ για $1.8V$ και $2,216GHz$ για $0V$. Για $W=65$, το εύρος συντονισμού του ταλαντωτή κυμαίνεται στα $43MHz$ με θόρυβο φάσης στα $-110,783 dBc$ για 1.8 και $-114,277$ για 0 . Η συχνότητα είναι $2,246GHz$ για 1.8 και $2,289$ για 0 . Για $W_{cross}=30\mu m$, που υλοποιήθηκε στα πρώτα στάδια του κυκλώματος, το εύρος συντονισμού του ταλαντωτή κυμαίνεται στα $30MHz$ με θόρυβο φάσης στα $-113.995 dBc$ για $1.8V$ και $-119,220$ για $0V$. Η συχνότητα είναι $2,372$ για $1.8V$ και $2,402$ για $0V$.

XIX. Συμπεράσματα

Στη σημερινή εποχή που οι εφαρμογές των τηλεπικοινωνιών έχουν ραγδαία ανάπτυξη, είναι αναγκαία η δημιουργία ταλαντωτών ελεγχόμενων από τάση που προσφέρουν καθαρό σήμα σε χαμηλή κατανάλωση ισχύος.

Η τεχνολογία των transistor, η συνδεσμολογία και τα χαρακτηριστικά των εξαρτημάτων L και C είναι αυτά που καθόρισαν τη συχνότητα ταλάντωσης του συστήματος, τον θόρυβο φάσης, το πλάτος της ταλάντωσης του σήματος καθώς και το ρεύμα εξόδου με την τάση τροφοδοσίας.

Κατά τη διαδικασία της σχεδίασης του πρώτου σταδίου, η επιλογή των παραπάνω χαρακτηριστικών σε συνδυασμό με το φορτίο εξόδου έγιναν με βασικότερο κριτήριο τη βελτίωση της καθαρότητας του σήματος και τη χαμηλή κατανάλωση ισχύος. Αφού προσδιορίστηκαν η τεχνολογία και η συνδεσμολογία των transistors, το πηνίο και ο πυκνωτής καθόρισαν τη συχνότητα ταλάντωσης στα $2,5GHz$. Ακολούθησε η εύρεση του πλάτους $W(\mu m)$ των transistors και η τιμή της ιδανικής πηγής ρεύματος για την ορθή πόλωση του κυκλώματος. Το πλάτος $W=30\mu m$ επιλέχθηκε ώστε να αποφευχθεί η μη λειτουργία του ταλαντωτή κατά τη σύνδεση του πραγματικού πηνίου με φορτίο $Q=15 C$ και η επιλογή της πηγής ρεύματος $I_{bc}=2mA$ παρείχε χαμηλότερη κατανάλωση ($P=3.6 mWatt$) σε σύγκριση με μεγαλύτερες τιμές ρευμάτων που είχαν ως πλεονέκτημα χαμηλότερο θόρυβο φάσης στο σήμα. Παρ' όλο που η ιδανική τιμή φορτίου είναι τα 50Ω , εντούτοις επιλέχτηκαν τα 100Ω επίσης για καθαρότερο σήμα και μεγαλύτερο πλάτος εξόδου.

Στο στάδιο κατασκευής του καθρέπτη ρεύματος δοκιμάστηκε η ίδια τεχνολογία transistor με αυτή του πρώτου σταδίου, χωρίς όμως να λειτουργεί σωστά. Για την ορθή λειτουργία του δοκιμάστηκε καθρεπτισμός 1:1 και αυξήθηκε σταδιακά η τιμή του L στα $500nm$ στην οποία το $I_{REF}=I_D$. Κατά τη σύνδεση στο κύκλωμα και αφού επιλέχτηκε ο κατάλληλος λόγος για ρεύμα $2 mA$, παρατηρήθηκαν μικρές αυξήσεις του θορύβου φάσης και του πλάτους εξόδου σε σχέση με την ιδανική πηγή ρεύματος λόγω των δύο transistors του καθρέπτη.

Το επόμενο βήμα που αφορά τη σχεδίαση του ενισχυτή Common Drain είχε ως αποτέλεσμα την βελτίωση της καθαρότητας του σήματος και τη μείωση του πλάτους ταλάντωσης καθώς η τάση εξόδου του ενισχυτή ήταν ελάχιστη μικρότερη της τάσης εισόδου. Υλοποιήθηκαν δυο τύποι ενισχυτών, ο ένας πολωμένος με transistor και ο άλλος με αντιστάσεις. Η επιλογή του πρώτου ενισχυτή έγινε λόγω χαμηλότερου θορύβου φάσης καθώς μεγαλύτερου πλάτους του σήματος εξόδου.

Αφού υλοποιήθηκαν τα δύο στάδια των ενισχυτών, έγινε αντικατάσταση του ιδανικού πηνίου με πραγματικό φορτίου $Q=15\text{ C}$ και προσδιορίστηκε η εσωτερική αντίσταση. Η σύνδεση αυτή προκάλεσε αύξηση του θορύβου φάσης και μείωση του πλάτους στο σήμα εξόδου με αποτέλεσμα να γίνει επαναπροσδιορισμός των W των transistor της τοπολογίας το πρώτου σταδίου και αύξηση του ρεύματος πόλωσης του καθρέπτη αυξάνοντας τον λόγο W_2/W_1 .

Τέλος, παρουσιάστηκε η σύνδεση πολλαπλών σταδίων varactor με στόχο τον έλεγχο της συχνότητας ταλάντωσης μέσω DC πηγής και τη δημιουργία ενός εύρους συντονισμού της τάξης των 60 MHz. Για την επίτευξη μεγαλύτερου εύρους, αυξήθηκε το πλάτος W των transistor του πρώτου σταδίου σε οριακή τιμή λειτουργίας και ταυτόχρονα προστέθηκαν ως varactors Pmos transistor ίδιας τεχνολογίας L με πλάτος $W=100\mu\text{m}$. Ως αποτέλεσμα αυτής της αύξησης, μειώθηκε σημαντικά το πλάτος εξόδου και η συχνότητα ταλάντωσης από τα 2,5 στα 2,1 GHz. Ταυτόχρονα, προστέθηκαν 6 στάδια varactor πετυχαίνοντας την οριακή λειτουργία του κυκλώματος και δημιουργώντας μέγιστο εύρος τα 63MHz. Συνεπώς, για δημιουργία μεγαλύτερου εύρους συχνοτήτων που ελέγχονται από τάση, θυσιάζουμε την καθαρότητα του σήματος.

Βιβλιογραφία

- Hurst, P. J. & Meyer, R. G & Gray, P. R. & Lewis S. H. (2001). *Analysis and Design of Analog Integrated Systems*, fourth ed. California : University of Berkley and Davis.
- Sedra, A. S & Smith, K. C. (2004). *Microelectronic Circuits*, fifth ed., Oxford University.
- Yoon, S. (2004). *LC-tank CMOS Voltage-Controlled Oscillators using High Quality Inductors Embedded in Advanced Packaging Technologies*, Georgia Institute of Technology.
- Hamel J. S. (2005). *LC Tank Voltage Controlled Oscillator Tutorial*, UW ASIC Analog Group
- Gamad, R. & Prasad, N. (2011). *Layout Design of LC VCO with Current Mirror Using 0.18 μ m Technology*, Wireless Engineering and Technology, vol. 2, pp. 102-106, 2011 (<http://www.scirp.org/journal/wet/>).
- Leach, W. M. (2008). *Current Mirrors*. Georgia Institute of Technology. (<http://leachlegacy.ece.gatech.edu/ece3050/notes/bjt/bjtmirr.pdf>)
- Leach, W. M. (2009). *Modeling the MOSFET Body Effect, The Common-Source Amplifier, The Common-Drain Amplifier, The Common-Gate Amplifier*, ECE3040 Microelectronic Circuits. (<http://leachlegacy.ece.gatech.edu/ece3040/>).
- Niknejad, P. A. M (2003). *Common Source/Gate/Drain Amplifiers*, Berkley University of California. (<http://www-inst.eecs.berkeley.edu/~ee105/fa03/handouts/lectures/Lecture17.pdf>).
- Agilent EEsof EDA, *Overview on phase Noise and Jitter* (<http://eesemi.com/hotcarriers.htm>)