ΠΑΝΕΠΙΣΤΗΜΙΟ ΘΕΣΣΑΛΙΑΣ ΤΜΗΜΑ ΜΗΧΑΝΙΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ ΤΗΛΕΠΙΚΟΙΝΩΝΙΩΝ ΚΑΙ ΔΙΚΤΥΩΝ



# Σχεδίαση CMOS τελεστικού ενισχυτή

# Μεταπτυχιακή διατριβή

# Αριστείδης Λιάνας

Επιβλέποντες Καθηγητές

ΠΛΕΣΣΑΣ ΦΩΤΙΟΣ ΣΤΑΜΟΥΛΗΣ ΓΕΩΡΓΙΟΣ

Βόλος 2013

# Περιεχόμενα

ΣΧΗΜΑΤΑ		3
ΠΡΟΛΟΓΟΣ		5
ABSTRACT		5
ΚΕΦΑΛΑΙΟ 1		6
ΤΟ ΤΡΑΝΖΙΣΤΟ	OP MOSFET	6
1.1 AEI	ΤΟΥΡΓΙΑ ΚΑΙ ΜΟΝΤΕΛΟΠΟΙΗΣΗ ΤΟΥ MOSFET ΤΡΑΝΖΙΣΤΟΡ	6
1.2 ПЕР	ΡΙΓΡΑΦΗ ΛΕΙΤΟΥΡΓΙΑΣ – ΧΑΡΑΚΤΗΡΙΣΤΙΚΕΣ ΚΑΜΠΥΛΕΣ MOS	8
1.2.1	Δημιουργία Καναλιού Αγωγής Ρεύματος - Τάση Κατωφλίου Vt	8
1.2.2	Λειτουργία με $V_{DS}$ μικρής τιμής	11
1.2.3	Λειτουργία με $V_{DS}$ μεγάλης τιμής	12
1.2.4	Η διαγωγιμότητα g <sub>m</sub>	14
1.3 Άλλ	λα χαρακτηριστικά του MOSFET τρανζίστορ	15
1.3.1	Ο ρόλος του σώματος – Το φαινόμενο Σώματος (Body Effect)	15
1.3.2	Διάσπαση και προστασία εξόδου	15
1.4 Περ	οίληψη των χαρακτηριστικών των MOSFET τρανζίστορ	16
ΚΕΦΑΛΑΙΟ 2		17
ΔΙΑΦΟΡΙΚΟΙ Ε	ΕΝΙΣΧΥΤΕΣ	17
2.1 OΔ	ΙΑΦΟΡΙΚΟΣ ΕΝΙΣΧΥΤΗΣ MOS	17
2.1.1	Το διαφορικό ζεύγος MOS	17
2.1.2	Λειτουργία με τάση εισόδου κοινού σήματος	18
2.1.3	Λειτουργία με διαφορική τάση εισόδου	19
2.1.4	Ανάλυση Μεγάλου Σήματος για το διαφορικό ζευγάρι	20
2.1.5	Γραμμικότητα του διαφορικού ζεύγους	22
2.1.6	Ανάλυση Μικρού Σήματος για το διαφορικό ζευγάρι	23
2.1.7	Το διαφορικό ημικύκλωμα	24
2.1.8	Μη ιδανικότητες του διαφορικού ενισχυτή	25
2.1.9	Λόγος απόρριψης κοινού σήματος (CMRR)	26
2.1.10	Η πόλωση στο διαφορικό ενισχυτή και ο καθρέφτης ρεύματος	26
2.1.11	Ο διαφορικός ενισχυτής με ενεργό φορτίο	28
2.1.12	Εξομοίωση του διαφορικού ζεύγους MOS στο πρόγραμμα ADS	31
2.2 ПО	ΛΥΒΑΘΜΙΟΙ ΕΝΙΣΧΥΤΕΣ	33
2.2.1	Ο τελεστικός ενισχυτής (operational amplifier-opamp)	33
2.2.2	Τελεστικοί ενισχυτές CMOS	33

2.2.3	Τοπολογία Δύο Σταδίων
2.2.4	Κέρδος Τάσης
2.2.5	Απόκριση Συχνότητας
2.2.6	Ρυθμός Ανόδου
2.2.7	Εναλλακτικές τοπολογίες για τελεστικούς ενισχυτές CMOS
ΚΕΦΑΛΑΙΟ 3	
ΤΕΛΕΣΤΙΚΟΣ Ε	ΝΙΣΧΥΤΗΣ ΜΕ RAIL-TO-RAIL ΣΤΑΔΙΟ ΕΙΣΟΔΟΥ
3.1 ΣΤΑ	ΔΙΑ ΕΙΣΟΔΟΥ (εισαγωγή)45
3.2 001	ΡΥΒΟΣ
3.2.1	Τεχνικές απομόνωσης θορύβου45
3.2.2	Τεχνικές εξισορρόπησης
3.3 RAI	L-TO-RAIL ΣΤΑΔΙΑ ΕΙΣΟΔΟΥ ΤΟΥ ΤΕΛΕΣΤΙΚΟΥ ΕΝΙΣΧΥΤΗ
3.3.1	Εισαγωγή
3.3.2	Διαγωγιμότητα συναρτήσει V <sub>icm</sub> 51
3.3.3	Σταθερή διαγωγιμότητα52
3.3.4	Τεχνικές για συμπληρωματικό Ν-Ρ στάδιο εισόδου rail-to-rail
3.3.5	Αρχή Λειτουργίας
3.3.6	Σχεδίαση rail-to-rail τελεστικού ενισχυτή στο πρόγραμμα εξομοίωσης ADS 57
ΚΕΦΑΛΑΙΟ 4	
ΣΥΜΠΕΡΑΣΜ	ATA 66
ΒΙΒΛΙΟΓΡΑΦΙ	Α67

# ΣΧΗΜΑΤΑ

Σχήμα 1.1 Απλοποιημένη δομή ενός MOSFET	5
Σχήμα 1.2 Τομή ενός MOSFET n καναλιού	6
Σχήμα 1.4 Κύκλωμα εξομοίωσης τάσης κατωφλίου	8
Σχήμα 1.5 Ι <sub>D</sub> συναρτήσει της $V_{GS}$ για μεταβαλλόμενη $V_{DS}$	9
Σχήμα 1.6 $I_D$ συναρτήσει της $V_{DS}$ (μικρή) για μεταβαλλόμενη $V_{GS}$	10
Σχήμα 1.7 Ι <sub>D</sub> συναρτήσει της V <sub>DS</sub> (μεγάλη) για μεταβαλλόμενη V <sub>GS</sub> (θεωρητική καμπύλη)	11
Σχήμα 1.8 Ι <sub>D</sub> συναρτήσει της V <sub>DS</sub> (μεγάλη) για μεταβαλλόμενη V <sub>GS</sub> (πραγματική καμπύλη)	12
Σχήμα 2.1 Το MOSFET διαφορικό ζεύγος	17
Σχήμα 2.2 Το MOSFET διαφορικό ζεύγος με τάση εισόδου κοινού σήματος	18
Σχήμα 2.3 Το MOSFET διαφορικό ζεύγος με διαφορική τάση εισόδου	19
Σχήμα 2.4 Το MOSFET διαφορικό ζεύγος με εφαρμογή μεγάλου σήματος στην είσοδο	20
Σχήμα 2.5 Κανονικοποιημένες καμπύλες ρευμάτων σε ένα MOSFET διαφορικό ζεύγος	21
Σχήμα 2.6 Κανονικοποιημένες καμπύλες ρευμάτων για διάφορες τιμές της τάσης	22
Σχήμα 2.7. Τα οεύματα και οι τάσεις στο διαφορικό ενισχυτή όταν εφαρμόζεται στην	23
είσοδο ένα μικρό διαφορικό σήμα	
Σχήμα 2.8 Το διαφορικό ημικύκλωμα	24
Σχήμα 2.9 Αναπαράσταση τάσης εκτροπής στο διαφορικό ζεύγος	25
Σχήμα 2.10 Ο βασικός καθρέφτης ρεύματος	27
Σχήμα 2.11 Οι καθρέφτες ρεύματος Wilson και cascode	27
Σχήμα 2.12 Διαφορικό ζεύγος με απλή έξοδο	28
Σχήμα 2.13 Ανάλυση λειτουργίας κυκλώματος με ενεργό φορτίο	29
Σχήμα 2.14 Ανάλυση κυκλώματος για την εύρεση κέρδους τάσης	30
Σχήμα 2.15 Ανάλυση κυκλώματος για εύρεση κέρδους κοινού σήματος	31
Σχήμα 2.16 Διαφορικό ζεύγος MOS στο ADS	31
Σχήμα 2.17 Απόκριση συχνότητας του MOS διαφορικού ζεύγους	32
Σχήμα 2.18 Τελεστικός ενισχυτής δύο σταδίων	34
Σχήμα 2.19 Τάση εκτροπής εισόδου του CMOS τελεστικού ενισχυτή	35
Σχήμα 2.21 Ισοδύναμο κύκλωμα ασθενούς σήματος CMOS op-amp με την αντίσταση R	36
Σχήμα 2.22 Η απόκριση συχνότητας του τελεστικού ενισχυτή	38
Σχήμα 2.23 Το περιθώριο φάσης του τελεστικού ενισχυτή	39
Σχήμα 2.24 Ο ρυθμός ανόδου του τελεστικού ενισχυτή	40
Σχήμα 2.25 Τελεστικός ενισχυτής CMOS αναδιπλωμένου cascode	42
Σχήμα 2.26 Τελεστικός ενισχυτής BiCMOS αναδιπλωμένου cascode	43
Σχήμα 3.1 Πηγές θορύβου σε απλό στάδιο εισόδου	45
Σχήμα 3.2 Πηγές θορύβου του εξισορροπημένου σταδίου εισόδου	47
Σχήμα 3.3 Είδη συνδεσμολογίας τελεστικών ενισχυτών	49
Σχήμα 3.4 Διαφορικά ζεύγη	49
Σχήμα 3.5 Διαφορικό ζεύγος Ρ-τύπου	50
Σχήμα 3.6 Διαφορικό ζεύγος εισόδου Ν-τύπου	50
Σχήμα 3.7 Απλό N-P συμπληρωματικό στάδιο εισόδου	50
Σχήμα 3.8 Διάγραμμα διαγωγιμότητας συναρτήσει της κοινής τάσης εισόδου	51
Σχήμα 3.9 Μοντέλο CMOS ενισχυτή 2 σταδίων	52

Σχήμα 3.10 Μοντέλο τελεστικού ενισχυτή με ανάδραση	53
Σχήμα 3.11 Ν-Ρ συμπληρωματικό στάδιο εισόδου με κύκλωμα τετραγωνικής ρίζας	55
Σχήμα 3.12 Απλοποιημένη εκδοχή του προηγούμενου κυκλώματος	56
Σχήμα 3.13 Το μπλοκ διάγραμμα του 2 σταδίων τελεστικού ενισχυτή	58
Σχήμα 3.14 Στάδιο εξόδου του ενισχυτή	59
Σχήμα 3.15 Το κύκλωμα του rail-to-rail τελεστικού ενισχυτή στο ADS	63
Σχήμα 3.16 Η καμπύλη κέρδους τάσης	64
Σχήμα 3.17 Η καμπύλη περιθωρίου φάσης	64
Σχήμα 3.18 Η τάση εξόδου	65

# ΠΡΟΛΟΓΟΣ

Η παρούσα μεταπτυχιακή διατριβή έχει ως σκοπό τη παρουσίαση της λειτουργίας του τελεστικού ενισχυτή σε τεχνολογία 180 nm και η λειτουργία του με στάδιο εισόδου rail-to-rail.

Στο πρώτο κεφάλαιο παρουσιάζονται αναλυτικά στοιχεία για το MOSFET τρανζίστορ και για την τεχνολογία CMOS, τα οποία είναι τα βασικά κομμάτια που αποτελούν τον ενισχυτή που εξετάζουμε.

Στο δεύτερο κεφάλαιο γίνεται ανάλυση του διαφορικού ζεύγους και των διαφορικών ενισχυτών, καθώς και η λειτουργία μιας βασικής διάταξης τελεστικού ενισχυτή, αυτού των δύο σταδίων και παράθεση αποτελεσμάτων της ανάλυσης.

Στο τρίτο κεφάλαιο γίνεται λόγος για τον τελεστικό ενισχυτή με στάδιο εισόδου rail-to-rail, λεπτομερής ανάλυσή του και παρουσίαση αποτελεσμάτων της ανάλυσης.

Τα αποτελέσματα των αναλύσεων και οι δοκιμές των μοντέλων των ενισχυτών υλοποιήθηκαν στο πρόγραμμα Advanced Design System Update 2008.

### ABSTRACT

The purpose of this thesis is to present the design of an operational amplifier in CMOS 180nm with and without a rail-to-rail input stage.

In the first chapter, the technology that we plan to use is presented in great detail.

In the second chapter, we describe the differential pair, a key block of the operational amplifier, and a simple but common architecture, the two stage approach.

The third chapter presents the analysis and the design of the amplifier with rail-to-rail input stage.

Finally, chapter four gives the conclusions that can be safely drawn.

# ΚΕΦΑΛΑΙΟ 1

# **ΤΟ ΤΡΑΝΖΙΣΤΟΡ MOSFET**

#### **1.1 ΛΕΙΤΟΥΡΓΙΑ ΚΑΙ ΜΟΝΤΕΛΟΠΟΙΗΣΗ ΤΟΥ MOSFET ΤΡΑΝΖΙΣΤΟΡ**

Το τρανζίστορ *M.O.S.* ή σύντομα *MOS* (τα ακρωνύμιο αυτό θα επεξηγηθεί αργότερα) επινοήθηκε τη δεκαετία του 1930, μελετήθηκε και αναπτύχθηκε τη δεκαετία του 1960 και έκτοτε χρησιμοποιείται όλο και περισσότερο σε εφαρμογές υψηλής τεχνολογίας. Ως γνωστόν κυρίαρχη αιτία για την εξάπλωσή του είναι η ευκολία με την οποία ολοκληρώνεται σε αντίθεση με την κλασικότερη δομή του διπολικού τρανζίστορ του οποίου η σχεδίαση σε ολοκληρωμένη μορφή είναι σαφώς πιο περίπλοκη από εκείνη του τρανζίστορ *MOS*.

Είναι συνεπώς προτιμητέα η χρήση των MOS σε ολοκληρωμένα κυκλώματα μεικτά (αναλογικά – ψηφιακά), τα οποία χρησιμοποιούνται όλο και περισσότερο σχεδόν σε όλες τις μοντέρνες εφαρμογές. Αυτή η συνύπαρξη του αναλογικού και του ψηφιακού μέρους ενός συστήματος πάνω στο ίδιο chip είναι ένα επίτευγμα που οφείλεται σχεδόν αποκλειστικά στην ύπαρξη του τρανζίστορ MOS.

Το όνομα MOSFET προέρχεται από το ακρωνύμιο (Metal Oxide Semiconductor Field Effect Transistor – Τρανζίστορ Επίδρασης Πεδίου Μετάλλου – Οξειδίου - Ημιαγωγού). Να επισημάνουμε ότι το ακρωνύμιο MOS προέρχεται από παλαιότερες υλοποιήσεις του MOS τρανζίστορ στις οποίες η πύλη ήταν κατασκευασμένη από μέταλλο, ο μονωτής ανάμεσα σε πύλη και σώμα από οξείδιο (οξείδιο του πυριτίου –SiO<sub>2</sub>) και το σώμα από ημιαγώγιμο υλικό (συνήθως πυρίτιο -Si). Στο σχήμα που ακολουθεί φαίνεται η δομή του.



Σχήμα 1.1 Απλοποιημένη δομή ενός MOSFET

Το MOSFET στη γενική του μορφή θεωρείται ως ένα κυκλωματικό στοιχείο τεσσάρων ακροδεκτών. Γενικά θα μπορούσαμε να πούμε ότι είναι μια πηγή ρεύματος ελεγχόμενη από τάση, στην οποία το ρεύμα που ρέει στο κανάλι εξαρτάται από τις τάσεις των ακροδεκτών του τρανζίστορ, ονομαστικά υποδοχή (drain), πύλη (gate), πηγή (source) και σώμαυπόστρωμα (body-bulk). Στο υπόστρωμα δημιουργούνται δύο περιοχές τύπου n υψηλής νόθευσης. Οι περιοχές αυτές είναι η πηγή και η υποδοχή. Ένα λεπτό στρώμα διοξειδίου του πυριτίου, αναπτύσσεται πάνω στην επιφάνεια υποβάθρου, καλύπτοντας την περιοχή ανάμεσα στην πηγή και την υποδοχή. Πάνω σε αυτό το στρώμα οξειδίου εναποτίθεται μέταλλο για το σχηματισμό του ηλεκτροδίου της πύλης. Εξαιτίας της ύπαρξης του οξειδίου το ρεύμα είναι πολύ μικρό (της τάξης 10<sup>-15</sup>Α). Το υπόβαθρο σχηματίζει ενώσεις pn με την περιοχή της πηγής και της υποδοχής. Στην κανονική λειτουργία οι ενώσεις αυτές κρατούνται διαρκώς ανάστροφα πολωμένες.

Το σχήμα 1.2 δείχνει την τομή και το σχήμα 1.3 το αντίστοιχο σύμβολο ενός MOS τρανζίστορ. Για όλη την ανάλυσή μας τονίζουμε ότι χρησιμοποιούμε τρανζίστορ η καναλιού έτσι ώστε να είμαστε σύμφωνοι με τη βιβλιογραφία. Άλλωστε τα συμπεράσματά μας εφαρμόζονται άμεσα και σε τρανζίστορ ρ καναλιού με προφανή εναλλαγή των προσήμων. Για να εκμεταλλευτούμε την ενδογενή συμμετρία της συσκευής οι τάσεις πηγής  $V_s$ , πύλης  $V_g$  και υποδοχής  $V_D$  λαμβάνονται όλες ως προς το υπόστρωμα.



Σχήμα 1.2 Τομή ενός MOSFET n καναλιού



Σχήμα 1.3 Κυκλωματικό σύμβολο ενός nMOS

Στις αναλύσεις που θα ακολουθήσουν θα θεωρήσουμε ότι το υπόβαθρο δεν έχει καμιά επίδραση στη λειτουργία του MOSFET και θα εξετάσουμε το MOSFET σαν να ήταν στοιχείο τριών ακροδεκτών (πύλη, πηγή, υποδοχή). Η τάση πύλης ελέγχει τη ροή ρεύματος από την υποδοχή προς την πηγή. Το ρεύμα αυτό που ρέει κατά μήκος της περιοχής ονομάζεται κανάλι. Η περιοχή αυτή έχει μήκος L και πλάτος W, δύο σημαντικές παράμετροι του MOSFET.To MOSFET είναι ένα συμμετρικό στοιχείο, δηλαδή η υποδοχή και η πύλη του στοιχείου μπορούν να εναλλαχθούν χωρίς καμία αλλαγή στα χαρακτηριστικά του στοιχείου.

# 1.2 ΠΕΡΙΓΡΑΦΗ ΛΕΙΤΟΥΡΓΙΑΣ – ΧΑΡΑΚΤΗΡΙΣΤΙΚΕΣ ΚΑΜΠΥΛΕΣ ΜΟS

#### 1.2.1 Δημιουργία Καναλιού Αγωγής Ρεύματος - Τάση Κατωφλίου Vt

Η τάση V<sub>GS</sub> είναι η τάση που εμφανίζεται ανάμεσα στην πύλη και στην πηγή όσο η πηγή είναι γειωμένη. Η θετική τάση που εφαρμόζεται απωθεί τις ελεύθερες οπές (οι οποίες είναι φορτισμένες θετικά) από την περιοχή του υποστρώματος που βρίσκεται κάτω από την πύλη (η περιοχή του καναλιού). Οι οπές αυτές αφήνουν πίσω τους μια περιοχή απογύμνωσης φορέων, στην οποία η συγκέντρωση των αρνητικών δεσμευμένων φορτίων, που σχετίζονται με τα άτομα των αποδεκτών, είναι μεγάλη.

Επίσης η θετική τάση της πύλης έλκει τα ηλεκτρόνια από τις περιοχές n<sup>+</sup> της υποδοχής και της πηγής, προς την περιοχή του καναλιού. Όταν ένας επαρκής αριθμός ηλεκτρονίων συσσωρευτεί κοντά στην επιφάνεια του υποβάθρου που βρίσκεται κάτω από την πύλη, δημιουργείται μια περιοχή n, που συνδέει την υποδοχή με την πηγή. Αν μια τάση εφαρμοστεί μεταξύ υποδοχής και πηγής, θα προκύψει ρεύμα ελεύθερων ηλεκτρονίων μέσα από την περιοχή τύπου n. Η περιοχή αυτή αποτελεί κανάλι ροής ρεύματος. Στη συγκεκριμένη περίπτωση το MOSFET καλείται MOSFET n-καναλιού ή NMOS τρανζίστορ. Ένα MOSFET n-καναλιού φτιάχνεται πάνω σε υπόβαθρο τύπου p και το κανάλι προκύπτει με αναστροφή του τύπου των φορέων πλειονότητας στην επιφάνεια υποβάθρου από pτύπου σε n-τύπου. Γι' αυτό το λόγο το κανάλι καλείται και στρώμα αναστροφής.

Η τιμή της V<sub>GS</sub> για την οποία συσσωρεύεται επαρκής αριθμός ηλεκτρονίων για την αγωγή του ρεύματος καλείται **τάση κατωφλίου (threshold voltage)** και δηλώνεται με **Vt**. Προφανώς η τάση Vt για ένα FET n-καναλιού είναι θετική. Η θετική τάση της πύλης προκαλεί τη συσσώρευση θετικού φορτίου πάνω στην πλάκα του πυκνωτή (το ηλεκτρόδιο της πύλης). Το αντίστοιχο αρνητικό φορτίο συνίσταται από ηλεκτρόνια που συσσωρεύονται στο κανάλι. Το ηλεκτρικό πεδίο που σχηματίζεται κατά την εγκάρσια κατεύθυνση είναι αυτό που καθορίζει την αγωγιμότητά του, που με τη σειρά του καθορίζει το ρεύμα που ρέει όταν εφαρμόζεται μια τάση V<sub>DS</sub>.

Ένα MOSFET καναλιού τύπου p (PMOS) κατασκευάζεται πάνω σε ένα υπόβαθρο τύπου n με περιοχές  $p^+$  για την πηγή και την υποδοχή. Οι φορείς φορτίου στα PMOS είναι οι οπές. Το στοιχείο λειτουργεί όπως και το στοιχείο n-καναλιού με τη διαφορά ότι οι τάσεις V<sub>DS</sub>, V<sub>GS</sub> και Vt είναι αρνητικές. Επίσης το ρεύμα εισέρχεται στον ακροδέκτη της πηγής και αφήνει τον ακροδέκτη της υποδοχής.

Στην τεχνολογία των CMOS που έχει καταστεί σήμερα η δημοφιλέστερη, κατασκευάζονται συμπληρωματικά στοιχεία, δηλαδή στοιχεία και των δύο πολικοτήτων. Το PMOS κατασκευάζεται κατευθείαν πάνω στο υπόβαθρο τύπου n, ενώ το NMOS κατασκευάζεται μέσα σε μια ειδικά φτιαγμένη περιοχή τύπου p, γνωστή ως πηγάδι τύπου p (p-well).

Προκειμένου να επιβεβαιώσουμε πειραματικά τα παραπάνω, χρησιμοποιήσαμε ένα πρόγραμμα εξομοίωσης ηλεκτρονικών κυκλωμάτων, το ADS (Advanced Design System). Μέσω μιας προϋπάρχουσας βιβλιοθήκης πήραμε ένα MOSFET τύπου N και τεχνολογίας CMOS (0.18μm) με L=0.18 μm και W=2.5 μm.

Στο σχήμα που ακολουθεί φαίνεται το κύκλωμα που δημιουργήσαμε για εξετάσουμε την τάση κατωφλίου στο συγκεκριμένο MOSFET και πώς αυτή επιδρά στην τιμή του ρεύματος υποδοχής.



Σχήμα 1.4 Κύκλωμα εξομοίωσης τάσης κατωφλίου

Στο συγκεκριμένο κύκλωμα μεταβάλλουμε την τάση V<sub>DS</sub> και παίρνουμε ως αποτέλεσμα τη χαρακτηριστική του I<sub>D</sub> συναρτήσει της V<sub>GS</sub>. Από τη χαρακτηριστική αυτή δίνεται η δυνατότητα να καθορίσουμε το επίπεδο της τάσης κατωφλίου. Στο κύκλωμα ως V<sub>GS</sub> έχουμε προσθέσει μια πηγή τάσης μεταβαλλόμενης τιμής (0 έως 1.8V) και ως V<sub>DS</sub> μια άλλη πηγή τάσης μεταβαλλόμενης τιμής (0 έως 1V). Επίσης έχουμε προσθέσει ένα αμπερόμετρο με το οποίο θα μετρήσουμε το ρεύμα υποδοχής I<sub>D</sub>. Προσομοιώνοντας το παραπάνω κύκλωμα πήραμε τα εξής αποτελέσματα.



Σχήμα 1.5  $I_D$  συναρτήσει της  $V_{GS}$ για μεταβαλλόμενη  $V_{DS}$ 

Στο παραπάνω σχήμα παρατηρούμε ότι όσο αυξάνουμε τη V<sub>GS</sub> από ένα επίπεδο τάσης και έπειτα παρατηρείται αύξηση του ρεύματος I<sub>D</sub>. Το σημείο στο οποίο το ρεύμα δεν έχει πλέον μηδενική τιμή είναι η **τάση κατωφλίου Vt**. Στο συγκεκριμένο NMOS (τεχνολογίας 0.18μm) η Vt είναι προσεγγιστικά ίση με **0.4 Volt**. Αυτό σημαίνει ότι σε αυτό το επίπεδο τάσης έχει συσσωρευτεί επαρκής αριθμός ελεύθερων ηλεκτρονίων και στο κανάλι μεταξύ υποδοχής και πύλης, που έχει δημιουργηθεί, αρχίζει και ρέει ρεύμα. Επίσης στο παραπάνω διάγραμμα παρατηρούμε ότι για αυξανόμενη V<sub>DS</sub> και με συγκεκριμένο επίπεδο τάσης V<sub>GS</sub> έχουμε μεγαλύτερη αύξηση του ρεύματος υποδοχής.

Βλέπουμε ότι όταν V<sub>GS</sub> <Vt το στοιχείο δε διαρρέεται από ρεύμα. Αυτό δεν είναι τελείως αληθές στην περίπτωση των CMOS στοιχείων. Έχει βρεθεί ότι για τιμές της V<sub>GS</sub> μικρότερες αλλά κοντά στη Vt, ρέει ένα ρεύμα I<sub>D</sub>. Στην περιοχή αυτή, που ονομάζεται **περιοχή υποκατωφλίου** (sub threshold region), το ρεύμα υποδοχής εξαρτάται εκθετικά από την τάση V<sub>GS</sub>.

Η τάση κατωφλίου είναι ευαίσθητη στις μεταβολές της θερμοκρασίας. Το μέτρο της Vt μειώνεται περίπου κατά 2 mV για κάθε αύξηση της θερμοκρασίας κατά 1° C. Η μείωση της Vt οδηγεί σε μια αντίστοιχη αύξηση του ρεύματος υποδοχής καθώς η θερμοκρασία αυξάνει. Όμως με την αύξηση της θερμοκρασίας μειώνεται και η παράμετρος διαγωγιμότητας K και καθίσταται το επικρατέστερο φαινόμενο. Τελικά, αυτό που παρατηρείται είναι η μείωση του ρεύματος υποδοχής με την αύξηση της θερμοκρασίας.

#### 1.2.2 Λειτουργία με V<sub>DS</sub> μικρής τιμής

Εφαρμόζουμε μια θετική τάση V<sub>DS</sub> ανάμεσα στην υποδοχή και την πηγή. Θεωρούμε πρώτα την περίπτωση όπου η V<sub>DS</sub> είναι μικρή (της τάξης του 0.1V). Εξαιτίας αυτής της τάσης έχουμε ροή ρεύματος υποδοχής I<sub>D</sub> μέσα από το κανάλι. Το ρεύμα συνίσταται από ηλεκτρόνια που ρέουν από την πηγή προς την υποδοχή (από το γεγονός αυτό προκύπτει η ονομασία τους). Το μέγεθος του I<sub>D</sub> εξαρτάται από την πυκνότητα των ηλεκτρονίων στο κανάλι, η οποία με τη σειρά της εξαρτάται από την τιμή της V<sub>GS</sub>. Συγκεκριμένα, στο οριακό σημείο V<sub>GS</sub> =Vt δεν υπάρχουν αρκετά ελεύθερα ηλεκτρόνια διαθέσιμα για τη ροή ηλεκτρικού ρεύματος (το κανάλι έχει μόλις σχηματιστεί) και το ρεύμα είναι αμελητέα μικρό. Περαιτέρω αύξηση της V<sub>GS</sub> έχει αποτέλεσμα να έλκονται όλο και περισσότερα ηλεκτρόνια μείωμένης αντίστασης. Στην πραγματικότητα η αγωγιμότητα είναι ανάλογο του V<sub>GS</sub> -Vt και φυσικά ανάλογο της τάσης V<sub>DS</sub> που προκαλεί το ρεύμα αυτό.

Στο πρόγραμμα ADS, προσομοιώσαμε την απόκριση και λειτουργία του MOSFET για μικρές τιμές της  $V_{DS}$ .



Σχήμα 1.6 Ι<sub>D</sub> συναρτήσει της V<sub>DS</sub> (μικρή) για μεταβαλλόμενη V<sub>GS</sub>

Στο παραπάνω σχήμα παρατηρούμε τις τιμές του ρεύματος  $I_D$  σε συνάρτηση με την τάση  $V_{DS}$  για διάφορες τιμές της  $V_{GS}$ . Το MOSFET συμπεριφέρεται σα μια γραμμική αντίσταση που

ελέγχεται από την τάση V<sub>GS</sub>. Η αντίσταση του MOSFET είναι άπειρη αν V<sub>GS</sub> <Vt και μειώνεται όσο η V<sub>GS</sub> αυξάνει. Σύμφωνα με τα παραπάνω, αφού σχηματιστεί το κανάλι με την εφαρμογή μιας τάσης V<sub>GS</sub> =Vt , μπορούμε να πούμε ότι περαιτέρω αύξηση της τάσης εμπλουτίζει το κανάλι ή αλλιώς δημιουργεί πύκνωση των φορέων. Από αυτόν τον τρόπο λειτουργίας προκύπτει και το όνομά του, MOSFET πύκνωσης (enhancement type MOSFET). Θα πρέπει επίσης να τονίσουμε ότι το ρεύμα I<sub>S</sub> που εξέρχεται της πηγής ισούται με το ρεύμα I<sub>D</sub> που εισέρχεται στην υποδοχή και φυσικά, I<sub>G</sub>=0.

#### 1.2.3 Λειτουργία με VDS μεγάλης τιμής

Εδώ εξετάζουμε τι συμβαίνει όταν αυξηθεί η V<sub>DS</sub>. Επίσης κρατάμε σταθερή σε ένα επίπεδο κάθε φορά τη V<sub>GS</sub> και σε τιμή μεγαλύτερη από τη Vt. Η V<sub>DS</sub> εμφανίζεται ως πτώση τάσης κατά μήκος του καναλιού. Αυτό σημαίνει ότι, κινούμενοι κατά μήκος του καναλιού και απομακρυνόμενοι από την πηγή, η τάση (μετρούμενη με αναφορά την πηγή) αυξάνει από 0 σε V<sub>DS</sub>. Συνεπώς η τάση ανάμεσα στην πύλη και στα διάφορα σημεία του καναλιού μειώνεται από V<sub>GS</sub> στο άκρο της πηγής σε (V<sub>GS</sub> - V<sub>DS</sub>) στο άκρο της υποδοχής. Καθώς το βάθος του καναλιού εξαρτάται από αυτή την τάση, εξάγεται το συμπέρασμα ότι το κανάλι



Σχήμα 1.7 Ι<sub>D</sub> συναρτήσει της V<sub>DS</sub> (μεγάλη) για μεταβαλλόμενη V<sub>GS</sub> (θεωρητική καμπύλη)

δεν είναι πλέον ομοιόμορφο, αλλά λαμβάνει κλίση, όντας ποιο βαθύ στην πηγή από ότι στην υποδοχή. Όσο η V<sub>DS</sub> αυξάνει, το βάθος του καναλιού, όσο προχωράμε προς την περιοχή της υποδοχής, ελαττώνεται με αποτέλεσμα τη μείωση της αντίστασης. Άρα η χαρακτηριστική καμπύλη I<sub>D</sub> - V<sub>DS</sub> παύει να είναι ευθεία αλλά όπως φαίνεται στο πάνω σχήμα καμπυλώνει. Τελικά, όταν η V<sub>DS</sub> γίνει τέτοια ώστε η τάση ανάμεσα στην πύλη και το κανάλι να είναι Vt, το βάθος του καναλιού στο άκρο της υποδοχής μηδενίζεται, φτάνει δηλαδή σε ένα σημείο που το ονομάζουμε **σημείο στραγγαλισμού** (pinch-off). Η αύξηση της V<sub>DS</sub> πέρα από αυτή την τιμή έχει μικρή επίδραση (θεωρητικά καμία) στο σχήμα του

καναλιού και το ρεύμα μέσα από το κανάλι παραμένει σταθερό έχοντας την τιμή που είχε για V<sub>DS</sub> = V<sub>GS</sub> -Vt. Το ρεύμα υποδοχής φτάνει σε κορεσμό σε αυτή την τιμή και το MOSFET εισέρχεται στην περιοχή λειτουργίας που ονομάζεται **περιοχή κορεσμού** (saturation region). Η τάση V<sub>DSsat</sub> στην οποία ξεκινά ο κορεσμός είναι V<sub>DSsat</sub>= V<sub>GS</sub> -Vt. Προφανώς για κάθε τιμή της V<sub>GS</sub> ≥Vt υπάρχει η αντίστοιχη τιμή της V<sub>DSsat</sub> πέρα από την οποία το στοιχείο λειτουργεί στον κορεσμό. Η περιοχή λειτουργίας για V<sub>DS</sub> < V<sub>DSsat</sub> καλείται **τριοδική περιοχή** ή απλά **τρίοδος**. Επίσης η περιοχή τριόδου καλείται και **γραμμική περιοχή**, καθώς το MOSFET σε αυτή λειτουργεί ως γραμμική αντίσταση που ελέγχεται από την τάση πύλης.

Στο κύκλωμα που δημιουργήσαμε στο ADS πήραμε ως αποτέλεσμα τη χαρακτηριστική I<sub>D</sub> -V<sub>DS</sub> για διάφορα επίπεδα τάσης της V<sub>GS</sub>. Οι καμπύλες που σχηματίστηκαν δείχνουν ότι υπάρχουν 3 διαφορετικές περιοχές λειτουργίας: η περιοχή αποκοπής (cut-off region), η περιοχή κορεσμού (saturation region) και η γραμμική περιοχή (linear region). Να επισημάνουμε ότι η περιοχή κορεσμού επιλέγεται αν το FET πρόκειται να λειτουργήσει ως ενισχυτής. Στις εφαρμογές διακοπτών με MOSFET έχουμε λειτουργία του FET στη γραμμική περιοχή και στην αποκοπή. Το στοιχείο αποκόπτει όταν V<sub>GS</sub> <Vt. Το MOSFET λειτουργεί στη γραμμική περιοχή όταν η V<sub>GS</sub> είναι μεγαλύτερη από τη Vt και η τάση υποδοχής είναι μικρότερη από την τάση πύλης τουλάχιστον κατά Vt Volts. Το MOSFET λειτουργεί στην περιοχή του κορεσμού όταν η V<sub>GS</sub> είναι μεγαλύτερη από τη Vt και η τάση υποδοχής δεν πέφτει κάτω από την τάση πύλης περισσότερο από Vt Volts. Στην περιοχή κορεσμού το MOSFET συμπεριφέρεται σαν μια ιδανική πηγή ρεύματος ελεγχόμενη από τάση. Η πλήρης ανεξαρτησία του ρεύματος  $I_D$  από την τάση  $V_{DS}$  στην περιοχή του κορεσμού και η αντίστοιχη άπειρη αντίσταση εξόδου, είναι μια εξιδανίκευση που βασίζεται στην παραδοχή ότι, αφού έχει επέλθει στραγγαλισμός στο κανάλι στην περιοχή της υποδοχής, περαιτέρω αύξηση της  $V_{DS}$  δεν επιδρά στη μορφή του καναλιού. Στην πράξη, η αύξηση της τάσης  $V_{DS}$  πέρα από την τάση V<sub>DSsat</sub> έχει κάποια μικρή επίδραση στο κανάλι. Συγκεκριμένα καθώς η V<sub>DS</sub> αυξάνει, το σημείο στραγγαλισμού του καναλιού μετακινείται λίγο από την υποδοχή προς την πηγή. Συνεπώς το ενεργό μήκος του καναλιού μειώνεται, φαινόμενο που αποκαλείται διαμόρφωση του μήκους του καναλιού (channel length modulation). Γίνεται έτσι προφανές ότι εξαιτίας αυτού του φαινομένου, η αντίσταση εξόδου είναι πεπερασμένη, για αυτό και οι χαρακτηριστικές αποκτούν το παρακάτω σχήμα.



Σχήμα 1.8 Ι<sub>D</sub> συναρτήσει της  $V_{DS}$  (μεγάλη) για μεταβαλλόμενη  $V_{GS}$  (πραγματική καμπύλη)

#### 1.2.4 Η διαγωγιμότητα $g_m$

Όπως και στην περίπτωση του διπολικού τρανζίστορ, η διαγωγιμότητα είναι ανάλογη του ρεύματος πόλωσης και ανεξάρτητη από το φυσικό μέγεθος και τη γεωμετρία του στοιχείου. Τα MOSFET παρά τη μικρή διαγωγιμότητα που παρουσιάζουν σε σχέση με τα διπολικά τρανζίστορ, έχουν άλλα πλεονεκτήματα, όπως η μεγάλη αντίσταση εισόδου, το μικρό μέγεθος, η μικρή κατανάλωση και η ευκολία στην κατασκευή τους.

Ο τύπος που δίνει τη διαγωγιμότητα στα MOSFET τρανζίστορ είναι ο εξής:

 $g_m = (\mu_n C_{OX})(W / L)(V_{GS} - V_t)$ 

Όπου μ<sub>n</sub> = κινητικότητα των ηλεκτρονίων C<sub>ox</sub> = χωρητικότητα οξειδίου W = πλάτος διηλεκτρικού L = μήκος διηλεκτρικού

Η gm εξαρτάται από το λόγο W/L του MOS τρανζίστορ. Για να επιτύχουμε μεγάλη τιμή διαγωγιμότητας, θα πρέπει το στοιχείο να έχει μικρό μήκος και μεγάλο πλάτος. Η διαγωγιμότητα είναι ανάλογη της τάσης ΔV=V<sub>GS</sub>-Vt, με το κατά πόσο δηλαδή η τάση V<sub>GS</sub> υπερβαίνει την τάση κατωφλίου Vt. Αυξάνοντας τη διαγωγιμότητα με πόλωση του στοιχείου με μεγαλύτερη τάση V<sub>GS</sub>, περιορίζουμε την επιτρεπτή περιοχή τάσης στην υποδοχή. Μια άλλη χρήσιμη έκφραση για τη διαγωγιμότητα είναι η:

$$g_m = \sqrt{2\mu_n C_{OX}} \sqrt{(W/L)} \sqrt{I_D}$$

Η έκφραση αυτή φανερώνει ότι

- 1. Για ένα δεδομένο MOSFET η gm είναι ανάλογη της τετραγωνικής ρίζας του dc ρεύματος πόλωσης.
- 2. Για ένα συγκεκριμένο ρεύμα πόλωσης η gm είναι ανάλογη του  $\sqrt{(W/L)}$

Μπορούμε να υπολογίσουμε τη διαγωγιμότητα ενός MOSFET τρανζίστορ από την κλίση της καμπύλης I<sub>D</sub>-V<sub>DS</sub>. Στην περίπτωσή μας χρησιμοποιούμε και πάλι το προηγούμενο κύκλωμα με το συγκεκριμένο τρανζίστορ και λάβαμε την παρακάτω καμπύλη.



Σχήμα 1.9 Καμπύλη Διαγωγιμότητας

[14]

# 1.3 Άλλα χαρακτηριστικά του MOSFET τρανζίστορ

#### 1.3.1 Ο ρόλος του σώματος - Το φαινόμενο Σώματος (Body Effect)

Σε πολλές εφαρμογές ο ακροδέκτης Β του σώματος συνδέεται στην πηγή με αποτέλεσμα τη δημιουργία μιας ένωσης pn ανάμεσα στο σώμα και στο κανάλι η οποία έχει μια σταθερή ανάστροφη πόλωση. Σε αυτή την περίπτωση το σώμα του MOSFET δεν παίζει κανένα ρόλο στη λειτουργία του κυκλώματος και η ύπαρξή του μπορεί να αγνοηθεί.

Στα ολοκληρωμένα κυκλώματα όμως το υπόβαθρο είναι συνήθως κοινό σε πολλά MOS τρανζίστορ. Για να εξασφαλιστεί η ανάστροφη πόλωση στη δίοδο που περιγράφτηκε πιο πάνω, το σώμα σε ένα NMOS κύκλωμα είναι συνδεδεμένο στην πιο αρνητική γραμμή τροφοδοσίας (αντίστοιχα σε ένα PMOS στην πιο θετική γραμμή τροφοδοσίας.) Η ανάστροφη τάση πόλωσης που προκύπτει ανάμεσα στην πηγή και το σώμα (V<sub>SB</sub> στην περίπτωση MOSFET καναλιού τύπου n) επιδρά στη λειτουργία του κυκλώματος. Η ανάστροφη τάση πόλωσης έχει αποτέλεσμα την αύξηση του πλάτους της περιοχής απογύμνωσης. Η αύξηση αυτή με τη σειρά της έχει αποτέλεσμα την προηγούμενη τιμή, θα πρέπει η V<sub>GS</sub> να αυξηθεί. Η επίδραση της V<sub>SB</sub> στη μορφή του καναλιού μπορεί να αναπαρασταθεί σαν μια αλλαγή στην τάση κατωφλίου Vt. Συγκεκριμένα μπορεί να αποδειχθεί ότι αυξάνοντας τη V<sub>SB</sub> η τάση κατωφλίου Vt αυξάνει σύμφωνα με τη σχέση

$$Vt = Vt_0 + \gamma \left[ \sqrt{2\phi_f + V_{SB}} - \sqrt{2\phi_f} \right]$$

όπου Vt<sub>0</sub> είναι η τάση κατωφλίου για V<sub>SB</sub>=0, γ είναι μια κατασκευαστική παράμετρος με τυπική τιμή 0.5 V<sup>1/2</sup>,  $\phi_f$  μια φυσική παράμετρος με το (2 $\phi_f$ ) τυπικά 0.6V.

Η παραπάνω εξίσωση αποδεικνύει ότι κατά τη λειτουργία του MOSFET μια αυξητική τάση αλλαγή της V<sub>SB</sub> μεταβάλλει τη Vt και συνεπώς και το ρεύμα I<sub>D</sub>, παρόλο που η τάση V<sub>GS</sub> μπορεί να κρατηθεί σταθερή. Εξάγεται το συμπέρασμα ότι η τάση του σώματος ελέγχει το I<sub>D</sub> και συνεπώς το σώμα δρα ως μια άλλη πύλη στο MOSFET. Το φαινόμενο αυτό είναι γνωστό και ως **φαινόμενο σώματος** (body effect). Το φαινόμενο σώματος μπορεί να προκαλέσει σημαντική υποβάθμιση της λειτουργίας των κυκλωμάτων με MOSFET.

#### 1.3.2 Διάσπαση και προστασία εξόδου

Καθώς η τάση υποδοχής αυξάνει, φτάνει σε μια τιμή στην οποία η ένωση pn μεταξύ της υποδοχής και του υποβάθρου υποφέρει από διάσπαση χιονοστιβάδας. Η διάσπαση λαμβάνει χώρα συνήθως σε τάσεις από 50 έως 100V και προκαλεί απότομη αύξηση στο ρεύμα.

Μια άλλου τύπου διάσπαση που συμβαίνει στα σύγχρονα στοιχεία σε μικρότερες τάσεις (περίπου 20V) καλείται **punch-through**. Αφορά στοιχεία με σχετικά μικρό μήκος καναλιού και εμφανίζεται όταν η τάση υποδοχής αυξηθεί σε τέτοιο σημείο, ώστε η περιοχή απογύμνωσης στην υποδοχή να επεκταθεί μέσα από το κανάλι ως την περιοχή της πηγής. Όταν συμβεί αυτό το ρεύμα αυξάνει απότομα. Το φαινόμενο του punch-through υπό κανονικές συνθήκες δεν προκαλεί μόνιμη καταστροφή στο στοιχείο. Ένα άλλο είδος διάσπασης λαμβάνει χώρα όταν η τάση πύλης-πηγής υπερβαίνει τα 50V. Σε αυτήν την

περίπτωση διασπάται το οξείδιο της πύλης του MOSFET, μια καταστροφή που είναι μόνιμη. Παρόλο που τα 50V είναι μια υψηλή τάση, θα πρέπει να επισημάνουμε ότι η αντίσταση εισόδου των MOSFET είναι πάρα πολύ υψηλή και συνεπώς μικρή ποσότητα στατικού φορτίου, που συσσωρεύεται στον πυκνωτή της πύλης, μπορεί να προκαλέσει μια αρκετά μεγάλη τάση, ώστε να διασπάσει το οξείδιο της πύλης.

Για την αποφυγή της συσσώρευσης στατικού φορτίου στον πυκνωτή της πύλης των MOSFET, κυκλώματα προστασίας τοποθετούνται στις εισόδους των MOS ολοκληρωμένων κυκλωμάτων. Ο μηχανισμός προστασίας σχεδόν πάντα περιλαμβάνει διόδους πολωμένες ανάστροφα προς τις γραμμές τροφοδοσίας.

### 1.4 Περίληψη των χαρακτηριστικών των MOSFET τρανζίστορ

	Κανάλι τύπου n		Κανάλι τύπου ρ	
	MOSFET	MOSFET	MOSFET	MOSFET
	πύκνωσης	απογύμνωσης	πύκνωσης	απογύμνωσης
Vt	+	-	-	+
К	$1/2\mu_n C_{OX}(W/L)$		$1/2\mu_p C_c$	$_{X}(W/L)$
Για να ανοίξει το τρανζίστορ	VGS>Vt		VGS	S <vt< td=""></vt<>
V <sub>DS</sub>	+		-	
Για να λειτουργήσει στην περιοχή της τριόδου	V <sub>DS</sub> ≤V <sub>GS</sub> -Vt		V <sub>DS</sub> ≥V <sub>GS</sub> -Vt	
Για να λειτουργήσει στην περιοχή του κορεσμού	V <sub>DS</sub> ≥V <sub>GS</sub> -Vt		V <sub>DS</sub> ≤\	/ <sub>GS</sub> -Vt
$\lambda = 1/V_A$	+		-	-
Στην τρίοδο	$I_D = K \Big[ 2 \big( V_{GS} - Vt \big) V_{DS} - V_{DS}^2 \Big]$			
Στον κορεσμό	$I_{D} = K \left( V_{GS} - Vt \right)^{2} \left( 1 + \lambda V_{DS} \right)$			
r <sub>o</sub>	$\left V_{A}\right /I_{D}$			

Ο παρακάτω πίνακας συγκεντρώνει τα χαρακτηριστικά των MOSFET τρανζίστορ

# ΚΕΦΑΛΑΙΟ 2

#### ΔΙΑΦΟΡΙΚΟΙ ΕΝΙΣΧΥΤΕΣ

Ο διαφορικός ενισχυτής είναι το πιο διαδεδομένο δομικό στοιχείο στα αναλογικά ολοκληρωμένα κυκλώματα. Για παράδειγμα το στάδιο εισόδου κάθε τελεστικού ενισχυτή είναι ένας διαφορικός ενισχυτής. Στο κεφάλαιο αυτό θα μελετήσουμε τους διαφορικούς ενισχυτές που υλοποιούνται με MOSFET. Επίσης θα παρουσιάσουμε τεχνικές πόλωσης που χρησιμοποιούνται στη σχεδίαση ολοκληρωμένων κυκλωμάτων και επίσης θα αναλύσουμε τους πολυβάθμιους ενισχυτές.

#### 2.1 Ο ΔΙΑΦΟΡΙΚΟΣ ΕΝΙΣΧΥΤΗΣ ΜΟS

Σε αυτή την ενότητα θα παρουσιάσουμε το διαφορικό ζεύγος MOS και θα ασχοληθούμε επίσης με τους καθρέφτες ρεύματος MOS, που χρησιμοποιούνται τόσο για την πόλωση όσο και ως φορτία των διαφορικών ζευγών. Θα αναφερθούμε επίσης και στη μελέτη ενός MOS διαφορικού ενισχυτή με ενεργό φορτίο.

#### 2.1.1 Το διαφορικό ζεύγος MOS

Αποτελείται από δύο ταιριασμένα MOSFET πύκνωσης, πολωμένα από μια σταθερή πηγή ρεύματος. Η πηγή ρεύματος υλοποιείται χρησιμοποιώντας μια συνδεσμολογία καθρέφτη ρεύματος. Επιλέγουμε τα MOSFET να λειτουργούν στην περιοχή του κόρου. Για διαφορικά σήματα εισόδου κάθε MOSFET στο ζεύγος λειτουργεί ως ενισχυτής κοινής πηγής. Η διαφορική είσοδος βρίσκεται στις πύλες των τρανζίστορ, ενώ η διαφορική έξοδος λαμβάνεται από τις υποδοχές.



Σχήμα 2.1 Το MOSFET διαφορικό ζεύγος

#### 2.1.2 Λειτουργία με τάση εισόδου κοινού σήματος

#### Ανάλυση κυκλώματος

Στη συγκεκριμένη περίπτωση λειτουργίας και οι δύο είσοδοι συνδέονται με μια τάση κοινού σήματος V<sub>CM</sub>. Το ρεύμα, λόγω του ταιριάσματος των δύο στοιχείων διαχωρίζεται ισόποσα στις δύο κατευθύνσεις.



Σχήμα 2.2 Το MOSFET διαφορικό ζεύγος με τάση εισόδου κοινού σήματος

Αναλύοντας το κύκλωμα παίρνουμε τις παρακάτω σχέσεις

$$\frac{I}{2} = \frac{1}{2} K_N \frac{W}{L} (V_{GS} - Vt)^2$$

$$V_S = V_{CM} - V_{GS} = V_{CM} - \left(\sqrt{\frac{I}{K_N (W/L)}} - Vt\right)$$

$$V_{OV} = \sqrt{\frac{I}{K_N (W/L)}}$$

$$v_{D1} = v_{D2} = V_{DD} - \frac{I}{2}R_D$$

Πρέπει να επισημάνουμε ότι όσο τα Q1 Q2 είναι στην ενεργό περιοχή το ρεύμα Ι θα ισοκατανέμεται μεταξύ τους και η τάση στους συλλέκτες δε θα αλλάζει. Μπορούμε λοιπόν να πούμε ότι το διαφορικό ζεύγος δεν αποκρίνεται σε σήματα κοινής εισόδου.

[18]

Το εύρος του V<sub>CM</sub> για κανονική λειτουργία του κυκλώματος πρέπει να είναι το εξής

$$\begin{split} V_{CM \max} &= V_{DD} - \frac{I}{2} R_D + Vt \\ V_{CM \min} &= -V_{SS} + V_{CS} + V_{GS} = -V_{SS} + V_{CS} + V_{OV} + Vt \end{split}$$

Και φυσικά τα τρανζίστορ Q1 και Q2 πρέπει να βρίσκονται στον κορεσμό

#### 2.1.3 Λειτουργία με διαφορική τάση εισόδου

Στη συγκεκριμένη περίπτωση λειτουργίας μια διαφορική τάση εισόδου v<sub>id</sub> εφαρμόζεται στις δύο εισόδους. Το ρεύμα του τρανζίστορ Q1 είναι διαφορετικό από το ρεύμα του τρανζίστορ Q2 λόγω της διαφορικής τάσης εισόδου, το συνολικό όμως ρεύμα παραμένει το ίδιο. Σχήμα 2.3 Το MOSFET διαφορικό ζεύγος με διαφορική τάση εισόδου



Η τιμή του ν<sub>id</sub> για την οποία το ρεύμα Ι οδηγείται ολόκληρο, στο Q1 τρανζίστορ για παράδειγμα, είναι

$$V_{GS1} = Vt + \sqrt{\frac{2I}{K_N (W/L)}} = Vt + \sqrt{2}V_{OV}$$

$$V_{id\max} = Vt + \sqrt{2}V_{OV} - Vt = \sqrt{2}V_{OV}$$

Το ρεύμα Ι μπορεί να οδηγηθεί από το ένα τρανζίστορ στο άλλο μεταβάλλοντας την τάση v<sub>id</sub> στο εξής εύρος

$$-\sqrt{2}V_{OV} \le v_{id} \le \sqrt{2}V_{OV}$$

που είναι και το εύρος της λειτουργίας διαφορικής τάσης. Αυτή η ιδιότητα καθοδήγησης του ρεύματος επιτρέπει τη χρήση του διαφορικού ζεύγους σε λογικά κυκλώματα.

Το διαφορικό ζεύγος μπορεί να λειτουργήσει και ως διαφορικός ενισχυτής. Κρατώντας τη διαφορική τάση εισόδου ν<sub>id</sub> μικρή (μερικά mV), τα ρεύματα του ζεύγους γίνονται I/2±ΔΙ. Την διαφορική τάση εξόδου την παίρνουμε από τις δύο υποδοχές των τρανζίστορ και έχει τιμή 2ΔΙR<sub>D</sub>.

#### 2.1.4 Ανάλυση Μεγάλου Σήματος για το διαφορικό ζευγάρι

Η συγκεκριμένη ανάλυση γίνεται για σήματα DC που εφαρμόζονται στην είσοδο του διαφορικού ζεύγους.



Σχήμα 2.4 Το MOSFET διαφορικό ζεύγος με εφαρμογή μεγάλου σήματος στην είσοδο

Στη συγκεκριμένη περίπτωση για την τάση εισόδου και το ρεύμα έχουμε τα εξής

$$v_{id} = v_{GS1} - v_{GS2} = \sqrt{\frac{2iD_1}{K_N(W/L)}} - \sqrt{\frac{2i_{D2}}{K_N(W/L)}}$$

 $I = i_{D1} + i_{D2}$ 

Τα ρεύματα υποδοχής του διαφορικού ζεύγους θα είναι

[20]

$$i_{D1} = \frac{I}{2} + \left(\frac{I}{V_{OV}}\right) \left(\frac{v_{id}}{2}\right) \sqrt{1 - \left(\frac{v_{id}}{2V_{OV}}\right)^2}$$
$$i_{D2} = \frac{I}{2} - \left(\frac{I}{V_{OV}}\right) \left(\frac{v_{id}}{2}\right) \sqrt{1 - \left(\frac{v_{id}}{2V_{OV}}\right)^2}$$

#### Κανονικοποιημένη χαρακτηριστική μεταφοράς



Σχήμα 2.5 Κανονικοποιημένες καμπύλες ρευμάτων σε ένα MOSFET διαφορικό ζεύγος

Στο σχήμα που βλέπουμε θα πρέπει να επισημάνουμε ότι  $V_{ov}=V_{GS}-Vt$  και  $V_{GS}$  είναι η τάση πύλης-πηγής όταν το ρεύμα υποδοχής είναι ίσο με το ρεύμα πόλωσης I/2.

Για προσέγγιση μικρού σήματος (vid/2<<V<sub>GS</sub>-Vt) η χαρακτηριστική I-V αποκτά γραμμικό σχήμα και τα ρεύματα υποδοχής δίνονται από τους εξής τύπους

$$i_{D1} \approx \frac{I}{2} + \left(\frac{I}{V_{OV}}\right) \left(\frac{v_{id}}{2}\right)$$
$$i_{D2} \approx \frac{I}{2} - \left(\frac{I}{V_{OV}}\right) \left(\frac{v_{id}}{2}\right)$$

[21]

#### 2.1.5 Γραμμικότητα του διαφορικού ζεύγους

Η γραμμικότητα του διαφορικού ζεύγους μπορεί να αυξηθεί με αύξηση της τάσης υπεροδήγησης. Η αύξηση όμως της γραμμικότητας έχει αρνητική επίδραση στη διαγωγιμότητα. Ένα MOSFET πολωμένο με ρεύμα υποδοχής Ι<sub>D</sub> έχει g<sub>m</sub>=2I<sub>D</sub>/(V<sub>GS</sub>-Vt). Έτσι βλέπουμε πως για κάθε τρανζίστορ στο διαφορικό ζεύγος

$$g_m = \frac{2(I/2)}{V_{GS} - Vt} = \frac{I}{V_{GS} - Vt}$$

Από τον παραπάνω τύπο καταλαβαίνουμε ότι όσο μεγαλύτερη γραμμικότητα επιδιώκουμε, δηλαδή μεγαλύτερο V<sub>GS</sub>-Vt, τόσο μικρότερη γίνεται η διαγωγιμότητα, πράγμα που επηρεάζει και το κέρδος του διαφορικού ζεύγους.



Σχήμα 2.6 Κανονικοποιημένες καμπύλες ρευμάτων για διάφορες τιμές της τάσης υπεροδήγησης

#### 2.1.6 Ανάλυση Μικρού Σήματος για το διαφορικό ζευγάρι

Σε αυτή την ενότητα θα μελετήσουμε το διαφορικό ζεύγος των MOS τρανζίστορ ως ενισχυτή μικρών σημάτων. Μια διαφορική τάση εφαρμόζεται μεταξύ των πυλών. Η διαφορά αυτή εφαρμόζεται πάνω στη dc τάση των εισόδων, η οποία μπορεί να χαρακτηριστεί ως κοινό σήμα εισόδου και η οποία έχει δημιουργηθεί με κάποιο τρόπο. Για παράδειγμα η πύλη ενός από τα δύο τρανζίστορ μπορεί να γειωθεί και η διαφορική τάση να εφαρμοστεί στην πύλη του άλλου.

Οι απλές έξοδοι ( $v_{o1}$ ,  $v_{o2}$ ) παίρνονται από την υποδοχή του εκάστοτε τρανζίστορ σε σχέση με τη γη. Η διαφορική έξοδος ( $v_{od}$ ) λαμβάνεται μεταξύ των δύο υποδοχών.





#### Ανάλυση μικρού σήματος

$$g_m = \sqrt{K_N (W/L)I} = \frac{I}{V_{ov}}$$
$$v_{o1} = -g_m R_D \frac{v_{id}}{2}$$
$$v_{o2} = g_m R_D \frac{v_{id}}{2}$$

[23]

#### Διαφορικό κέρδος σε απλή έξοδο

$$\frac{v_{o1}}{v_{id}} = -\frac{1}{2}g_m R_L$$

$$\frac{v_{o2}}{v_{id}} = \frac{1}{2} g_m R_D$$

#### Διαφορικό κέρδος σε διαφορική έξοδο

$$A_d \equiv \frac{v_{od}}{v_{id}} = \frac{v_{o2} - v_{o1}}{v_{id}} g_m R_D$$

#### 2.1.7 Το διαφορικό ημικύκλωμα

Ο διαφορικός ενισχυτής μπορεί να θεωρηθεί, όπως αναφέρθηκε πιο πάνω, ισοδύναμος με δύο ενισχυτές κοινού εκπομπού. Συνήθως τροφοδοτείται από διαφορικό σήμα v<sub>id</sub> με τη διαφορική τάση να εφαρμόζεται με **συμπληρωματικό τρόπο (push-pull ή balanced)**.

Σε πολλές εφαρμογές ο διαφορικός ενισχυτής δεν τροφοδοτείται με συμπληρωματικό τρόπο, αλλά το σήμα εισόδου εφαρμόζεται σε μια από τις δύο εισόδους ενώ γειώνουμε την άλλη. Στην περίπτωση αυτή το σήμα τάσης στους εκπομπούς δεν θα είναι μηδέν έτσι η αντίσταση R θα επιδρά στη λειτουργία του κυκλώματος. Αν η R έχει μεγάλη τιμή τότε η ν<sub>id</sub> θα ισοκατανέμεται μεταξύ των δύο ενώσεων. Έτσι η λειτουργία του διαφορικού ενισχυτή στην περίπτωση αυτή θα είναι σχεδόν ταυτόσημη με τη λειτουργία στην περίπτωση συμμετρικής τροφοδοσίας και το ισοδύναμο κοινού εκπομπού θα μπορεί να χρησιμοποιηθεί και σ' αυτή την περίπτωση. Συμπεραίνουμε, ότι μόνο ένας κλάδος χρειάζεται για να αναλύσουμε τη λειτουργία μικρού σήματος του διαφορικού ενισχυτή και το κύκλωμα αυτό είναι γνωστό ως διαφορικό ημικύκλωμα.



Σχήμα 2.8 Το διαφορικό ημικύκλωμα

[24]

Από την ανάλυση του ισοδύναμου κυκλώματος και λαμβάνοντας υπόψη την r<sub>o</sub> η οποία είναι δύο φορές η αντίσταση εισόδου του ημικυκλώματος, δηλαδή 2rπ, παίρνουμε την έκφραση για το κέρδος τάσης του ημικυκλώματος.

$$A_d \equiv \frac{v_{od}}{v_{id}} = g_m \left( R_D \, / \, / \, r_o \right)$$

#### 2.1.8 Μη ιδανικότητες του διαφορικού ενισχυτή

Το γεγονός ότι τα στοιχεία που χρησιμοποιούνται σε κάθε πλευρά του διαφορικού ενισχυτή δεν μπορούν να είναι ακριβώς ταυτόσημα, δημιουργούνται μη ιδανικότητες στο κύκλωμα που επηρεάζουν τη λειτουργία του κυκλώματος. Εμείς θα αναφερθούμε στην τάση εκτροπής.

#### Τάση Εκτροπής

Τρεις παράγοντες συμμετέχουν στην dc τάση εκτροπής του MOS διαφορικού ζεύγους: το μη ταίριασμα των αντιστάσεων φορτίου, το μη ταίριασμα στο K και στο μη ταίριασμα στις Vt.



Σχήμα 2.9 Αναπαράσταση τάσης εκτροπής στο διαφορικό ζεύγος

#### Μη ταίριασμα αντιστάσεων φορτίου

Σε αυτή την περίπτωση τα τρανζίστορ είναι τέλεια ταιριασμένα αλλά οι  $R_{D1}$  και  $R_{D2}$  διαφέρουν κατά  $\Delta R_D$ . Τελικά η τάση εκτροπής θα είναι

$$V_{OS} = \left(\frac{V_{GS} - Vt}{2}\right) \left(\frac{\Delta R_D}{R_D}\right)$$

#### Μη ταίριασμα στο Κ

Σε αυτή την περίπτωση έχουμε διαφορά στους λόγους W/L των τρανζίστορ. Η τάση εκτροπής θα είναι

[25]

$$V_{OS} = \left(\frac{V_{GS} - Vt}{2}\right) \left(\frac{\Delta K}{K}\right)$$

#### Μη ταίριασμα στην τάση κατωφλίου Vt

$$V_{OS} = \Delta V t$$

Για τις μοντέρνες MOS τεχνολογίες με πύλες από πολυκρυσταλλικό πυρίτιο το ΔVt μπορεί εύκολα να είναι μεγάλο (2mV). Για να κρατήσουμε τη  $V_{os}$  μικρή θα πρέπει τα τρανζίστορ να λειτουργούν με χαμηλές τιμές της  $V_{gs}$ -Vt.

#### 2.1.9 Λόγος απόρριψης κοινού σήματος (CMRR)

Ως λόγος απόρριψης κοινού σήματος ορίζεται ο λόγος του κέρδους κοινού σήματος προς το κοινό σήμα. Είναι ένα μέτρο της αποδοτικότητας του διαφορικού ζεύγους στο να απορρίπτει τις παρεμβολές κοινού σήματος.

$$CMRR = \left|\frac{A_d}{A_{CM}}\right| \cong g_m R$$

Συνήθως ο CMRR εκφράζεται σε dB

$$CMRR = 20 \log \left| \frac{A_d}{A_{CM}} \right|$$

Ο CMRR του διαφορικού ενισχυτή σε αντιστοιχία με το μη ταίριασμα των αντιστάσεων

$$CMRR = \frac{2g_m R_{SS}}{\Delta R_D / R_D}$$

Ο υψηλός CMRR υλοποιεί μια πηγή ρεύματος πόλωσης με μεγάλη αντίσταση εξόδου και υποδεικνύει υψηλό βαθμό ταιριάσματος των αντιστάσεων υποδοχής.

#### 2.1.10 Η πόλωση στο διαφορικό ενισχυτή και ο καθρέφτης ρεύματος

#### Πόλωση

Η πόλωση ενός ολοκληρωμένου κυκλώματος βασίζεται στη χρήση πηγών σταθερών ρευμάτων. Έτσι και το διαφορικό ζεύγος χρησιμοποιεί μια πηγή ρεύματος για την πόλωσή του η οποία παράγει ένα σταθερό και προβλέψιμο dc ρεύμα αναφοράς. Στη συνέχεια θα εξετάσουμε το κυκλωματικό δομικό στοιχείο που χρησιμοποιείται για την παραγωγή ρευμάτων που είναι σταθερά πολλαπλάσια της πηγής ρεύματος αναφοράς και καλείται καθρέφτης ρεύματος.

#### Καθρέφτης Ρεύματος

Οι καθρέφτες ρεύματος χρησιμοποιούνται στο σχεδιασμό τόσο ως πηγές ρεύματος πόλωσης όσο και ως ενεργά φορτία. Ο βασικός καθρέφτης ρεύματος συνίσταται από δύο MOSFET πύκνωσης που έχουν ίσες τάσεις κατωφλίου Vt, αλλά πιθανόν άνισους (W/L) λόγους. Το Q1 τροφοδοτείται με το ρεύμα αναφοράς Iref. Το ρεύμα εξόδου λαμβάνεται από την υποδοχή του Q2 που πρέπει να λειτουργεί στην περιοχή του κορεσμού. Στην ιδανική περίπτωση το ρεύμα θα είναι πολλαπλάσιο του Iref και η τιμή του θα καθορίζεται από τη γεωμετρία των τρανζίστορ. Στην πράξη η τιμή αυτή του  $I_0$  θα λαμβάνεται μόνο όταν η τάση υποδοχής-πηγής του Q2 θα είναι ίση με  $V_{GS}$ . Αποκλίσεις από αυτή την τιμή θα έχουν αποτέλεσμα αλλαγή στην τιμή του  $I_0$  ως συνάρτηση του  $V_0$ .



Σχήμα 2.10 Ο βασικός καθρέφτης ρεύματος

Η ανακρίβεια στο λόγο μεταφοράς ρεύματος που οφείλεται στο πεπερασμένο β του διπολικού τρανζίστορ δεν έχει αντίστοιχο στους MOS καθρέφτες. Έτσι η μόνη παράμετρος που μας ενδιαφέρει εδώ είναι η αντίσταση εξόδου. Η αντίσταση εξόδου μπορεί να αυξηθεί αν χρησιμοποιήσουμε τον καθρέφτη cascode ή τον καθρέφτη Wilson.



Σχήμα 2.11 Οι καθρέφτες ρεύματος Wilson και cascode

[27]

#### 2.1.11 Ο διαφορικός ενισχυτής με ενεργό φορτίο

Τα ενεργά στοιχεία (τρανζίστορ) καταλαμβάνουν πολύ μικρότερη επιφάνεια πυριτίου απ' ότι οι μεσαίου και μεγάλου μεγέθους αντιστάσεις. Πολλά κυκλώματα ενισχυτών MOSFET χρησιμοποιούν ως φορτίο τρανζίστορ MOS. Σ' αυτά τα κυκλώματα που το τρανζίστορ χρησιμοποιείται ως φορτίο είναι συνήθως συνδεδεμένο ως πηγή σταθερού ρεύματος και έτσι η αντίσταση φορτίου έχει πολύ υψηλή τιμή (είναι η αντίσταση εξόδου της πηγής ρεύματος). Έτσι οι ενισχυτές που χρησιμοποιούν ενεργά φορτία μπορούν να επιτύχουν μεγαλύτερα κέρδη τάσης από τους ενισχυτές με παθητικά φορτία (αντιστάσεις).

#### Μετατροπή από διαφορική σε απλή έξοδο

Το διαφορικό ζεύγος με διαφορική έξοδο έχει βελτιωμένο CMRR και μεγαλύτερο κέρδος τάσης. Το κέρδος τάσης αυξάνεται κατά έναν παράγοντα 2. Στο διαφορικό ζεύγος με απλή έξοδο, το οποίο απαιτείται από κάποιες συγκεκριμένες εφαρμογές ,υλοποιείται χρησιμοποιώντας έναν καθρέφτη ρεύματος (Q3 και Q4) ως ενεργό φορτίο και το οποίο φαίνεται στο σχήμα που ακολουθεί.



Σχήμα 2.12 Διαφορικό ζεύγος με απλή έξοδο

#### Βασική Λειτουργία του κυκλώματος

Στο σημείο ηρεμίας, στην περίπτωση που έχουμε τέλειο ταίριασμα των στοιχείων το ρεύμα πόλωσης κατανέμεται ισόποσα στα Q1 και Q2. Το ρεύμα του Q1 επίσης ρέει διαμέσου του Q3 και το ρεύμα του Q3 καθρεφτίζεται στο Q4. Όλα τα ρεύματα είναι ακριβώς ίσα και με τιμή I/2 και ρέει μηδενικό ρεύμα προς το επόμενο επίπεδο. Η τάση εξόδου ηρεμίας ισούται με V<sub>DD</sub>-V<sub>SG3</sub>. Όταν εφαρμοστεί διαφορική τάση εισόδου δημιουργείται διαφορά στο ρεύμα μεταξύ Q1 και Q2 και η απόλυτη διαφορά αντικατοπτρίζεται στην έξοδο.



Σχήμα 2.13 Ανάλυση λειτουργίας κυκλώματος με ενεργό φορτίο

#### Κέρδος τάσης ενός MOS διαφορικού ζεύγους με ενεργό φορτίο

Διαγωγιμότητα

$$G_m \approx g_{m1} = g_{m2}$$

Αντίσταση Εξόδου RO

$$R_{o} = r_{o2} / r_{o4}$$

Διαφορικό Κέρδος

$$A_{d} \equiv \frac{v_{o}}{v_{id}} = G_{m}R_{o} = g_{m}(r_{o2} / r_{o4}) \approx \frac{1}{2}g_{m}r_{o} = \frac{A_{0}}{2}$$

[29]

Institutional Repository - Library & Information Centre - University of Thessaly 02/06/2024 16:22:19 EEST - 18.116.87.75



Σχήμα 2.14 Ανάλυση κυκλώματος για την εύρεση κέρδους τάσης

#### Κέρδος τάσης κοινού σήματος και CMRR

Κέρδος

$$A_{cm} \equiv \frac{v_o}{v_{icm}} \approx -\frac{r_{o4}}{2R_{SS}} \frac{1}{1 + g_{m3}r_{o3}} \approx -\frac{1}{2g_{m3}R_{SS}}$$

CMRR

$$CMRR \equiv \frac{|A_d|}{|A_{cm}|} = \left[g_{m1}\left(r_{o2} / / r_{o4}\right)\right] \cdot \left(2g_{m3}R_{SS}\right)$$

[30]

Institutional Repository - Library & Information Centre - University of Thessaly 02/06/2024 16:22:19 EEST - 18.116.87.75



Σχήμα 2.15 Ανάλυση κυκλώματος για εύρεση κέρδους κοινού σήματος

#### 2.1.12 Εξομοίωση του διαφορικού ζεύγους MOS στο πρόγραμμα ADS

Στο πρόγραμμα εξομοίωσης ADS προσομοιώσαμε ένα διαφορικό ζεύγος με τεχνολογία CMOS (0.18μm) για να δούμε την απόκρισή του. Το κύκλωμα έχει διαφορική είσοδο και απλή έξοδο.



Σχήμα 2.16 Διαφορικό ζεύγος MOS στο ADS

Βάζοντας είσοδο τις πηγές SRC4 και SRC5 που φαίνονται στο παραπάνω σχήμα δημιουργούμε διαφορικό σήμα στην είσοδο και παίρνουμε το εξής αποτέλεσμα στην έξοδο.



Σχήμα 2.17 Απόκριση συχνότητας του MOS διαφορικού ζεύγους

Παρατηρούμε ότι το έχουμε ένα ενισχυτικό διαφορικό ζεύγος με κέρδος που φτάνει περίπου τα 26dB στις χαμηλές συχνότητες. Η συχνότητα αποκοπής του συγκεκριμένου διαφορικού ζεύγους βρίσκεται στα 4,5 GHz περίπου.

# 2.2 ΠΟΛΥΒΑΘΜΙΟΙ ΕΝΙΣΧΥΤΕΣ

Οι πρακτικοί ενισχυτές με τρανζίστορ συνήθως αποτελούνται από έναν αριθμό σταδίων συνδεδεμένα το ένα με το άλλο. Επιπρόσθετα εκτός από το κέρδος που δίνει το πρώτο στάδιο (ή στάδιο εισόδου), χρησιμοποιείται συνήθως και για να δίνει μεγάλη αντίσταση εισόδου, όταν ο ενισχυτής οδηγείται από μια πηγή μεγάλης αντίστασης. Σε ένα διαφορικό στάδιο ενισχυτή το στάδιο εισόδου θα πρέπει επίσης να παρουσιάζει μεγάλο λόγο απόρριψης κοινού σήματος. Η λειτουργία των μεσαίων σταδίων του ενισχυτή είναι να δώσουν το κύριο κέρδος τάσης. Επιπρόσθετα τα μεσαία στάδια εκτελούν μερικές άλλες λειτουργίες, όπως η μετατροπή του σήματος από διαφορικό σε σήμα μιας εξόδου και η μετατόπιση της dc στάθμης του σήματος. Η κύρια λειτουργία του τελευταίου σταδίου (ή σταδίου εξόδου) του ενισχυτή είναι να παρουσιάζει μικρή αντίσταση εξόδου, έτσι ώστε να αποφευχθεί απώλεια σήματος, όταν μια μικρής τιμής αντίσταση φορτίου συνδεθεί στον ενισχυτή. Επίσης το στάδιο εξόδου θα πρέπει να είναι ικανό να δίνει το απαιτούμενο ρεύμα στο φορτίο, χωρίς να καταναλώνει σημαντικό ποσό ισχύος στα τρανζίστορ εξόδου.

#### 2.2.1 Ο τελεστικός ενισχυτής (operational amplifier-opamp)

Το κύκλωμα του τελεστικού ενισχυτή 741 είναι το πιο δημοφιλές αναλογικό ολοκληρωμένο κύκλωμα που κατασκευάζεται μέχρι σήμερα. Παρ' όλα αυτά η τεχνολογία CMOS έχει γίνει σήμερα εξίσου δημοφιλής στις τοπολογίες τελεστικών ενισχυτών. Παρόλο που η απόδοση των τελεστικών ενισχυτών CMOS υστερεί σε σχέση με την απόδοση των τελεστικών ενισχυτών που αποτελούνται από διπολικά τρανζίστορ, είναι οι πλέον ενδεδειγμένη τεχνολογία για κυκλώματα πολύ μεγάλης κλίμακας ολοκλήρωσης (VLSI).

#### 2.2.2 Τελεστικοί ενισχυτές CMOS

Οι τελεστικοί ενισχυτές CMOS σχεδιάζονται για χρήση μέσα σε VLSI κυκλώματα. Αυτό σημαίνει ότι η απόδοση των τελεστικών ενισχυτών μπορεί να μετριαστεί, καθώς προτιμούνται απλά κυκλώματα που καταλαμβάνουν μικρή σχετικά επιφάνεια πάνω στο ολοκληρωμένο κύκλωμα. Η πιο σημαντική μετρίαση στα τεχνικά χαρακτηριστικά του τελεστικού ενισχυτή είναι η ικανότητα οδήγησης φορτίου. Οι περισσότεροι τελεστικοί CMOS πρέπει να οδηγούν χωρητικά φορτία μερικών pF που βρίσκονται μέσα στο ολοκληρωμένο κύκλωμα. Αυτό σημαίνει ότι το στάδιο εξόδου δε χρειάζεται να είναι πολύπλοκο. Στην πράξη οι περισσότεροι τελεστικοί CMOS δε διαθέτουν στάδια εξόδου χαμηλής αντίστασης. Σε ένα VLSI ολοκληρωμένο κύκλωμα όμως είναι απαραίτητοι και τελεστικοί ενισχυτές που μπορούν να οδηγήσουν εξωτερικά φορτία. Σε αυτές τις περιπτώσεις οι τελεστικοί ενισχυτές εφοδιάζονται με στάδια εξόδου κλασικού τύπου.

#### 2.2.3 Τοπολογία Δύο Σταδίων

Στο παρακάτω σχήμα φαίνεται μια δημοφιλής τοπολογία τελεστικών ενισχυτών CMOS δύο σταδίων.





Το κύκλωμα χρησιμοποιεί διπλό τροφοδοτικό, το οποίο στο συγκεκριμένη περίπτωση είναι πολύ χαμηλής τάσης, επιπέδου 1.65 Volt. Το ρεύμα πόλωσης αναφοράς ΙΒ τροφοδοτείται εξωτερικά ή παράγεται από κυκλώματα μέσα στο ολοκληρωμένο κύκλωμα. Ο καθρέφτης ρεύματος M8-M5 τροφοδοτεί το διαφορικό ζεύγος M1-M2. Ο λόγος W/L του M5 επιλέγεται έτσι ώστε να προκύπτει η επιθυμητή πόλωση του σταδίου εισόδου. Το διαφορικό ζεύγος έχει ενεργό φορτίο τον καθρέφτη ρεύματος M3-M4.

Το δεύτερο στάδιο συνίσταται από το M6. Το M6 είναι ένας ενισχυτής κοινής πηγής με ενεργό φορτίο το τρανζίστορ M7, το οποίο είναι μια πηγή ρεύματος. Η αντιστάθμιση συχνότητας πραγματοποιείται με την τεχνική Miller χρησιμοποιώντας τον πυκνωτή C<sub>c</sub>.

#### 2.2.4 Κέρδος Τάσης

Το κέρδος τάσης του πρώτου σταδίου είναι

 $A_{\rm l} = -g_{m1} (r_{o2} / / r_{o4})$ 

Το κέρδος τάσης του δευτέρου σταδίου, που είναι στάδιο κοινής πηγής με ενεργό φορτίο είναι

 $A_2 = -g_{m6} \left( r_{o6} / / r_{o7} \right)$ 

To dc κέρδος τάσης ανοικτού βρόχου είναι το γινόμενο του A1 και του A2.

#### Τάση Εκτροπής Εισόδου

Τα μη ταιριάσματα στα στοιχεία του σταδίου εισόδου είναι αναπόφευκτα και δημιουργούν τάσεις εκτροπής. Καθώς τα μη ταιριάσματα είναι τυχαία, η τάση εκτροπής που οφείλεται σε αυτά αναφέρεται ως **τυχαία τάση εκτροπής** (random offset voltage). Ονομάζεται έτσι για να διαχωρίζεται από έναν άλλο τύπο τάσης εκτροπής που μπορεί να προκύψει στους τελεστικούς ενισχυτές CMOS ακόμα και αν όλα τα στοιχεία του κυκλώματος είναι τέλεια ταιριασμένα. Αυτή η προβλέψιμη τάση εκτροπής ή **συστηματική τάση εκτροπής** (systematic offset voltage) μπορεί να ελαχιστοποιηθεί με προσεκτική σχεδίαση. Για να δούμε πώς προκύπτει η συστηματική τάση εκτροπής, θεωρούμε τους δύο ακροδέκτες εισόδου γειωμένους. Αν τα τρανζίστορ εισόδου είναι τέλεια ταιριασμένα, η τάση που εμφανίζεται στην υποδοχή του M4 θα είναι ίση με την τάση στην υποδοχή του M3, που είναι ( $-V_{SS}+V_{GS4}$ ). Η τάση αυτή εφαρμόζεται στην πύλη του M6. Αν η τάση αυτή διαφέρει από την τιμή της  $V_{GS6}$ , που θα εξισώσει το  $I_6$  με το  $I_7$ , προκύπτει ρεύμα και συνεπώς τάση εκτροπής στην έξοδο.

Στο κύκλωμα που δημιουργήσαμε στο ADS βλέπουμε ότι βάζοντας τους ακροδέκτες εισόδου στη γη παίρνουμε τάση εκτροπής κοντά στα 0,9 Volt.



Σχήμα 2.19 Τάση εκτροπής εισόδου του CMOS τελεστικού ενισχυτή

[35]

#### 2.2.5 Απόκριση Συχνότητας

Για να εκτιμήσουμε την ανάγκη ύπαρξης της αντίστασης R στο κύκλωμα του τελεστικού ενισχυτή, που βρίσκεται σε σειρά με τον πυκνωτή αντιστάθμισης CC, θεωρούμε ότι η R δε συμπεριλαμβάνεται στο κύκλωμα. Σε αυτή την περίπτωση το ισοδύναμο μοντέλο ασθενούς σήματος παρουσιάζεται στα σχήματα που ακολουθούν.



Σχήμα 2.20 Ισοδύναμο κύκλωμα ασθενούς σήματος CMOS op-amp χωρίς την αντίσταση R



Σχήμα 2.21 Ισοδύναμο κύκλωμα ασθενούς σήματος CMOS op-amp με την αντίσταση R

 $G_{m1}$  είναι η διαγωγιμότητα του πρώτου σταδίου ( $G_{m1}=g_{m1}=g_{m2}$ ),  $R_1$  είναι η αντίσταση εξόδου του πρώτου σταδίου ( $R_1=r_{o2}//r_{o4}$ ),  $C_1$  είναι η συνολική χωρητικότητα στην έξοδο του σταδίου εισόδου,  $G_{m2}$  είναι η διαγωγιμότητα του δευτέρου σταδίου (Gm2=gm6), R2 είναι η αντίσταση εξόδου του δευτέρου σταδίου ( $R_2=r_{o6}//r_{o7}$ ) και  $C_2$  είναι η συνολική χωρητικότητα στον κόμβο εξόδου του τελεστικού ενισχυτή. Η χωρητικότητα  $C_2$  είναι συνήθως πολύ μεγαλύτερη από τη  $C_1$ , καθώς η χωρητικότητα  $C_2$  συμπεριλαμβάνει και τη χωρητικότητα φορτίου του ενισχυτή.

Στην περίπτωσή μας:

$$\omega_{P_1} \simeq \frac{1}{G_{m2}R_2C_CR_1}$$
$$\omega_{P_2} \simeq \frac{G_{m2}C_C}{C_1C_2 + C_C(C_1 + C_2)}$$

[36]

Παρατηρούμε ότι ο πρώτος πόλος οφείλεται στην αλληλεπίδραση της χωρητικότητας Miller  $(1+G_{M2}R_2)C_C \approx G_{M2}R_2C_C$  (που είναι πολύ μεγαλύτερη από τη C<sub>1</sub>) και της αντίστασης R<sub>1</sub>. Ο ω<sub>P1</sub> θα γίνει επικρατών πόλος αν επιλέξουμε τέτοια τιμή για τον C<sub>c</sub>, ώστε η τιμή του ω<sub>P1</sub> που προκύπτει πολλαπλασιαζόμενη με το dc κέρδος τάσης A<sub>0</sub> να δίνει την επιθυμητή μοναδιαία συχνότητα ω<sub>t</sub>. Η τιμή της ω<sub>t</sub> επιλέγεται συνήθως να μικρότερη από τη συχνότητα των δευτερευόντων πόλων και μηδενικών. Συνεπώς έχουμε

$$A_0 \omega_{P1} = \omega_t$$

$$\left(G_{m1}R_1G_{m2}R_2\right)\left(\frac{1}{G_{m2}R_2C_CR_1}\right) = \omega_t$$

Άρα

$$\omega_t = \frac{G_{m1}}{C_c}$$

Ο πυκνωτής C<sub>c</sub> εισάγει στη συνάρτηση μεταφοράς του ενισχυτή και ένα μηδενικό που βρίσκεται στο δεξί μιγαδικό ημιεπίπεδο. Η συχνότητα του μηδενικού μπορεί πιο εύκολα να καθοριστεί από το σχήμα 2.20. Επιθυμούμε να βρούμε την τιμή του s για την οποία το ισοδύναμο μοντέλο ασθενούς σήματος V<sub>o</sub>=0. Όταν θέσουμε V<sub>o</sub>=0, το ρεύμα που διαρρέει τον πυκνωτή C<sub>c</sub> γίνεται sC<sub>c</sub>V<sub>i2</sub> και έχει τη φορά που φαίνεται στο σχήμα. Επειδή V<sub>o</sub>=0 δε θα έχουμε ρεύμα μέσα από τα R<sub>2</sub> και C<sub>2</sub>. Συνεπώς η εξίσωση ρεύματος στον κόμβο εξόδου δίνει

 $sC_CV_{i2} = G_{m2}V_{i2}$ 

Άρα η συχνότητα του μηδενικού είναι

$$s = \frac{G_{m2}}{C_C}$$

Καθώς η συχνότητα Gm2 στους ενισχυτές CMOS είναι της ίδιας τάξης μεγέθους με τη Gm1, η συχνότητα του μηδενικού θα είναι πολύ κοντά στην ωt. Καθώς το μηδενικό είναι στο δεξί μιγαδικό ημιεπίπεδο η ολίσθηση φάσης που εισάγει θα μειώσει το περιθώριο φάσης και θα επηρεάσει την ευστάθεια του ενισχυτή. Το παραπάνω πρόβλημα μπορεί να λυθεί συμπεριλαμβάνοντας την αντίσταση R σε σειρά με τον πυκνωτή C<sub>c</sub>. Για να βρούμε τη νέα θέση του μηδενικού στη συνάρτηση μεταφοράς θέτουμε V<sub>o</sub>=0. Τότε το ρεύμα που περνάει από τον C<sub>c</sub> είναι V<sub>i2</sub>/(R+1/sC<sub>c</sub>) και η εξίσωση του ρεύματος στον κόμβο εξόδου δίνει

$$\frac{V_{i2}}{R+1/sC_c} = G_{m2}V_{i2}$$

Συνεπώς το μηδενικό είναι σε συχνότητα

$$s = \frac{1}{C_C (1/G_{m2} - R)}$$

[37]

Παρατηρούμε ότι αν επιλέξουμε αντίσταση R =  $1/G_{m_2}$ , το μηδενικό θα πάει σε άπειρη συχνότητα. Μια ακόμα καλύτερη εκλογή είναι να επιλέξουμε R μεγαλύτερη από  $1/G_{m_2}$ . Τότε το μηδενικό τοποθετείται στον αρνητικό άξονα των πραγματικών αριθμών, όπου η ολίσθηση φάσης που εισάγει αυξάνει το περιθώριο φάσης.

Παρόλο που με την προσθήκη της R λύθηκε το πρόβλημα του μηδενικού, ένα άλλο σημαντικό πρόβλημα παραμένει. Αυτό είναι η συχνότητα του δεύτερου πόλου, η οποία δεν είναι πολύ μακριά από την ωt. Συνεπώς ο δεύτερος πόλος δημιουργεί σημαντική ολίσθηση φάσης στη μοναδιαία συχνότητα που μειώνει το περιθώριο φάσης. Θεωρούμε ότι οι πυκνωτές C<sub>2</sub> και C<sub>c</sub> είναι πολύ μεγαλύτεροι από τον C1. Σε αυτή την περίπτωση ο δεύτερος πόλος προσεγγίζεται από την ακόλουθη εξίσωση

$$\omega_{P2} \simeq \frac{G_{m2}}{C_2}$$

Βλέπουμε λοιπόν, ότι για  $C_2$  της ίδιας τάξης με τον  $C_c$  (μπορεί να συμβεί στην περίπτωση σχετικά μεγάλου χωρητικού φορτίου στην έξοδο) ο  $\omega_{P2}$  θα είναι πολύ κοντά στην  $\omega_{P1}$ . Το πρόβλημα μπορεί να λυθεί αυξάνοντας τον πυκνωτή  $C_c$  που σημαίνει μείωση της  $\omega_t$ .

Στο παρακάτω σχήμα φαίνεται το κέρδος τάσης του ενισχυτή που δημιουργήσαμε και το οποίο στις χαμηλές συχνότητες προσεγγίζει τα 11.5 dB και το εύρος λειτουργίας του φτάνει τα 10.90 MHz περίπου. Σε αυτή τη συχνότητα, η οποία αποκαλείται και συχνότητα αποκοπής, το κέρδος είναι μονάδα, δηλαδή από εκεί και έπειτα παύει να υπάρχει ενίσχυση τάσης.



Σχήμα 2.22 Η απόκριση συχνότητας του τελεστικού ενισχυτή

[38]

Ακολουθεί το σχήμα που φαίνεται η ολίσθηση φάσης του ενισχυτή και από το οποίο μπορούμε να διακρίνουμε το περιθώριο φάσης. Στη μοναδιαία λοιπόν συχνότητα βλέπουμε ότι έχουμε 180-92.31= 87.69° περιθώριο φάσης, το οποίο είναι κάπως περιορισμένο και μπορούμε ανάλογα με τις προδιαγραφές να το προσαρμόσουμε αλλάζοντας τις τιμές των C<sub>c</sub> και R.



Σχήμα 2.23 Το περιθώριο φάσης του τελεστικού ενισχυτή

#### 2.2.6 Ρυθμός Ανόδου

Ο ρυθμός ανόδου είναι ένα φαινόμενο που μπορεί να προκαλέσει μη γραμμική παραμόρφωση όταν υπάρχουν μεγάλα σήματα εισόδου. Για παράδειγμα, αν εφαρμοστεί στην είσοδο ένας βηματικός παλμός μεγάλου πλάτους, λόγω της δυναμικής συμπεριφοράς του τελεστικού ενισχυτή, η έξοδος δε θα αλλάξει ακαριαία. Συνεπώς αμέσως μετά την εφαρμογή του παλμού εισόδου, σχεδόν όλη η τάση εισόδου θα εμφανιστεί ως διαφορικό σήμα στην είσοδο του τελεστικού ενισχυτή. Η μεγάλη διαφορική τάση οδηγεί το στάδιο εισόδου σε υπεροδήγηση και δεν ισχύει πλέον το μοντέλο ασθενούς σήματος. Αυτό που πραγματικά συμβαίνει είναι ότι το μισό στάδιο εισόδου αποκόπτει και όλο το ρεύμα περνά από το άλλο μισό.

Ο ρυθμός ανόδου του τελεστικού ενισχυτή CMOS που φαίνεται στο παρακάτω σχήμα δίνεται από τη σχέση

$$SR = \frac{2I}{C_c}$$

Για τη μοναδιαία συχνότητα έχουμε  $ω_t = g_{m1}/C_c = 2I/[(|V_{GS}|-|Vt|)C_c]$ , όπου  $|V_{GS}|$  το μέτρο της τάσης πύλης πηγής των M1 και M2. Συνεπώς ο ρυθμός ανόδου και η μοναδιαία συχνότητα συσχετίζονται ως εξής

 $SR = (V_{GS} - Vt)\omega_t$ 

Συγκρίνοντας την παραπάνω τιμή του ρυθμού ανόδου με την αντίστοιχη για τους τελεστικούς ενισχυτές με BJT, συμπεραίνουμε ότι, αφού το μέγεθος ( $V_{GS}$ -Vt) είναι συνήθως πολύ μεγαλύτερο από ( $4V_T$ ), οι τελεστικοί ενισχυτές CMOS παρουσιάζουν μεγαλύτερους ρυθμούς ανόδου από ότι οι τελεστικοί ενισχυτές με διπολικά τρανζίστορ (για την ίδια  $\omega_t$ ).



Σχήμα 2.24 Ο ρυθμός ανόδου του τελεστικού ενισχυτή

#### 2.2.7 Εναλλακτικές τοπολογίες για τελεστικούς ενισχυτές CMOS

Ο διασταδιακός τελεστικός ενισχυτής είναι μέχρι σήμερα η πιο διαδεδομένη τοπολογία για τη σχεδίαση σε ολοκληρωμένα κυκλώματα πολύ μεγάλης κλίμακας ολοκλήρωσης. Η πιο σημαντική χρήση του είναι στα κυκλώματα διακοπτόμενων πυκνωτών. Ο τελεστικός ενισχυτής δύο σταδίων έχει βέλτιστη λειτουργία στην περίπτωση που το φορτίο είναι κυρίως χωρητικό και αρκετά μικρό (<10pF). Ένα ωμικό φορτίο μειώνει το dc κέρδος τάσης ανοικτού βρόχου. Η ύπαρξη μεγάλου χωρητικού φορτίου προκαλεί τη μετατόπιση προς χαμηλότερες συχνότητες του δευτερεύοντος πόλου, με συνέπεια τη μείωση του περιθωρίου φάσης, γεγονός που μπορεί να οδηγήσει σε ασταθή συμπεριφορά.

Αν ένας CMOS τελεστικός ενισχυτής πρέπει να οδηγήσει μεγάλο φορτίο, όπως οι χωρητικότητες εκτός του ολοκληρωμένου κυκλώματος, πρέπει να εφοδιαστεί με στάδιο εξόδου χαμηλής αντίστασης. Σε αυτή την περίπτωση σε μια τεχνολογία CMOS μπορούν να υλοποιηθούν στάδια εξόδου τάξης AB. Υπάρχουν όμως αρκετές εφαρμογές που δε χρειάζεται μικρή αντίσταση εξόδου, αλλά ενδιαφέρει περισσότερο το υψηλό κέρδος τάσης και η ικανότητα οδήγησης μεγάλων χωρητικών φορτίων χωρίς τη μείωση του περιθωρίου φάσης. Για τέτοιες εφαρμογές η χρήση τοπολογιών τύπου cascode καθώς και η σχεδίαση σε τεχνολογία BiCMOS αποτελούν ελκυστικές λύσεις.

#### Τελεστικός Ενισχυτής CMOS τύπου Cascode

Το κέρδος τάσης ενός τελεστικού ενισχυτή CMOS δυο σταδίων μπορεί να αυξηθεί προσθέτοντας επιπλέον στάδια κέρδους. Η λύση αυτή δεν είναι πρακτική, καθώς η προσθήκη ενός επιπλέον σταδίου αυξάνει την ολίσθηση φάσης και δυσκολεύει την

αντιστάθμιση συχνότητας του κυκλώματος. Μια εναλλακτική λύση είναι η αύξηση του κέρδους των σταδίων που ήδη υπάρχουν, με χρήση της τοπολογίας cascode. Σε αυτήν την περίπτωση η λειτουργία cascode για το διαφορικό ζεύγος, επιτυγχάνεται με τη χρήση δύο ακόμα στοιχείων που δουλεύουν σε συνδεσμολογία κοινής πύλης. Η αντίσταση εξόδου είναι μεγαλύτερη σε σχέση με την αντίστοιχη αντίσταση στην περίπτωση που χρησιμοποιούμε απλό ενισχυτικό στάδιο κατά έναν παράγοντα περίπου 100. Για να επωφεληθούμε από την αύξηση και να προκύψει μεγάλο κέρδος, θα πρέπει να αυξηθεί και η αντίσταση του ενεργού φορτίου. Αυτό μπορεί να επιτευχτεί για παράδειγμα με τη χρήση μιας πηγής ρεύματος Wilson. Η αντίσταση εξόδου του σταδίου εισόδου (R<sub>o</sub>), γίνεται τώρα 100 περίπου φορές μεγαλύτερη από την αντίσταση εξόδου ενός απλού καθρέφτη.

Το κέρδος τάσης του σταδίου εισόδου είναι

$$A_1 = -g_{m1}R_0$$

Αυξάνοντας την αντίσταση R<sub>o</sub> περίπου κατά δύο τάξεις μεγέθους, το A1 αυξάνει με τον ίδιο συντελεστή. Πράγματι ένα τέτοιο στάδιο μπορεί να έχει κέρδος τάσης από 5000 έως 10000.

Ένα σημαντικό μειονέκτημα ενός σταδίου εισόδου όπως αυτό, είναι η σημαντικά μικρότερη περιοχή κοινού σήματος εισόδου σε σύγκριση με την αντίστοιχη περιοχή του απλού ενισχυτή 2 σταδίων. Αυτό οφείλεται στα δύο επιπλέον τρανζίστορ που είναι σε σειρά σε κάθε κλάδο ανάμεσα στις δύο τροφοδοσίες.

Η έξοδος του σταδίου cascode μπορεί να συνδεθεί σε ένα ακόμα στάδιο κέρδους. Σε αυτή την περίπτωση χρησιμοποιείται συνήθως και ένας μετατοπιστής στάθμης. Προφανώς η τεχνική cascode μπορεί να εφαρμοστεί και στο δεύτερο στάδιο σε βάρος όμως της περιοχής τάσης στην έξοδο.

Καθώς από ένα στάδιο cascode είναι εφικτό μεγάλο κέρδος τάσης, για την υλοποίηση του τελεστικού ενισχυτή μπορεί να χρησιμοποιηθεί ένα μόνο στάδιο.

#### Τελεστικός Ενισχυτής CMOS τύπου Αναδιπλωμένου Cascode

Το κύκλωμα αυτό είναι όμοιο με το προηγούμενο, όμως τα τρανζίστορ που βρίσκονται κάτω από τα τρανζίστορ εισόδου αντικαθίστανται με τα συμπληρωματικά τους, αποσυνδέονται από την τάση –VSS, αναδιπλώνονται και συνδέονται στη θετική τάση τροφοδοσίας +VDD, λαμβάνεται το κύκλωμα στο σχήμα 2.25. Σημαντικό είναι να αναφέρουμε ότι στο κύκλωμα αυτό έχουν προστεθεί δύο πηγές ρεύματος. Το κύκλωμα αυτό, που ονομάζεται **αναδιπλωμένο** (folded) **cascode**, έχει παρόμοια λειτουργία με το προηγούμενο κύκλωμα. Εδώ όμως η περιοχή κοινού σήματος είναι μεγαλύτερη, καθώς λιγότερα τρανζίστορ στοιβάζονται μεταξύ των τάσεων τροφοδοσίας. Το κύκλωμα του αναδιπλωμένου cascode χρησιμοποιείται συνήθως ως τελεστικός ενισχυτής ενός σταδίου. Το κέρδος τάσης του είναι A =  $g_{m1}R_o$ , όπου  $R_o$  η αντίσταση εξόδου του.

Ένα πολύ σημαντικό πλεονέκτημα του ενισχυτή αναδιπλωμένου cascode είναι ότι η συχνότητα του επικρατούντος πόλου καθορίζεται από τη συνολική χωρητικότητα στον κόμβο εξόδου, C<sub>L</sub>, όπου η C<sub>L</sub> περιλαμβάνει και τη χωρητικότητα φορτίου. Συγκεκριμένα αν ω<sub>D</sub> είναι η συχνότητα του επικρατούντος πόλου, τότε

$$\omega_D = 1 / C_L R_o$$

[41]



Σχήμα 2.25 Τελεστικός ενισχυτής CMOS αναδιπλωμένου cascode

Συνεπώς η συχνότητα μοναδιαίου κέρδους είναι

$$\omega_t = A\omega_D = \frac{g_{m1}}{C_L}$$

Το κύκλωμα έχει φυσικά δευτερεύοντες πόλους, αλλά είναι σε συχνότητες μεγαλύτερες από ω<sub>t</sub>. Αν αυτό δεν αληθεύει ή το περιθώριο φάσης στη συχνότητα ω<sub>t</sub> δεν επαρκεί, μπορούμε να αυξήσουμε τον πυκνωτή φορτίου έτσι ώστε να μειωθεί η ω<sub>t</sub> και να αυξηθεί το περιθώριο φάσης. Παρατηρούμε ότι στην περίπτωση αυτή η αύξηση του πυκνωτή φορτίου έχει το αντίθετο αποτέλεσμα συγκριτικά με την περίπτωση του διασταδιακού τελεστικού ενισχυτή. Η συγκεκριμένη αυτή ιδιότητα σε συνδυασμό με το γεγονός ότι δε χρειάζεται κανένα ειδικό δίκτυο αντιστάθμισης της συχνότητας καθιστά τον τελεστικό ενισχυτή αναδιπλωμένου cascode κατάλληλο για εφαρμογές υψηλής συχνότητας σε κυκλώματα με διακοπτόμενους πυκνωτές.

Ο ρυθμός ανόδου του τελεστικού αναδιπλωμένου cascode είναι

$$SR = 2I / C_I$$

Ένα ακόμα σημαντικό πλεονέκτημα του κυκλώματος αναδιπλωμένου cascode είναι η μικρότερη ευπάθεια που παρουσιάζει στο θόρυβο υψηλών συχνοτήτων που αναπτύσσεται πάνω στην αρνητική γραμμή τροφοδοσίας (-V<sub>SS</sub>). Η εμφάνιση τέτοιου θορύβου είναι αναπόφευκτη στα VLSI ολοκληρωμένα κυκλώματα, τα οποία περιλαμβάνουν και κυκλώματα με διακόπτες. Για παράδειγμα αναφέρουμε τα κυκλώματα χρονισμού σε φίλτρα

[42]

διακοπτόμενων πυκνωτών. Σε πολλούς τελεστικούς ενισχυτές ο θόρυβος υψηλών συχνοτήτων των γραμμών τροφοδοσίας εμφανίζεται μέσω σύζευξης στην έξοδο του ενισχυτή. Εξετάζοντας τον ενισχυτή δύο σταδίων του σχήματος 2.18, παρατηρούμε γενικά ότι ο θόρυβος υψηλών συχνοτήτων στη γραμμή τροφοδοσίας –VSS εμφανίζεται στην πηγή του M6 και συζευγνύεται στην πύλη του. Στη συνέχεια μέσω του πυκνωτή CC και της μικρής αντίστασης που βρίσκεται σε σειρά με τον πυκνωτή περνάει στην έξοδο. Στον ενισχυτή αναδιπλωμένου cascode δεν υπάρχει αντίστοιχος τρόπος να περάσει θόρυβος στην έξοδο. Συνεπώς ο ενισχυτής αναδιπλωμένου cascode έχει μεγαλύτερο λόγο απόρριψης θορύβου στις γραμμές τροφοδοσίας (PSRR – power supply rejection ratio) από ότι ο τελεστικός ενισχυτής δύο σταδίων.

Ένα μειονέκτημα που παρουσιάζει ο τελεστικός ενισχυτής αναδιπλωμένου cascode είναι η περιορισμένη περιοχή σήματος εξόδου, καθώς σε κάθε κλάδο μεταξύ της εξόδου και των γραμμών τροφοδοσίας υπάρχουν δύο τρανζίστορ αντί του ενός στον ενισχυτή CMOS δύο σταδίων.

#### Τελεστικός Ενισχυτής BiCMOS τύπου Αναδιπλωμένου Cascode

Για να μπορέσουμε να αυξήσουμε το εύρος ζώνης του ενισχυτή αναδιπλωμένου cascode οι συχνότητες των δευτερευόντων πόλων πρέπει να αυξηθούν. Συνήθως ο δευτερεύων πόλος με τη χαμηλότερη συχνότητα είναι αυτός που εμφανίζεται στην είσοδο του σταδίου κοινής βάσης Q5-Q6. Συγκεκριμένα η αντίσταση στον κόμβο που συνδέει το M1 με το Q5 (και αντίστοιχα το M2 με το Q6) είναι περίπου ίση με 1/gm<sub>Q5</sub> (που είναι ίση με 1/gm<sub>Q6</sub>). Συνεπώς αν CP1 είναι η συνολική χωρητικότητα σε καθένα από τους δύο αυτούς κόμβους, η συχνότητα του πόλου που προκύπτει μπορεί να εκφραστεί ως εξής

$$V^{+}$$

$$M_{12}$$

$$M_{11}$$

$$M_{9}$$

$$M_{10}$$

$$M_{1}$$

$$M_{7}$$

$$M_{8}$$

$$R_{08}$$

$$V_{0}$$

$$\omega_P = g_{mQ5} / C_{P1}$$

Σχήμα 2.26 Τελεστικός ενισχυτής BiCMOS αναδιπλωμένου cascode

[43]

Καθώς είναι πολύ πιθανό να λάβουμε πολύ μεγαλύτερες τιμές διαγωγιμότητας χρησιμοποιώντας διπολικά τρανζίστορ (BJT) σε σύγκριση με τις τιμές που λαμβάνουμε από τα MOSFET, η συχνότητα ωΡ του δευτερεύοντος πόλου μπορεί να αυξηθεί χρησιμοποιώντας στάδια κοινής βάσης με BJT στη θέση των σταδίων κοινής πύλης με MOSFET. Το αποτέλεσμα είναι ο BiCMOS ενισχυτής του παραπάνω σχήματος. Σε αυτή την περίπτωση όπως αυξήθηκε η ωΡ, μπορεί, χωρίς να αλλάξει ο πυκνωτής φορτίου CL (δε φαίνεται στο σχήμα), να αυξηθεί αντίστοιχα και η ωτ με την προϋπόθεση ότι το πρώτο στάδιο θα έχει μεγαλύτερη διαγωγιμότητα gm1.

Τα κυκλώματα BiCMOS συνδυάζουν το αυξημένο εύρος ζώνης με τα πλεονεκτήματα των σταδίων εισόδου με MOSFET, τα οποία είναι: η σχεδόν άπειρη αντίσταση εισόδου, τα μηδενικά ρεύματα πόλωσης εισόδου και ο μεγαλύτερος αριθμός ανόδου.

# ΚΕΦΑΛΑΙΟ 3

# ΤΕΛΕΣΤΙΚΟΣ ΕΝΙΣΧΥΤΗΣ ΜΕ RAIL-TO-RAIL ΣΤΑΔΙΟ ΕΙΣΟΔΟΥ

#### 3.1 ΣΤΑΔΙΑ ΕΙΣΟΔΟΥ (εισαγωγή)

Τα στάδια εισόδου του τελεστικού ενισχυτή έχουν ως σκοπό να αναγνωρίζουν τη διαφορική τάση εισόδου. Αυτή η διαδικασία επηρεάζεται από σήματα παρεμβολής όπως η τάση εκτροπής, η πόλωση και ο θόρυβος. Το επίπεδο αυτών των σημάτων προσθετικής παρεμβολής καθορίζει την ευαισθησία του ενισχυτή. Η σχεδίαση του σταδίου εισόδου πρέπει να στοχεύει σε χαμηλές τιμές αυτών των σημάτων παρεμβολής, με χαμηλή παράλληλα κατανάλωση ρεύματος και ένα μεγάλο εύρος rail-to-rail να είναι διαθέσιμο για σήματα κοινού τρόπου. Για την τάση εκτροπής και την πόλωση έχουμε ήδη αναφερθεί σε προηγούμενο κεφάλαιο.

#### 3.2 ΘΟΡΥΒΟΣ

Ο θόρυβος μπορεί να θεωρηθεί σαν μια διακύμανση της πόλωσης και εκτροπής εισόδου. Γι αυτό το λόγο, οι ίδιες τεχνικές μπορούν να χρησιμοποιηθούν και εδώ, για την απομόνωση και την εξισορρόπηση του θορύβου. Η εξισορρόπηση βέβαια βοηθάει λιγότερο στο πρόβλημα του θορύβου εξαιτίας του τυχαίου χαρακτήρα του.

#### 3.2.1 Τεχνικές απομόνωσης θορύβου

Μια ισοδύναμη εν σειρά πηγή τάσης φασματικού θορύβου Vn και μια ισοδύναμη παράλληλη πηγή ρεύματος φασματικού θορύβου In στη θύρα εισόδου ενός ενισχυτή, αντιπροσωπεύουν όλες τις πηγές θορύβου ενός γραμμικού ενισχυτή. Συχνά μας δίνεται η αίσθηση για το ποσό του θορύβου, αν συγκρίνουμε το θόρυβο με αυτόν μιας αντίστασης. Γι αυτό το λόγο, μεταφράζουμε την τάση θορύβου με αυτή μιας ισοδύναμης εν σειρά αντίστασης  $R_{eqs} = V_n^2/4kT$  και το ρεύμα θορύβου με αυτό μια ισοδύναμης εν παραλλήλω αντίστασης  $R_{eqs} = 4kT/I_n^2$ .



Σχήμα 3.1 Πηγές θορύβου σε απλό στάδιο εισόδου

[45]

Το πρώτο βήμα για σχεδίαση χαμηλού θορύβου είναι δημιουργήσουμε τάση και ρεύμα θορύβου όσο το δυνατόν μικρότερα. Αυτό σημαίνει R<sub>eqs</sub> χαμηλή και R<sub>eqp</sub> υψηλή.

Στα FET τρανζίστορ βρίσκουμε ισοδύναμη εν σειρά αντίσταση θορύβου  $Z_{eqs} = \delta/g_m$  με δ  $\approx 2/3$ . Ο ισοδύναμος παράλληλος αντιστάτης θορύβου αντιπροσωπεύει την απομόνωση της πύλης από τη πύλη οξειδίου. Αυτή η αντίσταση είναι πολύ υψηλή. Μια πρακτική τιμή της  $r_{eqs}$  είναι της τάξης των 500Ω και της  $r_{eqp}$  είναι της τάξης 100 MΩ στις χαμηλές συχνότητες. Επιπρόσθετα των δοθέντων τιμών θορύβου, πρέπει να λάβουμε υπόψη τον θόρυβο 1/f ο οποίος κυριαρχεί στα διπολικά τρανζίστορ στο εύρος συχνοτήτων σχεδόν κάτω από τα 100 Hz.

Στα CMOS τρανζίστορ η τιμή του 1/f κάτω από τα 10 KHz είναι τόσο υψηλή, που αυτά τα τρανζίστορ δεν χρησιμοποιούνται στα στάδια εισόδου ενισχυτών χαμηλού θορύβου, εκτός αν κάποιος ψαλιδιστής χρησιμοποιηθεί για τη μετατροπή σημάτων χαμηλής συχνότητας σε σήματα υψηλότερης συχνότητας. Η τάση θορύβου των CMOS τρανζίστορ είναι αντιστρόφως ανάλογη της ρίζας της επιφάνειας της πύλης.

Το δεύτερο βήμα στη χαμηλού θορύβου σχεδίαση είναι να προσαρμόσουμε την αναλογία του  $V_n$  και  $I_n$  στη αντίσταση σήματος εισόδου  $R_s$ .

Η συνολική συμπεριφορά θορύβου μπορεί να περιγραφεί από τον παράγοντα F. Αυτός ο παράγοντας μπορεί να υπολογιστεί ως η συνολική διαθέσιμη ισχύς θορύβου της πηγής Pns αυξημένη από την ισοδύναμη ισχύ θορύβου  $P_n = V_n I_n$  του ενισχυτή διαιρούμενη από την ισχύ θορύβου της πηγής P<sub>ns</sub>.

$$F = \frac{P_{ns} + P_n}{P_{ns}} = \frac{\left(V_{ns}^2 + V_n^2 + I_n^2 R_s^2\right) / 4R_s}{V_{ns}^2 / 4R_s}$$

$$F = 1 + \left(V_n^2 / 4R_s + I_n^2 R_s / 4\right) / kT = 1 + R_{eqs} / R_s + R_s / R_{eqp}$$

$$F_{min} = 1 + V_n I_n / 2kT = 1 + 2\sqrt{R_{eqs} / R_{eqp}}$$

Η ελάχιστη τιμή του F μπορεί να βρεθεί επιλέγοντας μια βέλτιστη τιμή για την αντίσταση πηγής

$$R_{sopt} = V_n / I_n = \sqrt{\mathbf{R}_{eqs} \mathbf{R}_{eqp}}$$

Με μια ισοδύναμη εν σειρά και εν παραλλήλω αντίσταση, αντίστοιχα  $R_{eqs} = V_n^2/4kT$  και  $R_{eqp} = 4kT/I_n^2$ .

Αυτό έχει νόημα υπό την προϋπόθεση ότι η πηγή ισχύος  $P_s = V_s^2/Rs$  δεν μειώνεται. Έτσι, η βελτιστοποίηση προσθέτοντας μια εν σειρά αντίσταση ή εφαρμόζοντας έναν παράλληλο αντιστάτη στην πηγή, χειροτερεύει το διαθέσιμο σήμα ισχύος της πηγής.

Ως παράδειγμα μπορούμε να διαλέξουμε το ρεύμα πόλωσης των ενεργών διατάξεων εισόδου, μεγαλύτερο ή μικρότερο κατά τέτοιο τρόπο, ώστε να επιτευχθεί καλύτερη βελτιστοποίηση.

#### 3.2.2 Τεχνικές εξισορρόπησης

Ο θόρυβος ενός εξισορροπημένου σταδίου εισόδου περιγράφεται από τις παρακάτω εξισώσεις στην περίπτωση ενός συμμετρικού κυκλώματος πηγής (α=1/2).

$$F = 1 + \left( V_n^2 / 2R_{sd} + I_n^2 R_{sd} / 8 \right) / kT = 1 + 2R_{eqs} / R_{sd} + R_{sd} / 2R_{eqp}$$
$$F_{min} = 1 + V_n I_n / 2kT = 1 + 2\sqrt{R_{eqs} / R_{eqp}}$$

Me  $R_{sd\,opt} = 2V_n / I_n = 2\sqrt{R_{eqs} R_{eqp}}$ 



Σχήμα 3.2 Πηγές θορύβου του εξισορροπημένου σταδίου εισόδου

Για ασύμμετρη πηγή (α=1) με εξισορροπημένο κύκλωμα εισόδου βρίσκουμε:

$$F = 1 + \left( V_n^2 / 2R_{sd} + I_n^2 R_{sd} / 4 \right) / kT = 1 + 2R_{eqs} / R_{sd} + R_{sd} / 2R_{eqp}$$

$$F_{\min} = 1 + V_n I_n / 2kT = 1 + 2\sqrt{2 R_{eqs} / R_{eqp}}$$

Me 
$$R_{sd\,opt} = \sqrt{2}V_n / I_n = \sqrt{2R_{eqs}R_{eqp}}$$

Στην περίπτωση ασύμμετρης πηγής (α=1) η συνεισφορά θορύβου μιας πηγής ρεύματος πολλαπλασιάζεται με την πλήρη αντίσταση της πηγής. Στην περίπτωση συμμετρικής πηγής τα ρεύματα θορύβου και των δύο πηγών πολλαπλασιάζονται με το μισό της αντίστασης της πηγής και μετά προστίθενται ως ρίζα τετραγώνων. Αυτό καταλήγει σε χαμηλότερο θόρυβο κατά έναν παράγοντα  $\sqrt{2}$ .

Η λειτουργία χαμηλού θορύβου με F < 2 είναι εφικτή σε τιμές του  $R_{sd}$  μεταξύ της ισοδύναμης εν σειρά αντίστασης θορύβου  $R_{eqs}$  και της ισοδύναμης εν παραλλήλω αντίστασης θορύβου  $R_{eqp}$ .

#### Συμπεράσματα

Από το σύνολο των παραπάνω εξισώσεων, βγάζουμε το συμπέρασμα, ότι ο ελάχιστος συντελεστής θορύβου  $F_{min}$  του εξισορροπημένου σταδίου εισόδου με συμμετρικό κύκλωμα πηγής ισούται με αυτόν του ενός σταδίου τρανζίστορ, ενώ η χρήση ενός ασύμμετρου κυκλώματος πηγής μαζί με εξισορροπημένο στάδιο εισόδου οδηγεί σε  $\sqrt{2}$  μεγαλύτερη τιμή του ελάχιστου παράγοντα θορύβου. Αυτό το συμπέρασμα ισχύει μόνο όταν το διαθέσιμο σήμα ισχύος του κυκλώματος της πηγής είναι ίσο στις δύο περιπτώσεις.

Εξίσου και ίσως πιο σημαντικό από την εξισορρόπηση είναι η κατάλληλη επιλογή των ρευμάτων πόλωσης των διατάξεων εισόδου, έτσι ώστε οι ισοδύναμές τους εν σειρά και εν παραλλήλω αντιστάσεις τους R<sub>eqs</sub> και R<sub>eqp</sub> να τοποθετούνται γεωμετρικά γύρω από την αντίσταση πηγής R<sub>s</sub>.

Η χαμηλού θορύβου σχεδίαση υπονοεί ότι το στάδιο εισόδου θα έχει ένα επαρκώς υψηλό κέρδος, έτσι ώστε ο θόρυβος από τα άλλα στάδια να έχει αμελητέα επιρροή στις ισοδύναμες πηγές θορύβου στην είσοδο.

#### **3.3 RAIL-TO-RAIL ΣΤΑΔΙΑ ΕΙΣΟΔΟΥ ΤΟΥ ΤΕΛΕΣΤΙΚΟΥ ΕΝΙΣΧΥΤΗ**

#### 3.3.1 Εισαγωγή

Η τάση στη σύγχρονη εποχή είναι η διαρκής προσπάθεια για μείωση της κατανάλωσης ενέργειας στα ολοκληρωμένα κυκλώματα, πράγμα που απαιτεί σχεδίαση κυκλωμάτων με μικρότερες τάσεις τροφοδοσίας. Η μείωση αυτή βέβαια εκτός από το ευεργετικό αποτέλεσμα της μείωσης της κατανάλωσης ενέργειας, έχει και κάποια ανεπιθύμητα αποτελέσματα, όπως για παράδειγμα η μείωση του εύρους τάσης εξόδου (output swing) και της γραμμικότητας του ενισχυτή. Για την αντιμετώπιση αυτών των προκλήσεων χρησιμοποιούνται κάποιες εξειδικευμένες τεχνικές κατά τη σχεδίαση του τελεστικού ενισχυτή. Μια τέτοια διαδεδομένη λύση είναι η σχεδίαση ενός σταδίου εισόδου που εκμεταλλεύεται όλο το εύρος των τάσεων τροφοδοσίας, στην οποία θα αναφερόμαστε στη συνέχεια με τον όρο rail-to-rail.

Υπάρχουν δύο βασικές συνδεσμολογίες για εφαρμογές τελεστικών ενισχυτών:

- Αναστρέφουσα συνδεσμολογία και
- Μη Αναστρέφουσα συνδεσμολογία

Μια ειδική υποπερίπτωση της μη αναστρέφουσας συνδεσμολογίας είναι ο ακόλουθος τάσης.



Αναστρέφουσα συνδεσμολογία Μη Αναστρέφουσα συνδεσμολογία Ακόλουθος τάσης

Σχήμα 3.3 Είδη συνδεσμολογίας τελεστικών ενισχυτών

Παρακάτω παρατίθεται το εύρος της τάσης εξόδου σε αναστρέφουσα και μη συνδεσμολογία.

Συνδεσμολογία	Εύρος λειτουργίας τάσης εισόδου κοινού σήματος	Εύρος λειτουργίας τάσης εξόδου
Αναστρέφουσα	≈0	Rail-to-rail
Μη Αναστρέφουσα	R1/(R1+R2)* Vsup	Rail-to-rail
Ακόλουθος Τάσης	Rail-to-rail	Rail-to-rail

Από τον παραπάνω πίνακα παρατηρούμε ότι για την αναστρέφουσα συνδεσμολογία, η είσοδος rail-to-rail δεν είναι απαραίτητη. Αλλά για τη μη αναστρέφουσα συνδεσμολογία, απαιτείται ικανοποιητικό εύρος λειτουργίας τάσης εισόδου κοινού σήματος, ιδιαίτερα για έναν ακόλουθο τάσης ο οποίος λειτουργεί ως buffer εξόδου.

Το στάδιο εισόδου ενός τελεστικού ενισχυτή αποτελείται από ένα διαφορικό ζεύγος, όπως ήδη γνωρίζουμε. Υπάρχουν δύο είδη διαφορικών ζευγών.

Vi+ ~ Vi-



Διαφορικό ζεύγος εισόδου Ρ-τύπου

Διαφορικό ζεύγος εισόδου Ν-τύπου

#### Σχήμα 3.4 Διαφορικά ζεύγη

Τα διαφορικά ζεύγη λειτουργούν ως εξής για τα διάφορα επίπεδα τάσης εισόδου κοινού σήματος.

[49]



Σχήμα 3.5 Διαφορικό ζεύγος Ρ-τύπου



Σχήμα 3.6 Διαφορικό ζεύγος εισόδου Ν-τύπου



Όταν συνδέσουμε αυτά τα δύο ζεύγη παράλληλα παίρνουμε ένα πλήρες rail-to-rail εύρος.

#### Σχήμα 3.7 Απλό Ν-Ρ συμπληρωματικό στάδιο εισόδου

#### 3.3.2 Διαγωγιμότητα συναρτήσει Vicm



Σχήμα 3.8 Διάγραμμα διαγωγιμότητας συναρτήσει της κοινής τάσης εισόδου

Av to 
$$K = \frac{1}{2} K P_N (\frac{W}{L})_N = \frac{1}{2} K P_P (\frac{W}{L})_P$$

Kai  $I_N = I_P = I_{TAIL}$ 

Τότε gm<sub>N</sub> = gm<sub>P</sub> = gm =  $\sqrt{2KI_{TAIL}}$ 

**Περιοχή 1 (Region I)**: Όταν το  $V_{icm}$  είναι κοντά στην αρνητική τροφοδοσία, λειτουργεί μόνο το P κανάλι. Το N κανάλι είναι στην αποκοπή επειδή η  $V_{GS}$  του είναι μικρότερη από τη Vt. Η συνολική διαγωγιμότητα του διαφορικού ζεύγους είναι gm<sub>T</sub>=gm<sub>P</sub>=gm.

**Περιοχή 2 (Region II)**: Όταν το  $V_{icm}$  είναι στο μεσαίο εύρος τιμών, και τα δύο ζεύγη άγουν. Η συνολική διαγωγιμότητα είναι gm<sub>T</sub> gm<sub>P</sub> +gm<sub>N</sub>=**2**gm

**Περιοχή 3 (Region III)**: Όταν το  $V_{icm}$  είναι κοντά στη θετική τροφοδοσία, λειτουργεί μόνο το Ν κανάλι. Η συνολική διαγωγιμότητα του διαφορικού ζεύγους είναι gm<sub>T</sub>=gm<sub>N</sub>=gm.

Από το σχήμα γίνεται ξεκάθαρο ότι η διαγωγιμότητα του σταδίου εισόδου κυμαίνεται από gm σε 2gm, δηλαδή η διακύμανση φτάνει το 100%, κάτι που είναι ανεπιθύμητο όπως θα δούμε στη συνέχεια.

#### 3.3.3 Σταθερή διαγωγιμότητα

Όπως είδαμε στην προηγούμενη εικόνα η συνολική διαγωγιμότητα μπορεί να διαφέρει μέχρι και δύο φορές από το εύρος κοινού τρόπου. Για έναν τελεστικό ενισχυτή, η **σταθερή** διαγωγιμότητα είναι πολύ σημαντική για τη λειτουργικότητά του.

Ως παράδειγμα, θα αναλύσουμε έναν απλό CMOS τελεστικό ενισχυτή 2 σταδίων. Το μοντέλο του ενισχυτή φαίνεται στην παρακάτω εικόνα.



Σχήμα 3.9 Μοντέλο CMOS ενισχυτή 2 σταδίων

Η συνάρτηση μεταφοράς του ενισχυτή δίνεται από τον εξής τύπο:

$$A(s) \approx \frac{g_{m1}g_{m2}(1-s\frac{C_m}{g_{m2}})}{s^2 C_L C_m + s C_m g_{m2} + g_{o1}g_L} = A_0 \frac{1-s\frac{1}{z}}{s^2 \frac{1}{p_1 p_2} + s\frac{1}{p_1} + 1}$$

Όπου  $A_0 = \frac{g_{m1}g_{m2}}{g_{o1}g_L}$ , το οποίο είναι το DC κέρδος του ενισχυτή.

$$p1 = \frac{GBW}{A_0} = \frac{g_{m1} / C_m}{A_0}$$
,  $p2 = \frac{g_{m2}}{C_L}$  kal  $z = \frac{g_{m2}}{C_m}$ 

 $p_1$  και  $p_2$  είναι ο κυρίαρχος πόλος και δευτερεύοντας πόλος αντίστοιχα και  $p_1 << p_2$ .

z είναι το μηδενικό που παράγεται από το υψηλής συχνότητας μονοπάτι μέσω του Cm.

GBW είναι το γινόμενο κέρδους-εύρους ζώνης (Gain-Bandwidth) ή αλλιώς η μοναδιαία συχνότητα του ενισχυτή που δίνεται από τη σχέση:

Παρατηρούμε λοιπόν ότι το GBW αλλάζει ανάλογα με το gm<sub>1</sub>! Αν το gm1 διπλασιάζεται, τότε διπλασιάζεται και το GBW !!!

Για να διασφαλίσουμε την ευστάθεια του ενισχυτή, πρέπει να διατηρήσουμε και επαρκές περιθώριο φάσης. Συνήθως, ορίζουμε το  $p_2$  να είναι 2,5 φορές το GBW. Υποθέτοντας ότι  $C_m=C_L/2$ , τότε  $z=2p_2=5\times GBW$ .

Μπορούμε να αλλάξουμε το gm αλλάζοντας κάποιες παραμέτρους του σταδίου εισόδου. Υποθέτουμε ότι σχεδιάζουμε έναν ενισχυτή με επαρκές περιθώριο φάσης όταν το gm<sub>1</sub> είναι μικρό (το οποίο είναι τώρα το gm). Αυτό είναι:

$$p2 = \frac{g_{m2}}{C_L} = 2,5GBW_{LOW} = 2,5\frac{g_{m1,LOW}}{C_m} = 2,5\frac{gm}{C_m}$$

Όταν το gm1 = gm παίρνουμε επαρκές περιθώριο φάσης το οποίο διασφαλίζει την ευσταθή λειτουργία του ενισχυτή.

Όταν το gm<sub>1</sub> φτάσει τη μέγιστή του τιμή, δηλαδή 2gm, τότε το GBW διπλασιάζεται και το περιθώριο φάσης μειώνεται αισθητά. Αυτό μπορεί να οδηγήσει σε αστάθεια τον ενισχυτή και να γίνει ταλαντωτής.

Μια λύση είναι να δημιουργήσουμε επαρκές περιθώριο φάσης όταν το gm<sub>1</sub> = 2gm, σχεδιάζοντας τον ενισχυτή ως εξής:

$$p2 = \frac{g_{m2}}{C_L} = 2,5GBW_{HIGH} = 2,5\frac{g_{m1,HIGH}}{C_m} = 5\frac{gm}{C_m}$$

Αυτό σημαίνει ότι ωθούμε το gm<sub>2</sub> σε διπλάσια τιμή από την αρχική του. Αυτό συνεπάγεται περισσότερη ισχύ και μπορεί να φτάσει τον ενισχυτή στα όρια λειτουργίας του, πράγμα που είναι ανεπιθύμητο. Μπορούμε να σχεδιάσουμε έτσι έναν ενισχυτή μόνο με το 50% του GBW που επιτρέπει η εκάστοτε διαδικασία.

Έτσι η διακύμανση της διαγωγιμότητας του σταδίου εισόδου δεν είναι επιθυμητή, γιατί αποτρέπει την ιδανική αντιστάθμιση συχνότητας του ενισχυτή. Υπάρχουν και άλλα αρνητικά αποτελέσματα της κυμαινόμενης διαγωγιμότητας. Για παράδειγμα, μπορεί να παράγει περαιτέρω αρμονική παραμόρφωση εξαιτίας του μεταβαλλόμενου κέρδους τάσης.

Έστω ότι έχουμε έναν ενισχυτή τάσης με ανάδραση και κυμαινόμενη διαγωγιμότητα.



Σχήμα 3.10 Μοντέλο τελεστικού ενισχυτή με ανάδραση

[53]

Υποθέτουμε ότι το κέρδος ανοιχτού βρόχου του τελεστικού ενισχυτή είναι A<sub>ol</sub>(s) και η συνάρτηση μεταφοράς της ανάδρασης είναι H<sub>FB</sub>(s). Το κέρδος κλειστού βρόχου του ενισχυτή είναι:

$$H_{FB} = \frac{R_2}{R_1 + R_2}$$

Στην πράξη, το κέρδος κλειστού βρόχου του ενισχυτή στο δεξί σχήμα δίνεται από:

$$A_{CL}(s) = \frac{1}{H_{FB}(s) + \frac{1}{A_{OL}(s)}}$$
, όπου  $H_{FB} = \frac{R_2}{R_1 + R_2}$ 

Η  $A_{CL}(s)$  αλλάζει αν η  $A_{OL}(s)$  αλλάζει με την τάση εισόδου, αν και σε μικρότερο βαθμό, η οποία αλλαγή εισάγει μη γραμμική παραμόρφωση στην έξοδο, ειδικά στις υψηλές συχνότητες όπου η  $A_{OL}(s)$  είναι μικρή.

Συνοψίζοντας όλα τα παραπάνω γίνεται εμφανές ότι η διαγωγιμότητα του σταδίου εισόδου πρέπει να είναι **σταθερή** σε όλο το φάσμα λειτουργίας του ενισχυτή μας. Για αυτό είναι απαραίτητη η σωστή σχεδίαση του σταδίου εισόδου του τελεστικού ενισχυτή, η οποία στην περίπτωσή μας θα περιλαμβάνει ένα σταθερής διαγωγιμότητας N-P συμπληρωματικό στάδιο εισόδου και το οποίο θα αναλυθεί παρακάτω.

#### 3.3.4 Τεχνικές για συμπληρωματικό N-P στάδιο εισόδου rail-to-rail

Υπάρχουν πολλές δομές στη βιβλιογραφία που αφορούν rail-to-rail στάδια εισόδου σταθερής διαγωγιμότητας, οι σημαντικότερες εκ των οποίων είναι:

- Στάδια εισόδου, με τρανζίστορ εισόδου που δουλεύουν στην ασθενή αντιστροφή και χρησιμοποιούν συμπληρωματικό κύκλωμα ρεύματος για να διατηρούν σταθερό το άθροισμα του Ι<sub>N</sub> και Ι<sub>P</sub>.
- Κύκλωμα τετραγωνικής ρίζας που κρατάει το άθροισμα ( $\sqrt{I_p} + \sqrt{I_n}$ ) σταθερό.
- Κυκλώματα που χρησιμοποιούν διακόπτες ρεύματος για να αλλάξουν το ρεύμα ουράς του διαφορικού ζεύγους εισόδου.
- Η δομή hex-pair που ελέγχει τα ρεύματα ουράς των backup ζευγών.
- Το κύκλωμα επιλογής ελάχιστης/μέγιστης τιμής για να άγουμε το ρεύμα εξόδου του διαφορικού ζεύγους με μεγαλύτερο ρεύμα, όπως επίσης και μεγαλύτερη gm, στο επόμενο στάδιο.
- Κύκλωμα ηλεκτρονικής διόδου Zener για να διατηρήσουμε το άθροισμα  $V_{GSn} + \left| V_{GSp} \right|$  σταθερό.
- Κύκλωμα μετατόπισης στάθμης DC για να αλλάξουμε τη στάθμη της DC τάσης εισόδου.

Υπάρχουν φυσικά και άλλες τεχνικές οι οποίες δε θα αναλυθούν στο συγκεκριμένο κείμενο. Είναι σημαντικό να επισημάνουμε, ότι υποθέτουμε ότι ο νόμος τετραγώνου της χαρακτηριστικής των MOS τρανζίστορ στην ισχυρή αντιστροφή και στην περιοχή κορεσμού ισχύει. Επίσης πρέπει να σημειώσουμε ότι σε εφαρμογές με τρανζίστορ πολύ μικρού καναλιού, ο τετραγωνικός νόμος δεν ακολουθείται επακριβώς, πράγμα που οδηγεί σε διαφορετικά του αναμενόμενου αποτελέσματα στις εξομοιώσεις μας.

Εμείς θα αναλύσουμε το κύκλωμα εισόδου που κρατάει το άθροισμα ( $\sqrt{I_p} + \sqrt{I_n}$ ) σταθερό.

Για ένα διαφορικό ζεύγος εισόδου, χρησιμοποιώντας προσέγγιση 1<sup>ης</sup> τάξης έχουμε:  $gm = \sqrt{2K_P(W/L)I_D} = \sqrt{K_P(W/L)I_{TAIL}}$ 

Όπου Ι<sub>ΤΑΙΙ</sub> είναι το ρεύμα ουράς του διαφορικού ζεύγους. Μπορούμε να αλλάξουμε το gm αλλάζοντας το ρεύμα ουράς του διαφορικού ζεύγους.

Η συνολική διαγωγιμότητα του σταδίου εισόδου είναι:  $gm_T = gm_N + gm_P = \sqrt{KP_N(W/L)_N I_N} + \sqrt{KP_P(W/L)_P I_P}$ 

An  $KP_N(W/L)_N = KP_P(W/L)_P = 2 K$ raipnoume  $gm_T = gm_N + gm_P = \sqrt{2K}(\sqrt{I_N} + \sqrt{I_P})$ 

Για να κρατήσουμε το gm<sub>T</sub> σταθερό, αρκεί να κρατήσουμε το  $(\sqrt{I_N} + \sqrt{I_P})$  σταθερό. Το ακόλουθο σχήμα είναι η υλοποίηση του rail-to-rail σταδίου εισόδου με κύκλωμα πόλωσης τετραγωνικής ρίζας.



Σχήμα 3.11 Ν-Ρ συμπληρωματικό στάδιο εισόδου με κύκλωμα τετραγωνικής ρίζας



Σχήμα 3.12 Απλοποιημένη εκδοχή του προηγούμενου κυκλώματος

Στο χρωματιστό τετράγωνο είναι το κύκλωμα τετραγωνικής ρίζας του ρεύματος. Παρακάτω ακολουθεί η ανάλυση του κυκλώματος.

1) 
$$V_{SG,M123} + V_{SG,M125} = V_{SG,M121} + V_{SG,M124} = const$$
  
 $V_{SG} = \sqrt{\frac{2I_D}{KP_P(W/L)}} + |V_{TP}|$ ,  $\mu\epsilon (W/L)_{M125} = (W/L)_{M123} = (W/L)_{M125,123}$   
 $E \tau \sigma i \sqrt{\frac{2I_{D,M123}}{KP_P(W/L)}} + |V_{TP}| + \sqrt{\frac{2I_{D,M125}}{KP_P(W/L)}} + |V_{TP}| = const$  to onoio είναι  
 $\sqrt{I_{D,M123}} + \sqrt{I_{D,M125}} = const$   
2)  $I_N + I_{SW} = I_{b7} = I_b$ ,  $I_{D,M122} + I_{SW} = I_{b1} = I_b$  και  $I_{D,M122} = I_{D,M125} \rightarrow I_N = I_{D,M125}$   
3)  $I_{D,M123} + I_{D,M126} = I_{b6} = I_b$  και  $I_{D,M126} + I_P = I_{b2} = I_b \rightarrow I_P = I_{D,M123}$   
4) Από τις σχέσεις 1. και 3. Παίρνουμε  $\sqrt{I_N} + \sqrt{I_P} = const 2$ 

 $\sqrt{I_N} + \sqrt{I_P} = 2\sqrt{I_{D,M121,124}} = 2\sqrt{I_{ref}}$ 

#### 3.3.5 Αρχή Λειτουργίας

Τα τρανζίστορ εισόδου δουλεύουν στην περιοχή ισχυρής αντιστροφής. Το κύκλωμα τετραγωνικής ρίζας Μ121-Μ125 διατηρεί το άθροισμα των τετραγωνικών ριζών των ρευμάτων ουράς των ζευγών εισόδου και κατ' επέκταση τη διαγωγιμότητα σταθερά. Ο διακόπτης ρεύματος, M111, συγκρίνει την κοινού τρόπου τάση εισόδου με την V<sub>b3</sub> και αποφασίζει ποιο μέρος του ρεύματος Ι<sub>b7</sub> θα εκτραπεί προς το κύκλωμα τετραγωνικής ρίζας. Στο εύρος λειτουργίας τάσης κοινού τρόπου από V<sub>dd</sub> μέχρι –V<sub>ss</sub>+1,8V λειτουργεί μόνο το N ζεύγος. Ο διακόπτης ρεύματος Μ111 είναι στην αποκοπή και έτσι το ρεύμα ουράς του ζεύγους Ν καναλιού  $I_N$  ισούται με  $I_{b7}$ =4lref=20μΑ. Το άθροισμα των τάσεων πύλης-πηγής του Μ123 και του Μ125 είναι ίσο με την τάση αναφοράς που παράγεται από τα Μ121 και M124. Εφόσον το ρεύμα που περνάει μέσω του M125 είναι ίσο με Ι<sub>N</sub> τότε και το ρεύμα μέσω του M123 ισούται με το ρεύμα ουράς Ι<sub>P</sub> του ζεύγους καναλιού P. Μπορεί να υπολογιστεί ότι η τετραγωνική ρίζα του Ι<sub>P</sub> δίνεται από  $\sqrt{I_P} = 2\sqrt{I_{ref}} - \sqrt{I_N}$ και υποθέτουμε ότι τα Μ121 και Μ125 είναι ταιριασμένα. Στο εύρος λειτουργίας κοινού τρόπου από –V<sub>ss</sub>+1,2V μέχρι V<sub>ss</sub> μόνο το P καναλιού ζεύγος λειτουργεί. Σε αυτό το εύρος το ρεύμα Ib7=4Iref=20μΑ ρέει διαμέσου του διακόπτη ρεύματος προς το κύκλωμα τετραγωνικής ρίζας. Έτσι, το ρεύμα διαμέσου του Μ125 είναι σχεδόν μηδενικό, το οποίο σημαίνει ότι η τάση πύλης-πηγής είναι μικρότερη από την τάση κατωφλίου του. Αν το ρεύμα διαμέσου του M123 είναι μεγαλύτερο από 4Iref=20μA, το M126 που χρησιμοποιείται για περιορισμό του ρεύματος, περιορίζει το ρεύμα του Μ123 σε 4lref=20μΑ και το εκτρέπει στο ζεύγος Ρ καναλιού. Μπορεί να υπολογιστεί ότι η διαγωγιμότητα του σταδίου εισόδου και κατ' επέκταση η μοναδιαία συχνότητα, είναι σταθερές μέσα στο rail-to-rail εύρος κοινού τρόπου. Η gm καθορίζεται από

$$gm = 2\sqrt{2KIref}$$
 όπου  $K = \frac{1}{2}KP_N(\frac{W}{L})_N = \frac{1}{2}KP_P(\frac{W}{L})_P$ .

Το αθροιστικό κύκλωμα M21-M24 προσθέτει τα σήματα εξόδου του συμπληρωματικού σταδίου εισόδου και σχηματίζει την τάση εξόδου στον κόμβο #20. Το κύκλωμα είναι αρκετά πολύπλοκο και βασίζεται στον τετραγωνικό νόμο των MOS τρανζίστορ. Θα πρέπει να επισημάνουμε ότι για εφαρμογές με τρανζίστορ πολύ μικρού καναλιού, ο τετραγωνικός νόμος δεν ακολουθείται επακριβώς, πράγμα που οδηγεί σε μεγάλο σφάλμα της συνολικής διαγωγιμότητας.

# 3.3.6 Σχεδίαση rail-to-rail τελεστικού ενισχυτή στο πρόγραμμα εξομοίωσης ADS

Θα προσπαθήσουμε να σχεδιάσουμε έναν τελεστικό ενισχυτή με στάδιο εισόδου rail-torail, τον οποίο θα υλοποιήσουμε στο σχεδιαστικό πρόγραμμα ADS. Ο τελεστικός ενισχυτής θα έχει τις εξής προδιαγραφές.

Τροφοδοσία (Vsup)	±1.65 V
Αντίσταση φορτίου (R <sub>L</sub> )	20ΚΩ
Χωρητικότητα φορτίου (C <sub>L</sub> )	20pF
Κέρδος DC (Α <sub>ν0</sub> )	≥60dB
Γινόμενο Gain Bandwidth (GBW)	≥1MHz
Περιθώριο Φάσης (ΡΜ)	≥50°
Στάδιο εισόδου (CMR)	Rail-to-rail
Ρυθμός Ανόδου (SR)	≥2V/µS
Στάδιο Εξόδου	Class A



Σχήμα 3.13 Το μπλοκ διάγραμμα του 2 σταδίων τελεστικού ενισχυτή

Έχουμε προσθέσει σε σύγκριση με την εικόνα της σελίδας 52 την αντίσταση Rz, η οποία χρησιμοποιείται για την ακύρωση του μηδενικού που παράγεται από την χωρητικότητα  $C_m$ . Όταν Rz=1/gm<sub>2</sub>, το μηδενικό ακυρώνεται και η συνάρτηση μεταφοράς του ενισχυτή δίνεται από την παρακάτω σχέση:

$$A(s) \approx \frac{g_{m1}g_{m2}}{s^2 C_L C_m + s C_m g_{m2} + g_{o1}g_L} = \frac{A_0}{s^2 + \frac{1}{p_1 p_2} + s \frac{1}{p_1} + 1}$$

Όπου 
$$A_0 = \frac{g_{m1}g_{m2}}{g_{o1}g_L}$$
,  $p_1 = \frac{GBW}{A_0} = \frac{g_{m1}/C_m}{A_0}$ ,  $p_2 = \frac{g_{m2}}{C_L}$ 

Kal  $GBW = \frac{g_{m1}}{C_m}$ 

To rail-to-rail στάδιο εισόδου του ενισχυτή φαίνεται στην εικόνα της σελίδας 56. Το δεύτερο στάδιο, ή αλλιώς στάδιο εξόδου του ενισχυτή, (M220 και M<sub>b6</sub>) είναι ένας απλός αντιστροφέας με αντιστάθμιση συχνότητας Miller (C<sub>m</sub> και M221). Το M221 είναι ένα MOSFET που λειτουργεί στη γραμμική περιοχή, αναλαμβάνοντας το ρόλο της αντίστασης Rz. Το M<sub>b6</sub> λειτουργεί σαν πηγή ρεύματος.



Σχήμα 3.14 Στάδιο εξόδου του ενισχυτή

# Διαδικασία Σχεδιασμού

#### 3.3.6.1 Ρεύμα ουράς και τρανζίστορ εισόδου

 $GBW(rad / s) = \frac{g_{m1}}{C_m}, \quad \text{θεωρούμε } C_m = 1/2 C_L \text{ και παίρνουμε}$ g<sub>m1</sub>=GBW×C<sub>m</sub>=2π×1MHz×10pF=62,8 μA/V

Για να αφήσουμε περιθώριο για το GBW, θεωρούμε  $g_{m1}$ =80 μΑ/V

$$SR = \frac{T_{TAIL}}{C_m}$$
, έτσι

Ι<sub>ΤΑΙΙ</sub>=SR×Cm=2V/μS×10pF=20μΑ, θεωρούμε Ι<sub>ΤΑΙΙ</sub> **=25μΑ** 

Για το Ρ ζευγάρι

$$(W/L)_{P-PAIR} = \frac{g_{m1}^{2}}{2K_{PP}I_{D}} = \frac{g_{m1}^{2}}{K_{PP}I_{TAIL}} = \frac{(80\mu A/V)^{2}}{1.9346 \times 10^{-5} A/V^{2} \times 25\mu A} = 13,23$$

Επιλέγουμε τελικά (W/L)<sub>P-PAIR</sub>=16.

Για να κάνουμε το Ν ζεύγος συμμετρικό με το Ρ, παίρνουμε:

[59]

$$\begin{split} K_{PN}(\frac{W}{L})_{N-PAIR} &= K_{PP}(\frac{W}{L})_{P-PAIR} \text{ , έτσι} \\ (\frac{W}{L})_{N-PAIR} &= (\frac{W}{L})_{P-PAIR} \frac{K_{PP}}{K_{PN}} = 16 \times \frac{1,9346 \times 10^{-5} A/V^2}{7,3584 \times 10^{-5} A/V^2} = 4,207 \text{ kai επιλέγουμε} \\ (\frac{W}{L})_{N-PAIR} &= 4 \end{split}$$

Για τις πηγές ρεύματος  $I_{b1}$ ,  $I_{b2}$ ,  $I_{b3}$ ,  $I_{b4}$ ,  $I_{b6}$  και  $I_{b7}$ , έχουν όλες την ίδια τιμή  $I_{TAIL}$ =25μΑ.

To Iref είναι Ι<sub>ΤΑΙL</sub>/4=6,25μΑ.

#### 3.3.6.2 Διακόπτης Ρεύματος Μ111

Το M111 λειτουργεί στην περιοχή του κόρου όταν είναι ενεργοποιημένο και στην αποκοπή όταν είναι απενεργοποιημένο, όσο η τάση κοινού τρόπου παίρνει τιμές από την αρνητική έως τη θετική τροφοδοσία.

Η V<sub>GS</sub> αυτού του τρανζίστορ διακόπτη, ελέγχει το πλάτος της περιοχής μετάβασης του ρεύματος σε σχέση με την τάση κοινού τρόπου. Υπάρχουν μερικά μειονεκτήματα όμως, όταν η περιοχή αυτή έχει στενά όρια. Επιλέγουμε V<sub>dsat,M111</sub>=0,5V όταν όλο το ρεύμα I<sub>b7</sub> ρέει διαμέσου του M111.

$$\left(\frac{W}{L}\right)_{M111} = \frac{2I_D}{K_{PN}V_{dsat,M111}^2} = \frac{2 \times 25 \,\mu\text{A}}{7,3584 \times 10^{-5} \,A/V^2 \times (0,5V)^2} = 2,718$$

Θεωρούμε  $(\frac{W}{L})_{M111} = 3$ 

#### 3.3.6.3 Κύκλωμα τετραγωνικής ρίζας, Μ121-Μ126

Πρέπει να επιλέξουμε ένα κατάλληλο σημείο λειτουργίας για αυτό το μέρος του κυκλώματος για να πάρουμε μια καλή χαρακτηριστική καμπύλη. Αν η τάση υπεροδήγησης V<sub>ov</sub>=V<sub>dsat</sub>=(V<sub>GS</sub>-V<sub>T</sub>) είναι πολύ μικρή, το MOSFET μπορεί να δουλεύει στην περιοχή μετάβασης, η οποία είναι μεταξύ των περιοχών ισχυρής και ασθενούς αντιστροφής. Εάν η V<sub>ov</sub> είναι πολύ μεγάλη, εξαιτίας της ταχύτητας του φαινομένου του κορεσμού, η IDS-VDS χαρακτηριστική μπορεί να γίνει πιο γραμμική από τετραγωνική που είναι κανονικά, γεγονός που θα εισάγει κάποιο σφάλμα στα αποτελέσματα.

Επιλέγουμε Vov=0,3V,

$$\left(\frac{W}{L}\right)_{M121\sim M125} = \frac{2I_D}{K_{PP}V_{dsat}^2} = \frac{2\times 25\mu A}{1,9346\times 10^{-5}A/V^2\times (0,3V)^2} = 28,72$$

Επιλέγουμε 
$$(\frac{W}{L})_{M121\sim M125} = 28$$

Το M126 είναι ένα τρανζίστορ μετατόπισης στάθμης και ως εκ τούτου το μέγεθός του δεν είναι κρίσιμο, οπότε επιλέγουμε  $(\frac{W}{L})_{M126} = 28$ 

#### 3.3.6.4 Αθροιστικό κύκλωμα, M21-M24,M211 και M212

Τα M3 και M21 καθώς και το ρεύμα πόλωσης  $I_{b2}$  διαμορφώνουν μια δομή αναδιπλωμένου cascade, καθώς επίσης και τα M4 και M22 και το ρεύμα πόλωσης  $I_{b3}$ . Παρόλο που το ρεύμα ηρεμίας μέσω του M21 (M22) είναι  $I_{TAIL}/2$ , το μέγιστο ρεύμα θα είναι  $I_{TAIL}$ .

Θεωρούμε τη V<sub>dsat</sub> του M21 (M22) ότι είναι 0,25V όταν άγει I<sub>TAIL</sub>, οπότε παίρνουμε

$$\left(\frac{W}{L}\right)_{M21,M22} = \frac{2I_D}{K_{PP}V_{dsat}^2} = \frac{2 \times 25 \,\mu\text{A}}{1,9346 \times 10^{-5} \,A/V^2 \times (0,25V)^2} = 41,3522$$

Επιλέγουμε  $(\frac{W}{L})_{M \, 21, M \, 22} = 40$ 

Παρομοίως για το M23 (M24) παίρνουμε  $(\frac{W}{L})_{M23,M24} = 12$ 

Το μέγιστο ρεύμα υποδοχής του Μ211 και Μ212 είναι 2 ΙτΑΙΙ. Παίρνουμε

$$(\frac{W}{L})_{M\,211,M\,212} = 24$$

#### 3.3.6.5 Το στάδιο εξόδου Μ220 και Μ221

Για να έχουμε εύρος τάσης εξόδου από τη μία τροφοδοσία έως την άλλη (rail-to-rail), το ελάχιστο ρεύμα πόλωσης θα πρέπει να είναι

$$I_{D,BIAS,\min} = I_{RL,\max} = \frac{Vdd}{R_L} = \frac{1,65V}{20K\Omega} = 82,5\mu A$$

Για να αφήσουμε περιθώριο, επιλέγουμε το ρεύμα πόλωσης 100μΑ.

Για να έχουμε rail-to-rail εύρος από  $V_{dd}$ -0,2V έως - $V_{ss}$ +0,2V όπως απαιτείται από τις απαιτήσεις σχεδίασης, πρέπει να έχουμε μικρή  $V_{dsat}$  για το M220. Έτσι επιλέγουμε  $V_{dsat,M220}$ =0,2V και η γεωμετρική αναλογία του M220 δίνεται από

$$\left(\frac{W}{L}\right)_{M220} = \frac{2I_D}{K_{PN}V_{dsat}^2} = \frac{2 \times 100 \,\mu A}{7,3584 \times 10^{-5} \,A/V^2 \times (0,2V)^2} = 67,95$$

Επιλέγουμε  $(\frac{W}{L})_{M\,220} = 68$ 

Σε αυτό το σημείο θα ελέγξουμε αν το gm2 μπορεί να ικανοποιήσει το απαιτούμενο περιθώριο φάσης ή όχι. Πρέπει  $p_2 = \frac{g_{m2}}{C_I} \ge 2,5 GBW$ 

Ας υπολογίσουμε πρώτα το gm<sub>2</sub>,

$$g_{m2} = \sqrt{2I_D K_{PN} (\frac{W}{L})_{M220}} = \sqrt{2 \times 100 \,\mu A \times 7,3584 \times 10^{-5} \,A/V^2 \times 68} = 1000,3 \,\mu A/V$$

Έτσι

$$p_2 = \frac{g_{m2}}{C_L} = \frac{1000, 3\mu A/V}{20\,pF} = 50,02 \times 10^6 \,rad \,/\,s = 7,96 MHz \ge 2,5 GBW = 2,5 MHz$$

Άρα η απαίτηση για επαρκές περιθώριο φάσης πληρείται επαρκώς. Στην πραγματικότητα, αν αγνοήσουμε τους άλλους, υψηλότερης συχνότητας, μη κυρίαρχους πόλους, μπορούμε να υπολογίσουμε το περιθώριο φάσης ως εξής:

Για το M221, το οποίο δουλεύει στην τριοδική περιοχή και με το σώμα του συνδεδεμένο στην αρνητική γραμμή τροφοδοσίας, παίρνουμε τη V<sub>τ</sub> ως:

$$V_{T,M221} = V_{TO} + \gamma \left(\sqrt{2|\varphi_F| - V_{BS,M221}} - \sqrt{2|\varphi_F|}\right)^{V_{BS,M221} = -V_{GS,M220}} VTO + \gamma \left(\sqrt{2|\varphi_F| - V_{GS,M220}} - \sqrt{2|\varphi_F|}\right)$$
  
= 0,6443V + 0.7003V<sup>1/2</sup> +  $\left(\sqrt{0,7V + (0.2 + 0,6443)V} - \sqrt{0,7V}\right) = 0,9286V$   
W

$$\left(\frac{W}{L}\right)_{M\,221} = \frac{g_{m2}}{K_{PN}(V_{\sup} - V_{T,M\,221} - V_{GS,M\,220})} = 8,903$$

Επιλέγουμε  $\left(\frac{W}{L}\right)_{M221} = 9$ 

#### 3.3.6.6 Τάσεις πολώσεως Vb1,Vb3 και Vb4

 $V_{b1}$ 

Υποθέτουμε ότι η πτώση τάσης για την πηγή ρεύματος Ib1 είναι 0,4V,

$$\left| V_{GS,M122} \right| = \sqrt{\frac{2I_D}{K_{PP}(W/L)_{M122}}} + \left| V_{T,M122} \right| = 1.209V$$

[62]

Institutional Repository - Library & Information Centre - University of Thessaly 02/06/2024 16:22:19 EEST - 18.116.87.75

Έτσι 
$$V_{b1} = V_{drop,I_{b1}} + \left| V_{GS,M122} \right| = 1,61V$$

 $V_{b2}$ ,  $V_{b3}$  και  $V_{b4}$ 

 $V_{b2} = V_{drop, I_{b7}} + V_{GS, M111} = 1,67V$ 

 $V_{b3} = V_{drop,M\,211} + V_{GS,M\,23} = 1,44V$ 

 $V_{b4} = V_{drop,I_{b2}} + V_{GS,M122} = 1,55V$ 

Επειδή στην εξομοίωσή μας θα χρησιμοποιήσουμε ιδανικές πηγές ρεύματος και όχι τρανζίστορ, θα θέσουμε όλες τις τάσεις στα 1,65V εκτός της V<sub>b3</sub>.

Παρακάτω ακολουθούν το κύκλωμα που υλοποιήθηκε στο πρόγραμμα ADS καθώς και κάποια αποτελέσματα από τις εξομοιώσεις που έγιναν στο κύκλωμα.

# Το Τελικό Κύκλωμα



Σχήμα 3.15 Το κύκλωμα του rail-to-rail τελεστικού ενισχυτή στο ADS

# Τελικά Αποτελέσματα – Σχολιασμός



Σχήμα 3.16 Η καμπύλη κέρδους τάσης



Σχήμα 3.17 Η καμπύλη περιθωρίου φάσης

[64]



Σχήμα 3.18 Η τάση εξόδου

Το κύκλωμα δουλεύει με τάσεις τροφοδοσίας στα ±1.65V και όχι στα 1.8V που είναι και η ονομαστική τάση των τρανζίστορ που παρέχει η βιβλιοθήκη που χρησιμοποιήσαμε. Επίσης το μέγεθος των τρανζίστορ είναι μεγαλύτερο από την τεχνολογία των 0.18μm που χρησιμοποιεί η βιβλιοθήκη, λόγω της συγκεκριμένης σχεδίασης που επιλέχθηκε. Οι πηγές ρεύματος στο κύκλωμα είναι ιδανικές και δεν χρησιμοποιήθηκαν τρανζίστορ που δουλεύουν με τέτοιο τρόπο, με σκοπό τη βελτίωση των αποτελεσμάτων. Το μέγεθος του πυκνωτή C<sub>m</sub> είναι πολύ μεγάλο για μια τέτοιου είδους εφαρμογή και επιλέχθηκε τελικά μικρότερο από αυτό της ανάλυσης. Λόγω των παραπάνω παρατηρούνται κάποια σφάλματα στα αποτελέσματα των εξομοιώσεων τα οποία όμως είναι εντός των επιθυμητών ορίων.

Σε ότι αφορά το κέρδος τάσης παρατηρούμε ότι στις χαμηλές συχνότητες ο ενισχυτής μας παρουσιάζει κέρδος τάσης που αγγίζει σχεδόν τα 80dB. Η συχνότητα μοναδιαίου κέρδους φτάνει τα 5.954MHz πράγμα που σημαίνει ότι έχουμε δημιουργήσει έναν πολύ καλό ενισχυτή που λειτουργεί σε μεγάλο εύρος συχνοτήτων.

Το περιθώριο φάσης είναι και αυτό αρκετά μεγάλο και ίσο με 180° – 1.866° =178.134°, πράγμα που σημαίνει ότι με τέτοια χαρακτηριστικά ο ενισχυτής μας είναι αρκετά δύσκολο να γίνει ασταθής και να παρουσιάσει ταλαντωτική συμπεριφορά.

Όσον αφορά την τάση εξόδου παρατηρούμε ότι έχουμε ενισχυμένη έξοδο σε σχέση με την είσοδο και άρα ο ενισχυτής μας λειτουργεί κανονικά.

# ΚΕΦΑΛΑΙΟ 4

# **ΣΥΜΠΕΡΑΣΜΑΤΑ**

Η χρήση των τελεστικών ενισχυτών είναι πλέον καθολική και μπορούμε να πούμε ότι σχεδόν σε όλες τις εφαρμογές όπου χρησιμοποιούνται ηλεκτρονικά κυκλώματα, υπάρχει και ένας τελεστικός ενισχυτής. Είναι λοιπόν απαραίτητη η αναλυτική μελέτη αυτού του κυκλώματος, αλλά και η μελέτη σταδίων εισόδου που εξασφαλίζουν καλή λειτουργία σε διάφορα επίπεδα τάσης, καθώς η σημερινή τεχνολογία επιβάλλει τη χρήση πολύ χαμηλών τάσεων λειτουργίας.

Μελετώντας τα κυκλώματα του τελεστικού ενισχυτή συμπεραίνουμε ότι για τη σωστή και εύρυθμη λειτουργία αυτού του τύπου ηλεκτρονικών κυκλωμάτων, απαιτείται προσεκτική σχεδίαση και επίσης πρέπει να ληφθούν σοβαρά υπόψη η μη ιδανικότητες της εκάστοτε τεχνολογίας.

Πιο συγκεκριμένα στην προσομοίωση του κυκλώματος τελεστικού ενισχυτή στο ADS παρατηρήσαμε ότι κάποια από τα αποτελέσματά μας είναι διαφορετικά από αυτά που είχαν υπολογιστεί θεωρητικά. Αυτό οφείλεται κυρίως σε παραδοχές και συμβιβασμούς που έχουν γίνει προκειμένου να πλησιάσουμε τα θεωρητικά αποτελέσματα. Παρόλα αυτά, βλέπουμε πως ο ενισχυτής μας λειτουργεί κανονικά, έχει μεγάλο κέρδος τάσης, καθώς και μεγάλο περιθώριο φάσης και μπορεί να λειτουργεί σε πολύ χαμηλές τάσεις τροφοδοσίας της τάξης του 1.65 V.

# ΒΙΒΛΙΟΓΡΑΦΙΑ

- Adel S. Sedra/Kenneth C. Smith, Μικροηλεκτρονικά κυκλώματα, Τόμος Α' και Β', Αθήνα 1994
- Γράσσος Αθανάσιος, Διπλωματική Εργασία «Σχεδίαση τελεστικού Ενισχυτή», Παμεπιστήμιο Πατρών, Πάτρα 2010
- Ορεινός Χρήστος, Διπλωματική Εργασία « Σχεδίαση CMOS τελεστικού ενισχυτή με rail-to-rail στάδιο εισόδου στην ασθενή αναστροφή για εφαρμογές χαμηλής κατανάλωσης, ΕΜΠ, Αθήνα Οκτώβριος 2003
- 4) Rien Beal, Master Thesis " A low-voltage Rail-to-Rail amplifier with constant and improved process robustness", Iowa State University, Ames Iowa 2009
- 5) Edgar Sanchez-Siencio, Rail-to-Rail Opamp, Texas A&M University, TAMU, AMSC
- 6) Johan H. Huijsing, Operational Amplifiers Theory and Design, Kluwer Academic Publishers, Boston 2001
- 7) J P Silver, Basic Two Stage unbuffered Opamp Example, <u>www.rfic.co.uk</u>
- 8) MOSFET Operational Amplifier Introduction, RF, RFIC & Microwave Theory, Design, www.rfic.co.uk
- 9) Jae-Seung Lee, Jun Hyun Bae, Ho-Young Kim, Ji-Yong Um, Jae-Yoon Sim, Hong June Park, A Design Guide of 3-stage CMOS Operation Amplifier with Nested GM-C Frequency Compensation, Hyojadond Korea 2007
- 10) M.G. Guvench, Design, Simulation and Testing of MOSIS Fabricated CMOS Operational Amplifiers for Class Projects in an Analog I.C. Design Course, University of Southern Main, Gorham
- 11) Boaz Shem-Tov, Mücahit Kozak, and Eby G. Friedman, A high-speed cmos op-amp design technique Using negative miller capacitance
- 12) Αλέξανδρος Ζαχαράτος, Διπλωματική Εργασία «Σχεδίαση CMOS Ενισχυτή Χαμηλού Θορύβου 5GHz », Πανεπιστήμιο Θεσσαλίας, Βόλος 2011