

# ΠΑΝΕΠΙΣΤΗΜΙΟ ΘΕΣΣΑΛΙΑΣ

## ΠΟΛΥΤΕΧΝΙΚΗ ΣΧΟΛΗ ΤΜΗΜΑ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ



Υλοποίηση αλγορίθμου χωροθέτησης ολοκληρωμένων κυκλωμάτων με μη γραμμική μέθοδο βελτιστοποίησης

Implementation of integrated circuit placement algorithm with nonlinear optimization method

**Διπλωματική εργασία**

**Μπούσδρας Σ. Γεώργιος**

**Επιβλέποντες Καθηγητές:** Σταμούλης Γεώργιος  
Καθηγητής

Ευμορφόπουλος Νέστωρ  
Επικουρος Καθηγητής

ΒΟΛΟΣ, 14 Οκτωβρίου 2015



Copyright © Bousdras S. Georgios, 2015  
All rights reserved.

## Ευχαριστίες

Με την περάτωση της παρούσας εργασίας θα ήθελα να ευχαριστήσω τους επιβλέποντες καθηγητές της διπλωματικής εργασίας κ. Γεώργιο Σταμούλη και κ. Νέστωρ Ευμορφόπουλο για την εμπιστοσύνη που έδειξαν στο πρόσωπο μου, την άριστη συνεργασία και την συνεχή καθοδήγηση. Επίσης, θα ήθελα να ευχαριστήσω τους συνεργάτες του Εργαστηρίου Ε5 για την υποστήριξη τους και τις παρεμβάσεις τους.

Τέλος, οφείλω ένα μεγάλο ευχαριστώ στην οικογένεια μου και τους φίλους μου για την αμέριστη υποστήριξη και την ανεκτίμητη βοήθεια που μου παρείχαν τόσο κατά την διάρκεια των σπουδών μου όσο και κατά την εκπόνηση της διπλωματικής μου εργασίας.

Μπούσδρας Γεώργιος  
Βόλος, 2015

## Περίληψη

Η συνεχής αύξηση των στοιχείων που απαιτούνται σε ένα σύγχρονο κύκλωμα δυσκολεύει το έργο των εργαλείων χωροθέτησης λόγω του μεγάλου όγκου στοιχείων που έχει να διαχειριστεί. Η πολυπλοκότητα των κυκλωμάτων και ο χρόνος περάτωσης της χωροθέτησης είναι βασικοί παράγοντες και οδηγούν στην εύρεση νέων αλγορίθμων. Στο πλαίσιο αυτής της διπλωματικής εργασίας μελετούμε τον αλγόριθμο χωροθέτησης ePlace που βασίζεται σε μη γραμμική μέθοδο βελτιστοποίησης.



## Περιεχόμενα

Κεφάλαιο 1 .....	7
1.1 Βασικές έννοιες .....	7
1.2 Εργαλεία EDA (Electronic Design Automation) .....	7
1.3 Ιστορία του EDA.....	8
1.4 Τομείς εφαρμογής του EDA .....	9
Κεφάλαιο 2.....	10
<b>ΡΟΗ ΣΧΕΔΙΑΣΗΣ ΟΛΟΚΛΗΡΩΜΕΝΩΝ ΚΥΚΛΩΜΑΤΩΝ .....</b>	<b>10</b>
2.1 Ροή σχεδίασης ολοκληρωμένων κυκλωμάτων .....	10
2.2 Φυσική Σχεδίαση (Physical Design) .....	13
2.2 Χωροθέτηση – Placement .....	15
2.2.1 Εισαγωγή.....	15
2.2.2 Η σημασία της χωροθέτησης ( Placement ).....	15
2.2.3 Ροή χωροθέτησης(Placement Flow) .....	16
2.3 Ορισμός του προβλήματος.....	17
2.3.1 Αντικείμενο της χωροθέτησης.....	18
2.4 Αξιολόγηση της χωροθέτησης .....	19
2.5 Προσεγγίσεις και αλγόριθμοι τοποθέτησης.....	20
Κεφάλαιο 3 .....	21
<b>ePlace αλγόριθμος χωροθέτησης.....</b>	<b>21</b>
Εισαγωγή .....	21
3.1 Βασικές έννοιες .....	21
3.2 Ορισμός Global Placement.....	22
3.3 Ομαλοποίηση του wirelength .....	22
3.4 Συνάρτηση πυκνότητας.....	23
3.5 Διατύπωση μη γραμμικής βελτιστοποίησης .....	23
3.6 Συνάρτηση ηλεκτροστατικού μοντέλου eDensity .....	24
3.7 Εξίσωση Poisson’s και αριθμητική επίλυση .....	24
3.7.1 Γρήγορος αριθμητικός υπολογισμός με φασματική μέθοδο .....	25
3.7.2 Τοπική ομαλότητα πλέγματος .....	26
3.8 Μη γραμμική βελτιστοποίηση .....	27
Κεφάλαιο 4 .....	28
<b>Υλοποίηση αλγορίθμου .....</b>	<b>28</b>
4.1 Η ροή του αλγορίθμου .....	28
4.2 Υπολογισμός παραμέτρων.....	29

4.3 Global Placement .....	31
Κεφάλαιο 5 .....	32
5.1 Πειραματικά αποτελέσματα .....	32
Κεφάλαιο 6 .....	33
<b>Μελλοντικές Επεκτάσεις.....</b>	<b>33</b>
<b>Βιβλιογραφία .....</b>	<b>34</b>



## Συντομογραφίες

EDA Electronic Design Automation  
HPWL Half Perimeter Wire Length  
WA Weighted Average  
FFT Fast Fourier Transformer

# Κεφάλαιο 1

Στο κεφάλαιο αυτό θα αναφερθούμε στα εργαλεία που χρησιμοποιούνται για την αυτοματοποιημένη σχεδίαση EDA (Electronic Design automation).

## 1.1 Βασικές έννοιες

Η σχεδίαση ολοκληρωμένων κυκλωμάτων (Integrated Circuit – IC Design) αφορά την παραγωγή κυκλωματικών στοιχείων όπως οι μικροεπεξεργαστές (microprocessors), FPGA( Field Programmable Gate Array), μνήμες(RAM/ROM memories, flash memories) και ASICs(Application Specific Integrated Circuits). Η πολυπλοκότητα που παρουσιάζουν τα σύγχρονα ολοκληρωμένα κυκλώματα καθώς και η πολυεπίπεδη σχεδίαση τους απαιτούν την χρήση δισεκατομμυρίων τρανζίστορ. Η συνεχώς αυξανόμενες απαιτήσεις της αγοράς για παραγωγή ολοκληρωμένων κυκλωμάτων στο μικρότερο δυνατό χρόνο καθώς και η συνεχόμενη αύξηση των τρανζίστορ έχει οδηγήσει στη χρήση αυτοματοποιημένων εργαλείων σχεδίασης( Automated Design Tools) που επιταχύνουν την διαδικασία.

Η χρησιμοποίηση τέτοιων εργαλείων έχει γίνει αναγκαία για την πραγματοποίηση όλων των βημάτων που απαιτούνται για την δημιουργία ενός ολοκληρωμένου κυκλώματος και η αυτοματοποιημένη ηλεκτρονική σχεδίαση συμβάλει σημαντικά στην εξέλιξη των ολοκληρωμένων κυκλωμάτων.

## 1.2 Εργαλεία EDA (Electronic Design Automation)

Με τον όρο EDA tools αναφερόμαστε σε μια κατηγορία εργαλείων λογισμικού για τον σχεδιασμό και την υλοποίηση ηλεκτρονικών συστημάτων όπως είναι τα ολοκληρωμένα κυκλώματα. Για την πλήρη σχεδίαση ενός ολοκληρωμένου κυκλώματος χρειάζεται ένα σύνολο τέτοιων λογισμικών και με συγκεκριμένη σειρά επιτυγχάνεται το επιθυμητό αποτέλεσμα.

## 1.3 Ιστορία του EDA

Πριν την ανάπτυξη των EDA εργαλείων, ο σχεδιασμός των ολοκληρωμένων κυκλωμάτων υλοποιούνταν με το χέρι. Ο σχεδιασμός βασιζόταν στην γραφική απεικόνιση του κυκλώματος και πιο συγκεκριμένα στην τροποποίηση της ηλεκτρικής περιγραφής του κυκλώματος στη γραφική αναπαράσταση του. Μια από τις πιο γνωστές εταιρίες της πρώιμης αυτής περιόδου, ήταν η Calma η οποία δημιούργησε το format GDSII το οποίο χρησιμοποιείται έως και σήμερα.

Στη δεκαετία του '70 ξεκίνησε η ανάπτυξη των πρώτων εργαλείων για την κατάλληλη χωροθέτηση ενός κυκλώματος και στα μέσα της ίδιας δεκαετίας οι προγραμματιστές άρχισαν να αυτοματοποιούν όχι μόνο τη σύνταξη αλλά και την σχεδίαση. Τα πρακτικά των επιστημονικών συνεδρίων εκείνης της εποχής παρουσιάζουν ανάγλυφα τις καινοτομίες που εισήχθησαν στην ροή σχεδίασης ολοκληρωμένων κυκλωμάτων και αποτέλεσαν το υπόβαθρο για την περαιτέρω έρευνα στον τομέα τα χρόνια που ακολούθησαν.

Τα πρώτα εργαλεία EDA εμφανίστηκαν εντός του ακαδημαϊκού περιβάλλοντος. Ένα από τα πιο δημοφιλή εργαλεία εκείνης της εποχής ήταν το VLSI Tools Tarball το οποίο αναπτύχθηκε στο πανεπιστήμιο του Berkley το οποίο στην ουσία ήταν μια συλλογή από εφαρμογές σε περιβάλλον UNIX για τον σχεδιασμό VLSI συστημάτων.

Στην δεκαετία του '80 ξεκινάει η χρήση EDA εργαλείων από τις βιομηχανίες. Οι μεγαλύτερες εταιρείες του κλάδου ανέπτυσαν εργαλεία αυτής της κατηγορίας για ιδίαν χρήση με αδύνατη την απόκτηση τους από άλλους χρήστες. Παρατηρώντας τη σημασία των εργαλείων αυτών καθώς και το τεχνολογικό και οικονομικό ενδιαφέρον που παρουσιαζόταν, πολύ σχεδιαστές αποφάσισαν την δημιουργία αυτόνομων εταιρειών με αποκλειστικό σκοπό την δημιουργία EDA εργαλείων. Την ίδια δεκαετία και συγκεκριμένα το 1986 και το 1987 αναπτύχθηκαν δυο γλώσσες υψηλού επιπέδου περιγραφής υλικού, η Verilog και η VHDL. Η χρήση τους ήταν άμεση και οδήγησε στην δημιουργία των πρώτων εργαλείων λογικής σύνθεσης.

Οι σύγχρονες ροές σχεδίασης ολοκληρωμένων κυκλωμάτων αποτελούνται πλέον από πολλαπλά βήματα, σε κάθε ένα από τα οποία γίνεται χρήση του κατάλληλου εργαλείου. Το αρχικό στάδιο της ροής είναι η δημιουργία μιας περιγραφής του κυκλώματος βάσει κάποιας HDL σε επίπεδο κελιών, τα οποία είναι τεχνολογικά ανεξάρτητα. Στην συνέχεια, ο σχεδιαστής παρέχει τις κατάλληλες τεχνολογικές βιβλιοθήκες για την επιτυχή και λεπτομερή προσομοίωση του κυκλώματος. Στο τελευταίο στάδιο παρέχονται στον σχεδιαστή οι τελικές προδιαγραφές για τις συνθήκες λειτουργίας του κυκλώματος.

## 1.4 Τομείς εφαρμογής του EDA

Οι κυριότεροι τομείς για την σχεδίαση ενός ολοκληρωμένου κυκλώματος για τους οποίους έχουν αναπτυχθεί και εφαρμοστεί εργαλεία EDA είναι οι παρακάτω.

- ΣΧΕΔΙΑΣΜΟΣ (Design)
  - High Level Synthesis
  - Logic Synthesis
  - Schematic Capture
  - Layout
  
- ΠΡΟΣΟΜΟΙΩΣΗ (Simulation)
  - Logic Simulation
  - Behavioral Simulation
  - Hardware Emulation
  
- ΑΝΑΛΥΣΗ ΚΑΙ ΕΠΙΛΗΘΕΥΣΗ (Analysis and Verification)
  - Functional Verification
  - Formal Verification
  - Equivalence Checking
  - Static Timing Analysis
  - Physical Verification
  
- ΚΑΤΑΣΚΕΥΗ (Manufacturing)
  - Mask Data Preparation
    - ◆ Mask Generation
    - ◆ Automatic Test Pattern Generation
    - ◆ Built-In Self-Test

## Κεφάλαιο 2

### ΡΟΗ ΣΧΕΔΙΑΣΗΣ ΟΛΟΚΛΗΡΩΜΕΝΩΝ ΚΥΚΛΩΜΑΤΩΝ

Στο κεφάλαιο αυτό θα μελετήσουμε τη ροή που ακολουθείται για την σχεδίαση ενός ολοκληρωμένου κυκλώματος, καθώς και τις μεθόδους και τα επιμέρους τμήματα που απαιτούνται.

#### 2.1 Ροή σχεδίασης ολοκληρωμένων κυκλωμάτων

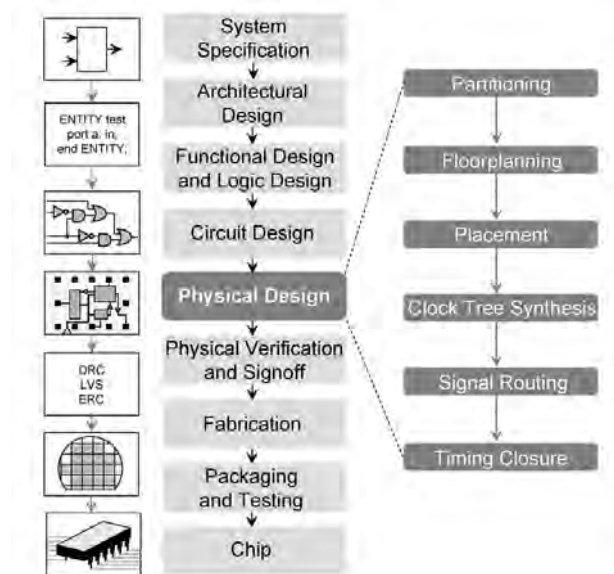
Η Ροή σχεδίασης απαιτεί την χρήση ενός συνόλου EDA εργαλείων με συγκεκριμένη σειρά, ώστε να επιτευχθεί ο επιθυμητός σχεδιασμός του ολοκληρωμένου κυκλώματος.

Για την σχεδίαση ολοκληρωμένων κυκλωμάτων στηριζόμαστε σε 3 βασικά βήματα τα οποία διαιρούνται σε επιμέρους τμήματα.

Τα τρία κύρια βήματα είναι τα εξής:

1. **System Level Design** – ορισμός και περιγραφή του συστήματος με μια γλώσσα υψηλού επιπέδου.
2. **RTL Design** – μετατροπή προδιαγραφών σε επίπεδο RTL. Περιγράφει την ακριβή συμπεριφορά του ολοκληρωμένου κυκλώματος καθώς και των διασυνδέσεων του με εισόδους και εξόδους.
3. **Physical Design** – ο συνδυασμός του RTL με μια βιβλιοθήκη διαθέσιμων λογικών πυλών, και δημιουργία της σχεδίασης του ολοκληρωμένου κυκλώματος. Είναι στην ουσία ο υπολογισμός για το ποιες πύλες θα χρησιμοποιηθούν, η καλωδίωση μεταξύ τους και με ποιο τρόπο θα τοποθετηθούν πάνω στο chip.

Τα πολλαπλά βήματα που ακολουθούμε κατά την διαδικασία σχεδίασης ενός IC παρουσιάζονται παρακάτω:



2.1 IC Design Flow

1. **Feasibility study and die size estimate:** Ανάλυση του στόχου, εκτίμηση των προβλημάτων που πιθανά να παρουσιαστούν, των πόρων που έχουμε διαθέσιμους για την υλοποίηση καθώς και του χώρου που απαιτείται για τη υλοποίηση του ολοκληρωμένου κυκλώματος.
2. **Function Verification:** Έλεγχος και επαλήθευση της ορθότητας της λογικής σχεδίασης του κυκλώματος. Η σχεδίαση μας πρέπει να πληρεί τις προδιαγραφές σύμφωνα με το πρώτο στάδιο.
3. **RTL Design:** Περιγραφή της λειτουργίας του κυκλώματος σε επίπεδο καταχωρητών (register-transfer level).
4. **RTL Simulation:** Προσομοίωση της λειτουργίας του κυκλώματος βάσει της περιγραφής που έχει δοθεί στο προηγούμενο βήμα.
5. **Logic Simulation:** Προσομοίωση της λειτουργίας της σχεδίασης με τη χρήση κατάλληλων λογισμικών.
6. **Floor Planning:** Σχηματική αναπαράσταση μιας «πρώιμης» τοπολογίας όλων των λειτουργικών τμημάτων της σχεδίασης.

7. **Layout:** Αναπαράσταση του ολοκληρωμένου κυκλώματος με μια σειρά γεωμετρικών σχημάτων τα οποία αντιστοιχούν στο σύνολο των στρωμάτων ημιαγωγού, μετάλλου και οξειδίου, που απαρτίζουν την σχεδίαση.
8. **Static Analysis:** Μελέτη του χρονισμού του ολοκληρωμένου κυκλώματος, η οποία δεν απαιτεί την εκ νέου προσομοίωση της λειτουργικότητας του.
9. **Layout Review:** Επανεξέταση του layout που έχουμε σχεδιάσει. Η προκειμένη διαδικασία μπορεί να οδηγήσει στον επανασχεδιασμό του ολοκληρωμένου. Υπάρχει η δυνατότητα να λειτουργήσει αναδρομικά και να επανατροφοδοτήσει με επιπλέον πληροφορίες προηγούμενα βήματα της διαδικασίας, που έχουν παρέλθει χρονικά.
10. **Design For Test:** Χρήση συγκεκριμένων τεχνικών σχεδίασης που προσδίδουν ιδιαίτερα χαρακτηριστικά στο κύκλωμα ώστε να γίνεται πιο εύκολη η διαδικασία ελέγχου της ορθότητας του.
11. **Automation Test Pattern Generation:** Εύρεση της κατάλληλης αλληλουχίας εισόδων, η οποία όταν εφαρμοσθεί βοηθάει στον εντοπισμό τυχών λαθών που μπορεί να υπάρχει στη συμπεριφορά του κυκλώματος.
12. **Design For Manufacturability:** Εφαρμογή μιας σειράς τεχνικών που τροποποιούν κατάλληλα το κύκλωμα ώστε η υλοποίηση του, σε βιομηχανικό περιβάλλον να καθίσταται ευκολότερη.
13. **Mask Data Preparation:** Το βήμα κατά το οποίο η layout περιγραφή του κυκλώματος «μεταφράζεται» σε κάποια καταλληλότερη μορφή που μπορεί να χρησιμοποιηθεί από έναν photomask writer.
14. **Wafer Fabrication:** Η διαδικασία κατά την οποία δημιουργείται το ολοκληρωμένο κύκλωμα, αποκτώντας την γνώριμη μορφή που αντικρίζουμε παρατηρώντας μια οποιαδήποτε ηλεκτρική συσκευή.
15. **Packaging:** Το τελευταίο, πρακτικά, στάδιο της κατασκευής. Το κύκλωμα «συσκευάζεται» σε κάποιο κεραμικό ή πλαστικό υλικό προκειμένου να αποφευχθεί η φθορά του, αλλά και να διευκολυνθεί η ηλεκτρική σύνδεση του και η ενσωμάτωση του σε ένα ολοκληρωμένο σύστημα.

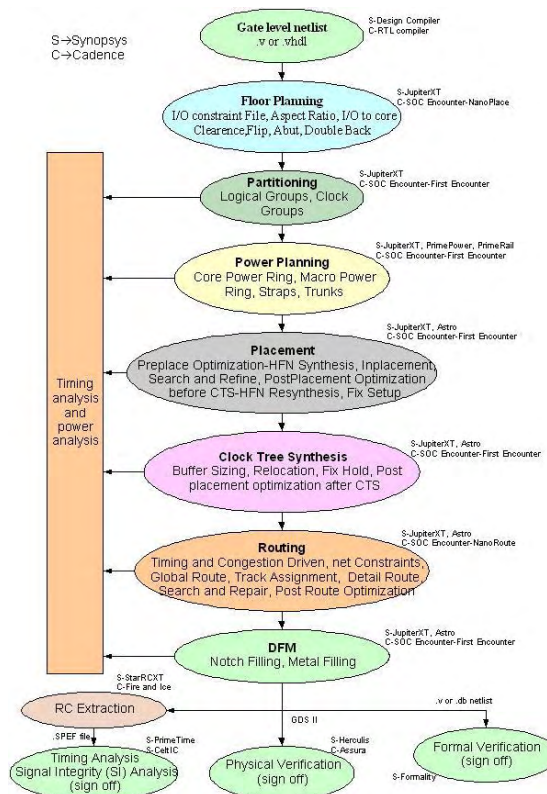
16. **Device Characterization:** Η διαδικασία κατά την οποία μέσω μιας σειράς μετρήσεων, με την βοήθεια των κατάλληλων οργάνων, συγκεντρώνουμε και παρουσιάζουμε τα ιδιαίτερα χαρακτηριστικά της τελικής υλοποίησης, βάσει ευρέως αποδεκτών μετρικών.

17. **Yield Analysis:** Συλλογή και ανάλυση των κατάλληλων δεδομένων που απαιτούνται για τον εντοπισμό και την διόρθωση αστοχιών που προκύπτουν κατά την λειτουργία του ολοκληρωμένου.

Στην συγκεκριμένη διπλωματική θα ασχοληθούμε με την φυσική σχεδίαση, ενός κυκλώματος και συγκεκριμένα το στάδιο της χωροθέτησης (Placement).

## 2.2 Φυσική Σχεδίαση (Physical Design)

Η φυσική σχεδίαση αποτελείται από τα βήματα που παρουσιάζονται στην εικόνα και τα οποία θα αναλύσουμε παρακάτω:



2.2 Physical Design Flow



1. **Design Netlist:** Ένα netlist σε επίπεδο πυλών (gate level netlist), ουσιαστικά είναι το αποτέλεσμα που προκύπτει από την διαδικασία σύνθεσης (synthesis) ενός ψηφιακού κυκλώματος. Η σύνθεση είναι η διαδικασία μετατροπής του σχεδιασμού από μία γλώσσα περιγραφής υλικού σε ένα βέλτιστο netlist σε επίπεδο πυλών.
2. **Floor Planning:** Εκτίμηση του συνολικού χώρου που απαιτείται για τις δομικές μονάδες και ο καθορισμός των σχετικών θέσεων εντός του δοθέντος χώρου. Ελέγχεται κατά πόσο είναι δυνατή η τοποθέτηση του κυκλώματος στον επιθυμητό χώρο. Το αποτέλεσμα ελέγχεται δυναμικά και πιθανόν να οδηγήσει σε επανασχεδιασμό της αρχιτεκτονικής.
3. **Partitioning:** Διάρθρωση της περιοχής σχεδίασης με κατάλληλο τρόπο σε μικρότερες και ευκολότερες διαχειρίσιμες περιοχές, προκειμένου να διευκολυνθούν οι διαδικασίες placement και route των παρακάτω βημάτων.
4. **Placement:** Σκοπός είναι η βέλτιστη χωροθέτηση των κελιών του κυκλώματος στον δοθέντα χώρο, ώστε να ελαχιστοποιηθούν οι τιμές συγκεκριμένων αντικειμενικών συναρτήσεων ανάλογα με τις απαιτήσεις του κυκλώματος.
5. **Clock Tree Synthesis:** Σε αυτό το βήμα στόχος είναι η ελαχιστοποίηση του skew και του insertion delay.
6. **Routing:** Για το routing υπάρχουν δυο τρόποι, global routing και detailed routing.
  - a. **Global Routing:** Τοποθέτηση των routing resources που η χρησιμότητα τους είναι στην σύνδεση μεταξύ των κελιών.
  - b. **Detailed Routing:** Ανάθεση συγκεκριμένων μονοπατιών (routes) σε συγκεκριμένα επίπεδα μετάλλου.
7. **Physical Verification:** Το τελευταίο στάδιο της σχεδίασης όπου ελέγχεται η ορθότητα του layout.

Η παραπάνω περιγραφής ροής που παρουσιάστηκε αποτελεί την βασική δομή που ακολουθείται για την δημιουργία ενός ολοκληρωμένου κυκλώματος. Ανάλογα όμως με την χρήση των λογισμικών που χρησιμοποιούνται είναι πιθανό να παρουσιασθεί αναλυτικότερη ροή σχεδίασης.

## 2.2 Χωροθέτηση – Placement

Σε αυτή την ενότητα θα ασχοληθούμε εκτενέστερα για το βήμα χωροθέτησης της φυσικής σχεδίασης και θα αναφέρουμε τους λόγους που μας οδήγησαν στην χρήση της χωροθέτησης, τη ροή που ακολουθείται και το αντικείμενο της χωροθέτησης.

### 2.2.1 Εισαγωγή

Η χωροθέτηση είναι το στάδιο μετά τη λογική σύνθεση και πριν την δρομολόγηση routing στη ροή σχεδίασης. Είναι στην ουσία η διαδικασία προσδιορισμού των θέσεων των κελιών ενός ολοκληρωμένου κυκλώματος σε μία επιφάνεια. Αποτελεί ένα σημαντικό στάδιο στη ροή σχεδίασης, αφού επηρεάζει άμεσα την απόδοση του ολοκληρωμένου κυκλώματος.

Καθορίζει σε μεγάλο βαθμό το μήκος και ως εκ τούτου την καθυστέρηση των καλωδίων διασύνδεσης. Μειώνοντας το μήκος των καλωδίων, δημιουργούμε ένα πιο αποδοτικό κύκλωμα. Από την άλλη πλευρά μία άνιση, κατανομή των κελιών μπορεί να οδηγήσει σε ανομοιομορφία της θερμοκρασίας του ολοκληρωμένου κυκλώματος και πιθανόν να παρουσιαστούν μακροπρόθεσμα προβλήματα. Τέλος, με μια κακή χωροθέτηση μπορεί να επηρεαστεί και η κατανάλωση ενεργείας, για το λόγο ότι το χωρητικό φορτίο αυξάνεται.

Συμπεραίνουμε ότι με μια καλή χωροθέτηση του ολοκληρωμένου κυκλώματος μπορούμε να πετύχουμε ένα πιο αποδοτικό κύκλωμα.

### 2.2.2 Η σημασία της χωροθέτησης ( Placement )

Η σημασία της χωροθέτησης χωρίζεται σε τέσσερις τομείς:

1. Καθορίζει άμεσα την αποδοτικότητα του κυκλώματος, αφού καθορίζει το συνολικό μήκος διασύνδεσης μεταξύ των πυλών που συνεπάγεται μείωση στην καθυστέρηση.
2. Μια καλύτερη λύση τοποθέτησης θα έχει μικρότερη συνολική δρομολόγηση και ως εκ τούτου θα διανέμει την δρομολόγηση (routing) ομοιόμορφα.
3. Διανέμει την κατανομή της θερμοκρασίας ομοιόμορφα στην επιφάνεια.

4. Η κατανάλωση ενέργειας επηρεάζεται, γιατί το χωρητικό φορτίο μειώνεται έχοντας μικρότερα μήκη καλωδίων και μεγαλύτερο διαχωρισμό γειτονικών καλωδίων.

### 2.2.3 Ροή χωροθέτησης(Placement Flow)

Το πρόβλημα της χωροθέτησης σύμφωνα με την διεθνή βιβλιογραφία, χωρίζεται σε πέντε στάδια:

1. **Global Placement:** Στοχεύει στην δημιουργία μιας πρόχειρης λύσης χωροθέτησης, που μπορεί να παραβιάσει κάποιους περιορισμούς όπως είναι οι επικαλύψεις (overlaps), διατηρώντας παράλληλα μια σφαιρική άποψη του συνόλου του netlist. Η διαδικασία μπορεί να εκτελεστεί επαναληπτικά για την εύρεση καλύτερου αποτελέσματος.
2. **Final Placement:** Βελτιστοποιεί τις θέσεις των πυλών που έχουν προκύψει από το παραπάνω βήμα. Η διαδικασία εκτελείται πάντοτε επαναληπτικά και τα αποτελέσματα αποτελούν μια συγκεκριμένη χωροθέτηση των κελιών χωρίς κανένα φαινόμενο επικάλυψης.
3. **Area Minimization:** Αφορά το πρόβλημα ελαχιστοποίησης της καταλαμβανόμενης περιοχής, το οποίο είναι κατά βάση διοδιάστατο πρόβλημα τοποθέτησης αντικειμένων σε περιορισμένο χώρο και ανήκει σε NP-hard πρόβλημα.
4. **Legalization:** Στην περίπτωση που το πρόβλημα παρουσιάζει επικαλύψεις μεταξύ των πυλών, πρέπει εκ νέου να εφαρμοστούν τεχνικές «νομιμοποίησης» των θέσεων.
5. **Detailed Placement:** Περαιτέρω βελτίωση του παραπάνω βήματος με επαναληπτικό τρόπο, με αναδιάταξη μιας μικρής ομάδας των ενοτήτων (modules) σε μια τοπική περιοχή διατηρώντας παράλληλα όλες περιοχές σταθερές.

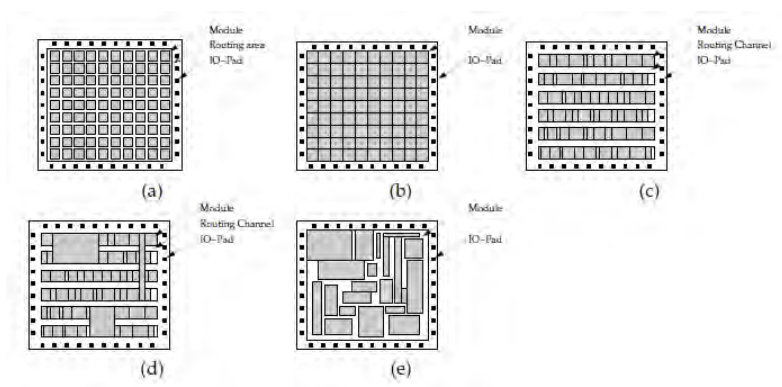
## 2.3 Ορισμός του προβλήματος

Ο ορισμός του προβλήματος της χωροθέτησης είναι η τοποθέτηση αντικειμένων σε μια περιοχή τοποθέτησης, δηλαδή η τοποθέτηση των κελιών και ένα σύνολο καλωδίων διασύνδεσης. Επομένως, η τοποθέτηση είναι η βέλτιστη εύρεση μιας θέσης για κάθε κελί εντός της περιοχής τοποθέτησης, έτσι ώστε να μην υπάρχει καμία επικάλυψη μεταξύ των κελιών για την επίτευξη της βελτιστοποίησης των τιμών αντικειμενικών συναρτήσεων.

Η ανάγκη για κατάλληλη χωροθέτηση, ανάλογα με την αρχική σχεδίαση του ολοκληρωμένου κυκλώματος, έχει αναπτύξει πέντε διαφορετικές κατηγορίες σχεδιασμού, που οδηγούν σε διαφορετικό αποτέλεσμα.

Παρακάτω αναφέρονται οι πέντε κατηγορίες:

1. **Standard-cell Placement:** Όλα τα κελιά έχουν το ίδιο ύψος. Η τοποθέτηση του κελιού χρειάζεται να ευθυγραμμιστεί κατά γραμμή σύμφωνα με το προκαθορισμένο σχεδιασμό τοποθέτησης.
2. **Gate Array / FPGA Placement:** Τα κελιά μπορούν να τοποθετηθούν μόνο σε κάποιες προκαθορισμένες θέσεις – περιοχές που είναι διατεταγμένες συμμετρικά.
3. **Macro block Placement:** Ένα σύνολο κελιών είναι ένα macro block με σταθερό σχήμα και προσανατολισμένο. Όλα τα macro blocks πρέπει να τοποθετηθούν μέσα στην περιοχή χωροθέτησης χωρίς επικαλύψεις μεταξύ τους.
4. **Mixed-size Placement:** Τοποθέτηση στην ίδια περιοχή macro blocks και κελιών. Αποτελεί μοντέρνο σχεδιασμό λόγω της συνύπαρξης κελιών και macro blocks στον ίδιο χώρο τοποθέτησης.



2.3 Layout Models, (a) FPGA, (b) gate array, (c) standard-cell, (d) mixed-size, (e) macro block

### 2.3.1 Αντικείμενο της χωροθέτησης

Μια κακής ποιότητας χωροθέτηση εκτός από τους λόγους που προαναφερθήκαν, μπορεί να καταστήσει το ολοκληρωμένο κύκλωμα μη κατασκευάσιμο και λειτουργικό. Επομένως, για να καταστεί λειτουργικό και υλοποιήσιμο ένα ολοκληρωμένο κύκλωμα πρέπει να βελτιώσουμε τους παρακάτω παράγοντες.

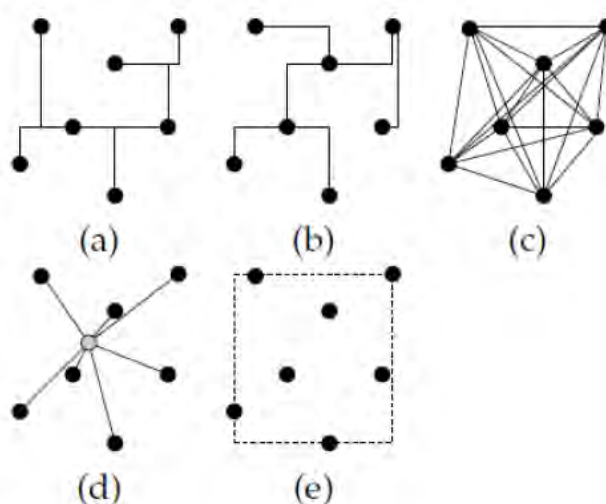
- **Total Wirelength:** Το συνολικό μήκος όλων των καλωδίων που απαιτείται για την διασύνδεση όλων των κελιών που είναι τοποθετημένα στο πεδίο. Ο στόχος είναι η ελαχιστοποίηση του γιατί, όπως ήδη έχουμε αναφέρει, βοηθάει σημαντικά την ποιότητα του κυκλώματος και την απόδοσης του.
- **Timing:** Ο κύκλος ρολογιού ενός ολοκληρωμένου κυκλώματος προσδιορίζεται από την καθυστέρηση του μακρύτερου μονοπατιού του, και συνήθως αναφέρεται ως κρίσιμο μονοπάτι. Πρέπει να εγγυάται η μη ύπαρξη μονοπατιού μεγαλύτερης καθυστέρησης από το κρίσιμο μονοπάτι.
- **Congestion:** Η ανάγκη για ελάττωση του συνολικού wirelength μπορεί να οδηγήσει σε συμφόρηση. Αυτό έχει ως αποτέλεσμα την παρεμπόδιση της διασύνδεσης μέσα σε διάφορες περιοχές του πυρήνα. Μια κορεσμένη περιοχή θα μπορούσε να οδηγήσει σε υπερβολικές παρακάμψεις δρομολόγησης ή να καταστήσει την ολοκλήρωση όλων των δρομολογήσεων αδύνατη.
- **Power:** Το κύριο συστατικό της κατανάλωσης ενέργειας είναι η μεταγωγή της ενέργειας, η οποία δημιουργείται κάθε φορά που μια πύλη ανοιγοκλείνει. Συνεπώς, το πρόβλημα της μείωσης ενέργειας μπορεί να οριστεί από την ελάττωση του wirelength. Καθώς το πρόβλημα της κατανάλωσης είναι ανάλογο του φορτίου μεταγωγής, χρειάζεται να ορίζεται η χωροθέτηση των κελιών, σε συνάρτηση των συντελεστών μεταγωγής.
- **Heat Distribution:** Μια άνιση κατανομή της θερμοκρασίας στο τσιπ μπορεί να επηρεάσει αρνητικά τα στοιχεία που είναι ευαίσθητα ως προς την θερμοκρασία. Ως εκ τούτου, είναι επιθυμητό να διανέμονται σωστά τα στοιχεία ενός κυκλώματος που παράγουν θερμότητα για την επίτευξη μιας ομοιόμορφης θερμοκρασίας.

## 2.4 Αξιολόγηση της χωροθέτησης

Το σημαντικότερο κριτήριο αξιολόγησης μιας χωροθέτησης είναι το συνολικό μήκος του καλωδίου της λύσης. Επειδή, το στάδιο της χωροθέτησης προηγείται του σταδίου της δρομολόγησης, καμία πληροφορία δεν είναι ακόμα διαθέσιμη σχετικά με την δρομολόγηση. Ωστόσο, αναπτύχθηκαν διάφορα net μοντέλα για την εκτίμηση του μήκους του καλωδίου και επομένως του συνολικού wirelength του τοπι.

Τέτοια net μοντέλα παρουσιάζονται παρακάτω.

- **Steiner tree:** Ένα δέντρο τέτοιας μορφής αποτελείται αποκλειστικά από οριζόντιες και κάθετες ακμές οι οποίες εκτείνονται προς εκείνες τις κατευθύνσεις που απαιτείται για να συμπεριληφθούν όλα τα εμπλεκόμενα στο net στοιχεία.
- **Minimum spanning tree:** Αποτελεί υπογράφημα/δέντρο ενός μη κατευθυνόμενου γραφήματος και συνδέει όλες τις κορυφές μαζί.
- **Clique:** Το συγκεκριμένο μοντέλο βασίζεται στην κατάλληλη μετατροπή ενός net σε υπογράφημα κλίκας.
- **Star:** Το μοντέλο αυτό αποτελεί μια παραλλαγή του μοντέλου κλίκας, όπου οι υπερακμές του σχηματιζόμενου υπεργράφου μετατρέπονται σε υπογράφους σε σχηματισμό αστέρα.
- **Bound Box:** Ο υπολογισμός του συνολικού μήκους του καλωδίου γίνεται βάσει της ημιπεριμέτρου του μικρότερου παραλληλόγραμμου που περιβάλλει κάθε net.



2.4 (a) Steiner tree, (b) minimum spanning tree, (c) clique, (d) star, (e) bounding box

## 2.5 Προσεγγίσεις και αλγόριθμοι τοποθέτησης

Οι μέθοδοι για την χωροθέτηση ενός ολοκληρωμένου κυκλώματος μπορούν να διαιρεθούν ανάλογα με τον τρόπο επίλυσης σε τέσσερις κατηγορίες. Αυτές είναι η (1)stochastic simulation, (2)min-cut partition, (3)quadratic minimization, (4)nonlinear optimization.

1. **Stochastic simulation:** Στοχαστική προσομοίωση είναι η ανίχνευση της εξέλιξης των μεταβλητών και μπορεί να αλλάξει στοχαστικά δηλαδή τυχαία με ορισμένες πιθανότητες. Με ένα στοχαστικό μοντέλο δημιουργούμε μια προεξοχή η οποία βασίζεται σε ένα σύνολο τυχαίων τιμών. Οι έξοδοι καταγράφονται και η προεξοχή επαναλαμβάνεται έως ότου μια επαρκής ποσότητα δεδομένων συγκεντρωθεί. Στο τέλος, παρουσιάζονται οι πιθανές εκτιμήσεις σύμφωνα με την κατανομή.
2. **Min-cut partition:** Αναδρομική διαίρεση της περιοχής του τσιπ και το σύνολο των κυκλωμάτων σε υποσύνολα, καθώς και εκχώρηση κάθε υποσυνόλου μιας υποπεριοχής επαρκούς χωρητικότητας. Το βήμα επαναλαμβάνεται αναδρομικά μέχρι η περιοχή να είναι τόσο μικρή για την εφαρμογή της μεθόδου «νομιμοποίησης».
3. **Quadratic minimization:** Τετραγωνική προσέγγιση του μήκους του καλωδίου χρησιμοποιώντας μια τετραγωνική συνάρτηση, που μπορεί να γραμμικοποιήσει τα διάφορα net μοντέλα.
4. **Nonlinear optimization:** Μη γραμμικές προσεγγίσεις αναφαίρετα στους αλγόριθμους που βασίζονται σε ένα πλαίσιο γραμμικής βελτιστοποίησης. Το wirelength και η πυκνότητα μοντελοποιούνται με smooth συναρτήσεις, επομένως, οι διαβαθμίσεις μπορούν να υπολογιστούν αναλυτικά. Τα wirelength μοντέλα περιλαμβάνουν το log-sum-exp μοντέλο για τον υπολογισμό τους.

Στην παρούσα διπλωματική θα ασχοληθούμε με την τέταρτη μέθοδο επίλυσης της χωροθέτησης που βασίζεται στο nonlinear optimization.

## Κεφάλαιο 3

### ePlace αλγόριθμος χωροθέτησης

#### Εισαγωγή

Ο αλγόριθμος ePlace αποτελεί μια αναλυτική και μη γραμμική μέθοδο χωροθέτησης λογικών πυλών. Βασίζεται στην αναλογία μεταξύ της τοποθέτησης και του ηλεκτροστατικού συστήματος και έχει αναπτυχθεί μια καινούρια συνάρτηση τοποθέτησης πυκνότητας eDensity, η οποία μοντελοποιεί κάθε αντικείμενα ως θετικό φορτίο και το κόστος πυκνότητας ως το ηλεκτρικό δυναμικό του ηλεκτροστατικού συστήματος. Το ηλεκτρικό δυναμικό και η κατανομή πεδίου σε συνδυασμό με την πυκνότητα, χρησιμοποιούνται ως μια καλώς ορισμένη Poisson's συνάρτηση, η οποία επιλύεται με φασματική μέθοδο που βασίζεται σε ταχύ μετασχηματισμό Fourier(FFT). Για την επίλυση της μη γραμμικής λύσης χρησιμοποιείται η Nesterov's μέθοδος για την ταχύτερη σύγκλιση του αποτελέσματος. Στην συνέχεια θα αναλύσουμε περαιτέρω την λειτουργία του αλγορίθμου.

#### 3.1 Βασικές έννοιες

Λαμβάνοντας υπόψιν ένα παράδειγμα τοποθέτησης  $G = (V, E, R)$  με  $n$  αντικείμενα  $V$  standard cells και macro blocks, net  $E$  και  $R$  περιοχή τοποθέτησης αντιλαμβανόμαστε ότι η τοποθέτηση μορφοποιείται ως περιορισμένη βελτιστοποίησης. Η επιδίωξη είναι η εύρεση λύσης  $V = \{(x_1, y_1), \dots, (x_n, y_n)\}$  για την χωροθέτηση των κελιών με τέτοιο τρόπο, ώστε να μην υπάρχει μεταξύ τους επικάλυψη και παραβίαση της πυκνότητας. Η Global Placement διαιρεί την περιοχή σε  $m \times m$  ορθογώνια πλέγματα (κάδους). Η πυκνότητα πλέγματος  $\rho_b(v)$  για κάθε πλέγμα δεν πρέπει να υπερβαίνει την επιθυμητή πυκνότητα  $\rho_t$ . Ο στόχος είναι το μικρότερο δυνατό wirelength χωρίς την παραβίαση των παραπάνω προϋποθέσεων.

Για τον υπολογισμό του συνολικού wirelength μιας λύσης  $V = (x, y)$  χρησιμοποιούμε για αρχή τον παρακάτω τύπο:

$$HPWL(v) = \sum_{e \in E} HPWL_e(v) = \sum_{e \in E} \max(|x_i - x_j| + |y_i - y_j|), i, j \in E, \quad (1)$$



### 3.2 Ορισμός Global Placement

Όπως προαναφέρθηκε, η Global χωροθέτηση συσχετίζεται με το πρόβλημα βελτιστοποίησης. Όσον αφορά την τοποθέτηση, χωρίζουμε την περιοχή σε  $m \times m$  ορθογώνια πλέγματα που αποτελείται από κάδους (bins). Ορίζουμε την πυκνότητα του κάδου  $\rho_b(v)$  για κάθε κάδο σύμφωνα με την παρακάτω εξίσωση.

$$\rho_b(v) = \sum_{i \in V} l_x(b, i) l_y(b, i), \quad (2)$$

Τα  $l_x(b, i)$  και  $l_y(b, i)$  δηλώνουν την επικάλυψη μεταξύ του κελιού  $i$  και του κάδου (bin)  $b$ . Ο στόχος είναι να ελαττώσουμε το wirelength, ώστε η πυκνότητα κάθε κάδου να είναι μικρότερη ή ίση με την επιθυμητή πυκνότητα. Σχετικά με τον υπολογισμό των επικαλύψεων θα γίνει αναφορά παρακάτω.

### 3.3 Ομαλοποίηση του wirelength

Αρκετοί μέθοδοι, που επιτυγχάνουν την ομαλοποίηση του wirelength, έχουν αναπτυχθεί. Στον αλγόριθμο χρησιμοποιείται το Weighted-Average(WA) μοντέλο. Για τον υπολογισμό του εφαρμόζεται η παρακάτω εξίσωση.

$$We(v) = \left( \frac{\sum_{i \in E} x_i \exp\left(\frac{x_i}{\gamma}\right)}{\sum_{i \in E} \exp\left(\frac{x_i}{\gamma}\right)} - \frac{\sum_{i \in E} x_i \exp\left(-\frac{x_i}{\gamma}\right)}{\sum_{i \in E} \exp\left(-\frac{x_i}{\gamma}\right)} \right), \quad (3)$$

Το  $\gamma$  υποδηλώνει την παράμετρο ομαλοποίησης, η οποία μπορεί να ελέγχει την ακρίβεια του μοντέλου, αντίστοιχα πράττουμε και για την  $y$  συντεταγμένη.

Όσον αφορά την gradient συνάρτηση που θα αναφέρουμε παρακάτω, ο υπολογισμός του ομαλοποιημένου wirelength δίνεται από τον παρακάτω τύπο.

$$\nabla W(v) = \frac{\exp\left(\frac{x_i}{\gamma}\right)}{\sum_{j \in e} \exp\left(\frac{x_j}{\gamma}\right)} - \frac{\exp\left(-\frac{x_i}{\gamma}\right)}{\sum_{j \in e} \exp\left(-\frac{x_j}{\gamma}\right)}, \quad (4)$$

### 3.4 Συνάρτηση πυκνότητας

Η συνάρτηση πυκνότητας έχει αναπτυχθεί με βάση την ηλεκτροστατική αναλογία του κυκλώματος. Μοντελοποιεί κάθε αντικείμενο ως θετικό φορτίο και ορίζει το σφάλμα πυκνότητας  $N(v)$  ως την δυναμική ενέργεια του συστήματος. Η ηλεκτρική δυναμική συνάρτηση ενεργεί με το να απλώνει τα αντικείμενα στο χώρο και ταυτόχρονα να μειώνει την συνολική ενέργεια, έως ότου φτάσει στο μηδέν που επιτυγχάνεται η κατάσταση ηλεκτροστατικής ισορροπίας. Για τον υπολογισμό του σφάλματος για κάθε κόμβο χρησιμοποιούμε την παρακάτω εξίσωση.

$$N_i = q_i \psi_i, \quad (5)$$

Το  $q_i$  είναι η ηλεκτρική ποσότητα του φορτίου και ισούται με το εμβαδό του κελιού και το  $\psi_i$  είναι το τοπικό δυναμικό (θα μελετήσουμε παρακάτω τον τρόπο υπολογισμού του). Ο υπολογισμός της συνολικής ηλεκτρικής ενέργειας γίνεται εύκολα αθροίζοντας όλες τις ενέργειες κάθε κελιού.

$$N(v) = \sum_{i \in V} N_i, \quad (6)$$

### 3.5 Διατύπωση μη γραμμικής βελτιστοποίησης

Εφόσον διατυπώσαμε το πώς υπολογίζουμε το ομαλοποιημένο wirelength  $W(v)$  και την συνάρτηση σφάλματος πυκνότητας  $N(v)$ , ο αλγόριθμος χρησιμοποιεί την αντικειμενική συνάρτηση  $f(v)$  χρησιμοποιώντας τον συντελεστή  $\lambda$  και υπολογίζεται όπως φαίνεται παρακάτω.

$$f(v) = W(v) + \lambda N(v), \quad (7)$$

### 3.6 Συνάρτηση ηλεκτροστατικού μοντέλου eDensity

Η νέα συνάρτηση πυκνότητας και gradient συνάρτησης μοντελοποιεί την χωροθέτηση σε δυο ανεξάρτητες διαστάσεις του ηλεκτρικού συστήματος. Η κατανομή του ηλεκτρικού δυναμικού και ηλεκτρικού πεδίου καθορίζονται από όλα τα στοιχεία του συστήματος. Κάθε κόμβος του netlist μετατρέπεται σε ένα θετικά φορτισμένο σωματίδιο. Η ηλεκτρική ποσότητα  $q_i$ , όπως προαναφέρθηκε, ισούται με το εμβαδό που καταλαμβάνει το standard cell στο χώρο. Η κίνηση που πραγματοποιείται από ένα κελί οδηγείται από το ηλεκτρικό δυναμικό  $F_i = \nabla N(v) = q_i \xi_i$ , όπου  $\xi_i$  δηλώνεται το τοπικό ηλεκτρικό πεδίο. Επίσης, έχει ήδη ειπωθεί ότι η δυναμική ενέργεια του κελιού ισούται με  $N_i = q_i \psi_i$ , όπου  $\psi_i$  ορίζουμε το ηλεκτρικό δυναμικό του κελιού.

Άρα έχουμε τις εξής δυο συναρτήσεις, συνάρτηση πυκνότητας και gradient. Για την συνάρτηση πυκνότητας ισχύει ο τύπος της εξίσωσης (6), ενώ για την gradient η συνάρτηση (8) που φαίνεται παρακάτω.

$$\nabla f(v) = \nabla W(v) + \lambda \nabla N(v), \quad (8)$$

### 3.7 Εξίσωση Poisson's και αριθμητική επίλυση

Το ηλεκτρικό δυναμικό μπορεί να συνδυαστεί χρησιμοποιώντας την συνάρτηση πυκνότητας  $\rho_b(x,y)$  με την χρήση της Poisson's εξίσωσης, όπως παρουσιάζεται.

$$\nabla \cdot \nabla \psi(x,y) = -\rho(x,y), \quad (9)$$

Η συνάρτηση πυκνότητας ισούται με την αρνητική απόκλιση του gradient διανύσματος της συνάρτησης δυναμικού. Έστω ότι  $\hat{n}$  δηλώνει το εξωτερικό κάθετο διάνυσμα της περιοχής τοποθέτησης  $R$  και  $\partial R$  δηλώνει τα όρια. Όταν τα κελιά μετακινούνται προς την γραμμή του ορίου της περιοχής τοποθέτησης, η κίνηση πρέπει να μειώνεται ή να σταματά ώστε να εμποδίζεται η μετακίνηση των κελιών έξω από την περιοχή τοποθέτησης. Το ηλεκτρικό δυναμικό μειώνεται προς το μηδέν όσο τα κελιά πλησιάζουν τα όρια της τοποθέτησης. Ως αποτέλεσμα χρησιμοποιείται η Neumann συνθήκη ορίου, η οποία απαιτεί μηδενικό όριο κλίσης.

$$\hat{n} \cdot \nabla \psi(x,y) = 0, (x,y) \in \partial R, \quad (10)$$

### 3.7.1 Γρήγορος αριθμητικός υπολογισμός με φασματική μέθοδο

Η φασματική μέθοδος οδηγεί σε αποδοτική και αποτελεσματική επίλυση των εξισώσεων Poisson's. Οι εξισώσεις Poisson's εκφράζουν τη λύση σε κάποιες μερικές διαφορικές εξισώσεις ως προς το άθροισμα των βασικών συναρτήσεων και διαλέγουν τους συντελεστές του συνόλου για να ικανοποιηθούν οι μερικές διαφορικές εξισώσεις και οι οριακές συνθήκες. Για την επίλυση χρησιμοποιείται ημιτονοειδή συνάρτηση για να εκφράσουμε το ηλεκτρικό πεδίο. Για τον υπολογισμό της πυκνότητας και του ηλεκτρικού δυναμικού χρησιμοποιείται συνημίτονο.

Χρησιμοποιείται discrete cosine transformation (DCT), και η συνάρτηση πυκνότητας μετατρέπεται σε συνάρτηση περιοδικής μορφής  $\rho_{DCT}(x, y)$ . Ειδικότερα, για τον υπολογισμό της συνάρτησης πυκνότητας εργαζόμαστε ως εξής. Διαιρούμε την περιοχή  $R$  της τοποθέτησης σε  $m \times m$  πλέγμα και ορίζουμε την συνάρτηση πυκνότητας  $\rho(x, y)$  εντός των ορίων  $[0, m - 1] \times [0, m - 1]$ . Ορίζουμε δύο μεταβλητές  $u$  και  $v$  που κυμαίνονται από το 0 έως το  $m - 1$ . Ορίζουμε επίσης τις συνιστώσες συχνότητας ως  $w_u = 2\pi \frac{u}{m}$  και  $w_v = 2\pi \frac{v}{m}$ . Χρησιμοποιείται και ο  $a_{u,v}$  που δηλώνει τον συντελεστή για κάθε κυματική συνάρτηση DCT. Οδηγούμαστε με την χρήση των προαναφερθέντων στις εξισώσεις που παρουσιάζονται.

$$a_{u,v} = \frac{1}{m^2} \sum_{x=0}^{m-1} \sum_{y=0}^{m-1} \rho(x, y) \cos(w_u x) \cos(w_v y), \quad (11)$$

Αφού υπολογίσαμε τον συντελεστή, μπορούμε τώρα να υπολογίσουμε την νέα συνάρτηση πυκνότητας  $\rho_{DCT}(x, y)$  ως άθροισμα συνημιτονοειδής συναρτήσεων.

$$\rho_{DCT}(x, y) = \sum_{u=0}^{m-1} \sum_{v=0}^{m-1} a_{u,v} \cos(w_u x) \cos(w_v y), \quad (12)$$

Για τον υπολογισμό του συντελεστή  $a_{u,v}$  χρησιμοποιήθηκε FFT βιβλιοθήκη DCT και για τον υπολογισμό του  $\rho_{DCT}(x, y)$  με την κλήση της αντίστροφης FFT βιβλιοθήκης.

Βασιζόμενη στις δυο παραπάνω εξισώσεις, οδηγούμαστε στον υπολογισμό της δυναμικής συνάρτησης  $\psi_{DCT}$ , όπως παρουσιάζεται στην επόμενη εξίσωση.

$$\psi_{DCT} = \sum_{u=0}^{m-1} \sum_{v=0}^{m-1} \frac{a_{u,v}}{w_u^2 + w_v^2} \cos(w_u x) \cos(w_v y), \quad (13)$$

Συνεχίζουμε με τον υπολογισμό του ηλεκτρικού φορτίου το οποίο είναι το διάνυσμα  $\xi(x, y) = (\xi_{DSCST}, \xi_{DCST})$ .

$$\xi_{DSCST} = \sum_{u=0}^{m-1} \sum_{v=0}^{m-1} \frac{a_{u,v} w_u}{w_u^2 + w_v^2} \sin(w_u x) \cos(w_v y), \quad (14)$$

$$\xi_{DCST} = \sum_{u=0}^{m-1} \sum_{v=0}^{m-1} \frac{a_{u,v} w_v}{w_u^2 + w_v^2} \cos(w_u x) \sin(w_v y), \quad (15)$$

Για τον υπολογισμό των τριών παραπάνω συναρτήσεων μπορεί να χρησιμοποιηθεί η FFT βιβλιοθήκη για γρήγορη επίλυση. Μόνο στον υπολογισμό του ηλεκτρικού φορτίου χρησιμοποιείται διαφορετική εξίσωση για τον υπολογισμό του οριζώντιου και κάθετου πεδίου, σε όλες τις υπόλοιπες χρησιμοποιείται το ίδιο.

Να σημειωθεί ότι για τον υπολογισμό των εξισώσεων πρέπει οι συντελεστές  $a_{u,v}, \frac{a_{u,v}}{w_u^2+w_v^2}, \frac{a_{u,v}w_u}{w_u^2+w_v^2}, \frac{a_{u,v}w_v}{w_u^2+w_v^2}$  να είναι διαφορετικές του μηδενός δηλαδή τα  $\xi x, \xi y$  δεν είναι μηδέν.

### 3.7.2 Τοπική ομαλότητα πλέγματος

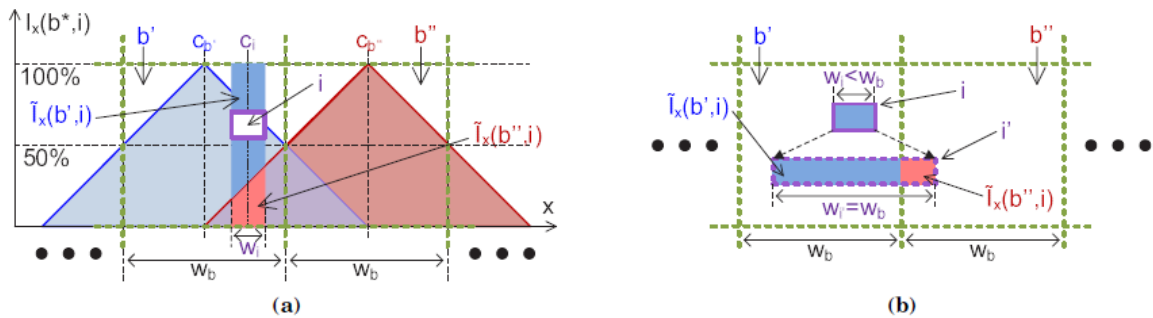
Καθώς η φυσική διάσταση του κάθε κάδου είναι μεγαλύτερη από αυτή των κελιών, η τοπική κίνηση των κελιών δεν μπορεί να γίνει ορατή από την συνάρτηση πυκνότητας σφάλματος εξ.(4), με αποτέλεσμα η ομαλότητα να αλλοιώνεται. Η μέθοδος που εφαρμόζεται μπορεί να αντανakλά οποιαδήποτε μετακίνηση του κελιού μέσα στο κάδο. Θέτουμε  $w_i$  και  $w_b$  το πλάτος του κελιού και το πλάτος του κάδου αντίστοιχα,  $c_i$  και  $c_b$  τις συντεταγμένες των κέντρων του κελιού  $i$  και του κάδου  $b$ , και  $l_x(i, b)$  την ομαλοποιημένη οριζόντια επικάλυψη μεταξύ του κελιού και του κάδου  $l_y(i, b)$  για την κάθετη επικάλυψη.

Για τον υπολογισμό εφαρμόζουμε τον παρακάτω τύπο.

$$l_x(i, b) = \begin{cases} \left(1.0 - \frac{c_i - c_b}{w_b}\right) x w_i & : c_i \in [c_b - w_b, c_b + w_b] \\ 0 & : c_i \in (-\infty, c_b - w_b) \cup (c_b + w_b, +\infty) \end{cases}, \quad (16)$$

$$l_y(i, b) = \begin{cases} \left(1.0 - \frac{c_i - c_b}{h_b}\right) x h_i & : c_i \in [c_b - h_b, c_b + h_b] \\ 0 & : c_i \in (-\infty, c_b - h_b) \cup (c_b + h_b, +\infty) \end{cases}, \quad (17)$$

Εφαρμόζοντας της παραπάνω συναρτήσεις στην εξ.(2) μπορούμε να βρούμε την επικάλυψη σε κάθε κάδο.



3.1 Μονοδιάστατη απεικόνιση τοπικής πυκνότητας.

Παρατηρούμε ότι όσο το κελί ολισθαίνει δεξιά η πυκνότητα του κάρου b' μειώνεται γραμμικά, ενώ η πυκνότητα του κάρου b'' αυξάνεται γραμμικά και αντίστροφα. Η συνολική συνεισφορά του κελιού i στους δυο γειτονικούς κάρους b' και b'' είναι σταθερή και ισούται με  $w_i$  όταν το κέντρο του κελιού βρίσκεται μεταξύ των κέντρων των δυο κάρων. Αυτή η τεχνική χρησιμοποιείται σε κάθε επανάληψη για τον επαναπροσδιορισμό των επικαλύψεων μετά την μετακίνηση των κελιών.

### 3.8 Μη γραμμική βελτιστοποίηση

Σε αυτόν τον αλγόριθμο χρησιμοποιείται μη γραμμική βελτιστοποίηση και συγκεκριμένα ο αλγόριθμος Nesterov's. Ο αλγόριθμος Nesterov's στοχεύει στην επίλυση convex προβλήματα προγραμματισμού σε Hilbert χώρο H.

---

#### ALGORITHM 1: Nesterov-Solver at kth iteration

---

**Input:** major solution  $u_k$ , reference solution  $v_k$ , optimization parameter  $a_k$  and objective function  $f_k = f(y_k)$ .

**Output:** new solutions  $u_{k+1}$  and  $v_{k+1}$

1: gradient vector  $\nabla f_k = \nabla f(v_k)$

2: steplength  $\alpha_k = \arg \max_{\alpha} \{f_k - f(v_k - \alpha \nabla f_k) \geq 0.5\alpha \|\nabla f_k\|^2\}$

3: new solution  $u_{k+1} = v_k - \alpha_k \nabla f_k$

4: parameter update  $a_{k+1} = (1 + \sqrt{4a_k^2 + 1}) / 2$

5: new reference solution  $v_{k+1} = u_{k+1} + (a_k - 1)(u_{k+1} - u_k) / a_{k+1}$

6: **return**  $v_{k+1}$

---

#### 3.2 Η ροή του αλγορίθμου Nesterov

Το  $u$  είναι η λύση του convex προβλήματος,  $v$  είναι η αναφορά της λύσης που καθορίζει το steplength,  $a$  παράμετρος βελτιστοποίησης και  $\alpha$  είναι το steplength. Αρχικά θέτουμε  $\alpha_0 = 1$ ,  $\alpha_{stp} = \frac{\|\nabla f(v_0) - \nabla f(z)\|}{\|v_0 - z\|}$ ,  $u_0 = v_0$  με  $z$  μια τυχαία στον H. Όλα τα βήματα ανανεώνονται αναδρομικά. Στη γραμμή δυο το steplength  $\alpha_k$  μεγιστοποιείται. Η νέα λύση  $u_{k+1}$  ανανεώνεται στην γραμμή τρία βάση της αρχικής λύσης της  $v_k$ . Η παράμετρος βελτιστοποίησης ανανεώνεται στην γραμμή 4, στη γραμμή 5 ανανεώνεται η νέα λύση  $v_{k+1}$  βασισμένη στην λύση  $u$  και την παράμετρο βελτιστοποίησης  $a$ .

Για τον υπολογισμό του  $\alpha_{step}$  χρησιμοποιείται η σταθερά Lipschitz κατά προσέγγιση, αφού ο υπολογισμός της είναι ακριβός. Για τον υπολογισμό χρειαζόμαστε μόνο το  $v_k$  αφού ο υπολογισμός της gradient συνάρτησης είναι γνωστός.

Ορίζουμε την κατά προσέγγιση σταθερά σύμφωνα με το τύπο.

$$\widetilde{L}_k = \frac{\|\nabla f(v_k) - \nabla f(v_{k-1})\|}{\|v_k - v_{k-1}\|}, \quad (18)$$

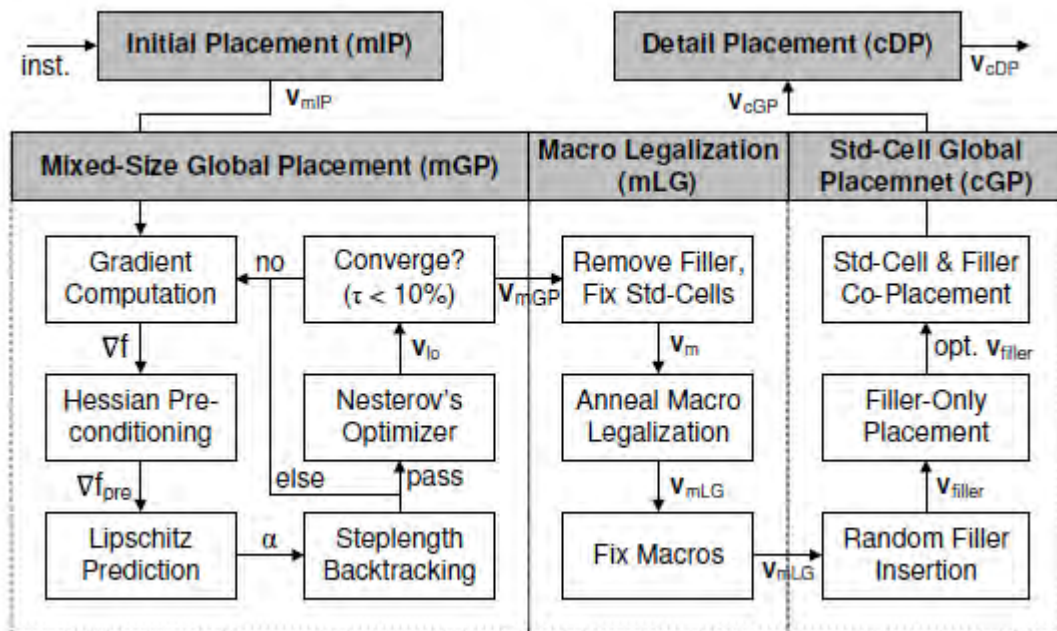
Μετά τον υπολογισμό της Lipschitz σταθεράς μπορούμε να υπολογίσουμε το steplength  $\alpha_{step} = \widetilde{L}_k^{-1}$ .

## Κεφάλαιο 4

### Υλοποίηση αλγορίθμου

Έχοντας αναφέρει τις μεθόδους υπολογισμού όλων των παραμέτρων και των διανυσμάτων που απαιτούνται για την υλοποίηση του αλγορίθμου, σε αυτό το κεφάλαιο θα δείξουμε την ροή του αλγορίθμου και τις τελικές εξισώσεις συνδισμένους με τις εξισώσεις του προηγούμενου κεφαλαίου.

#### 4.1 Η ροή του αλγορίθμου



4.1 Η ροή του αλγορίθμου ePlace

Ο αλγόριθμος λαμβάνει ως είσοδο την αρχική λύση  $V_{mIP}$  ενός τετραγωνικού αλγορίθμου γρήγορης τοποθέτησης, το οποίο είναι και το αρχικό στάδιο της global τοποθέτησης. Η αρχική τοποθέτηση έχει μεγάλη επικάλυψη μεταξύ των κελιών, μικρό wirelength και η τοποθέτηση είναι αρκετά γρήγορη. Στην global τοποθέτηση το πρώτο βήμα είναι ο υπολογισμός του gradient διανύσματος  $\nabla f(v) = \nabla W(v) + \lambda \nabla N(v)$ . Στη συνέχεια, υπολογίζεται η κατά προσέγγιση σταθερά Lipschitz όπου οδηγεί στον υπολογισμό του steplength. Εφόσον έχουμε βρει το steplength, οδηγούμαστε στη μη γραμμική βελτιστοποίηση με την μέθοδο Nesterov's. Τελικό στάδιο είναι ο έλεγχος της σύγκλισης, εάν είναι ο επιθυμητός μεταβαίνουμε στο επόμενο στάδιο, το Detail Placement. Στην περίπτωση μη επιθυμητής σύγκλισης, ο αλγόριθμος δουλεύει επαναληπτικά με τις νέες τιμές.

## 4.2 Υπολογισμός παραμέτρων

Σε αυτή την ενότητα θα εξηγήσουμε τους τρόπους υπολογισμού διάφορων παραμέτρων και τις αρχικοποιήσεις που απαιτούνται κατά την διαδικασία εκτέλεσης του αλγορίθμου.

**Διαστάσεις πλέγματος:** Η διάσταση του πλέγματος βασίζεται στο σύνολο των κελιών του netlist και των fillers, εφόσον χρησιμοποιηθούν. Έστω ότι το σύνολο των κελιών είναι  $n'$ . Επειδή χρησιμοποιούμε FFT βιβλιοθήκη για τον υπολογισμό των παραμέτρων της συνάρτησης πυκνότητας, θα πρέπει το  $m \times m$  πλέγμα να είναι δύναμη του δυο. Για να το πετύχουμε αυτό θέτουμε το  $m = \lceil \log_2 \sqrt{n'} \rceil$  και την μέγιστη δυνατή τιμή που μπορεί να λάβει ο  $m$  να περιορίζεται στο 1024.

$$m = \lceil \log_2 \sqrt{n'} \rceil, (19)$$

**Παράγοντας σφάλματος:** Αρχικοποιούμε τον παράγοντα σφάλματος  $\lambda_0$  για να πετύχουμε καλύτερη ισορροπία μεταξύ του wirelength και της πυκνότητας. Θέτουμε  $W_{x_i} = \frac{\partial W}{\partial x_i}$  και  $W_{y_i} = \frac{\partial W}{\partial y_i}$  και το  $\xi_{x_i}$  και  $\xi_{y_i}$  ορίζουν το οριζόντιο και το κάθετο ηλεκτρικό πεδίο του κόμβου  $i$ .

$$\lambda_0 = \frac{\sum_{i \in V} m (|W_{x_i}| + |W_{y_i}|)}{\sum_{i \in V} m q_i (|\xi_{x_i}| + |\xi_{y_i}|)}, (20)$$

Σε κάθε επανάληψη ο συντελεστής σφάλματος αλλάζει συναρτήσει μιας σταθεράς « $\mu$ » που πολλαπλασιάζεται με τον προηγούμενο συντελεστή σφάλματος  $\lambda$ . Επαναληπτικά ο συντελεστής  $\lambda$  αλλάζει θέτοντας  $\lambda_k = \mu_k \lambda_{k-1}$ . Ο  $\mu_k$  βασίζεται στη διαφορά του wirelength  $\Delta HPWL_k = HPWL(v_k) - HPWL(v_{k-1})$

$$\mu_k = \mu_0^{-\frac{\Delta HPWL_k}{\Delta HPWL_{ref}} + 1.0}, (21)$$

Θέτουμε πρακτικά το  $\mu_0 = 1.1$  και  $\Delta HPWL_{ref} = 3.5 \times 10^5$  για καλύτερη ποιότητα αποτελέσματος.



**Πυκνότητα επικάλυψης:** Η Global Placement συνήθως τερματίζει όταν η επικάλυψη είναι ικανοποιητικά μικρή. Για αυτό το λόγο χρησιμοποιούμε τον συντελεστή πυκνότητας επικάλυψης  $\tau$  ως το κριτήριο τερματισμού.

$$\tau = \frac{\sum_{b \in B} \max(\rho'_b - \rho_t, 0) A_b}{\sum_{i \in V_m} A_i}, \quad (22)$$

Το  $A_b$  δηλώνει το εμβαδόν του κάδου  $b$  ενώ το  $A_i$  το εμβαδόν του μετακινούμενου κελιού. Το  $\rho'_b$  δηλώνει την πυκνότητα του κάδου μόνο από τα μετακινούμενα κελιά.

**Συντελεστής wirelength:** Για τον ακριβή υπολογισμό του ομαλοποιημένου wirelength χρησιμοποιείται μια σταθερά  $\gamma$ . Είναι συνάρτηση της πυκνότητας επικάλυψης και του πλάτους του κάδου. Αρχικά ορίζουμε την πυκνότητα επικάλυψης στο 100%, τελειώνει έως το 10% και θέτουμε το  $\gamma(\tau = 1.0) = 80w_b$  και  $\gamma(\tau = 0.1) = 0.8w_b$ . Παρακάτω παρουσιάζεται η συνάρτηση.

$$\gamma(\tau) = 8.0w_b \times 10^{k\tau+b}, \quad (23)$$

Οι τιμές για τις μεταβλητές  $k$ , και  $b$  είναι  $20/9$  για το  $k$  και  $-11/9$  για το  $b$ .

**Gradient συνάρτηση ενέργειας:** Αφού έχουμε όλους τους συντελεστές με τη χρήση της FFT βιβλιοθήκης, μπορούμε να ορίζουμε την gradient συνάρτηση ενέργειας ως εξής.

$$\nabla N(v) = qi\xi_i \quad (24)$$

Το  $q_i$  είναι το εμβαδού του κελιού και το  $\xi_i(x, y) = (\xi x_{DCST}, \xi y_{DCST})$  δηλώνει την ενέργεια πεδίου.

## 4.3 Global Placement

Η τελική και συνολική ροή της global τοποθέτησης του ePlace παρουσιάζεται στον αλγόριθμο 2. Η αντικειμενική συνάρτηση  $f_k$  μορφοποιείται στην γραμμή 5. Στην γραμμή 6 έχουμε τον υπολογισμό του gradient wirelength και του πυκνότητα κάδου. Με την χρήση της FFT βιβλιοθήκης παράγονται οι συντελεστές ενέργειας χώρου  $\xi_k(x,y)$  και δυναμικού  $\psi_k(x,y)$ , στη γραμμή 7. Η συνολική gradient ενέργεια  $\nabla N_k$  υπολογίζεται στην γραμμή 8. Στην γραμμή 9 υπολογίζεται η συνολική gradient συνάρτηση  $\nabla f_k$ . Ο μη γραμμικός λύτης καλείται στη γραμμή 10, όπου δίνει το αποτέλεσμα στο διάνυσμα  $v_{k+1}$  βάσει της προηγούμενης λύσης  $v_k$  και της ήδη υπολογισμένης συνάρτησης gradient  $\nabla f_k$ . Στο βήμα 11 ανανεώνονται οι συντελεστές που απαιτούνται για την επόμενη επανάληψη βάση της λύσης  $v_{k+1}$ . Η επαναληπτική διαδικασία σταματάει στο βήμα 12, όταν επιτευχθεί η επιθυμητή πυκνότητας επικάλυψης.

---

### ALGORITHM 2: ePlace

---

**Input:** initial placement solution  $v_0 = v_{ip}$   
uniform chip decomposition into  $m \times m$  grid  
minimum overflow  $\tau_{min}$   
maximum iterations  $k_{max} = 3000$

**Output:** global placement solution  $v_{gp}$

- 1:  $m \times m$  decomposition over  $R$
- 2: initialize  $\lambda_0$
- 3: initialize  $\alpha_0^{max} = 0.044w_b$
- 4: **for**  $k = 1 \rightarrow k_{max}$  **do**
- 5:  $f_k = f(v_k) = W(v_k) + \lambda_k N(v_k)$
- 6: compute wirelength gradient  $\nabla W_k$  and density  $\rho_k$
- 7:  $(\psi_k, \xi_k) = \text{FFT-Solver}(\rho_k)$
- 8: compute energy (density) gradient  $\nabla N_k = q\xi_k$
- 9:  $\nabla f_k = \nabla W_k + \lambda_k \nabla N_k$
- 10:  $v_{k+1} = \text{NL-Solver}(v_k, f_k, \nabla f_k, \alpha_k^{max}, 0.01\alpha_k^{max})$
- 11: update  $\alpha_{k+1}^{max}, \lambda_{k+1}, \tau_{k+1}, \gamma_{k+1}$
- 12: **if**  $\tau_{k+1} \leq \tau_{min}$  **then**
- 13:  $v_{gp} = v_{k+1}$
- 14: **break**
- 15: **end if**
- 16: **end for**
- 17: **return**  $v_{gp}$

---

4.2 Η δομή του ePlace Global Placement

## Κεφάλαιο 5

### 5.1 Πειραματικά αποτελέσματα

Για την εξαγωγή των αποτελεσμάτων χρησιμοποιήθηκε benchmark bookshelf format, ένα νέο ηλεκτρονικό μέσο για τον έλεγχο και την βελτιστοποίηση της απόδοσης αλγορίθμων EDA. Συγκεκριμένα έχουν χρησιμοποιηθεί benchmarks ISPD-05 Placement benchmarks και ISPD-06 Placement benchmarks.

Benchmark	#cells	#I/O Pins	#Nets	#Rows
Adaptec 1	210904	543	221142	928
Adaptec 2	254457	566	266009	1221
Adaptec 3	450927	723	466758	1948
Bigblue 1	277664	560	284479	928
Bigblue 2	534782	23084	577235	1572

Table 1: Στατιστικά Benchmark

Benchmark	Αρχικό HPWL	Τελικό HWPL
Adaptec 1	$9.31 \times 10^7$	$7.41 \times 10^7$
Adaptec 2	$1.37 \times 10^8$	$8.72 \times 10^7$
Adaptec 3	$3.62 \times 10^8$	$1.97 \times 10^8$
Bigblue 1	$1.0 \times 10^8$	$9.10 \times 10^7$
Bigblue 2	$7.61 \times 10^8$	$1.47 \times 10^8$

Table 2: Αποτελέσματα τρεξίματος

## Κεφάλαιο 6

### Μελλοντικές Επεκτάσεις

Ο αλγόριθμος που παρουσιάστηκε μπορεί να δεχτεί επιπλέον επεκτάσεις. Θα αναφέρουμε συνοπτικά τις μελλοντικές ενέργειες.

- Βελτίωση του steplength στον μη γραμμικό αλγόριθμο Nesterov's με τη χρήση backtrack αλγορίθμου.
- Υλοποίηση Detailed Placement για την πλήρη μελέτη και καταγραφή του τελικού αποτελέσματος. Θα αποκτήσουμε μια σφαιρική άποψη για την αποδοτικότητα του.
- Συνδυασμό του αλγορίθμου με το αρχικό στάδιο τετραγωνικών αλγορίθμων και καταγραφή των αποτελεσμάτων ως προς τον χρόνο εκτέλεσης και βελτίωσης του αποτελέσματος.
- Χρήση παραλληλισμού για την ταυτόχρονη επίλυση των  $x$  και  $y$  συντεταγμένων και των ανάλογων συναρτήσεων.
- Παραμετροποίηση του αλγορίθμου για άμεση εισαγωγή από τον χρήστη των παραμέτρων βελτιστοποίησης.
- Παραγωγή εικονικού αρχείου για την άμεση προβολή της πορείας τοποθέτησης.

## Βιβλιογραφία

- [1] J. Lu, H. Zhuang, P. Chen, H. Chang, C.-C. Chang, Y.-C. Wong, L. Sha, D. J.-H. Huang, Y. Luo, C.-C. Teng and C.-K. Cheng, "ePlace-MS: Electrostatics based Placement for Mixed-Size Circuits", *IEEE TCAD* 34(5) (2015), pp. 685-698.
- [2] J. Lu, P. Chen, C.-C. Chang, L. Sha, D. J.-H. Huang, C.-C. Teng and C.-K. Cheng, "ePlace: Electrostatics Based Placement Using Nesterov's Method", *DAC* 2014, pages 1-6
- [3] J. Lu, P. Chen, C.-C. Chang, L. Sha, D. J.-H. Huang, C.-C. Teng and C.-K. Cheng, "FFTPL: An Analytic Placement Algorithm Using Fast Fourier Transform for Density Equalization", *ASICON* 2013, pages 1-4.
- [4] T. F. Chan, J. Cong, J. R. Shinnerl, K. Sze, and M. Xie. mPL6: Enhanced Multilevel Mixed-Size Placement. In *ISPD*, pages 212–214, 2006.
- [5] A. B. Kahng and Q. Wang. A Faster Implementation of APlace. In *ISPD*, pages 218–220, 2006.
- [6] M.-C. Kim and I. Markov. ComPLx: A Competitive Primal-dual Lagrange Optimization for Global Placement. In *DAC*, pages 747–752, 2012.
- [7] J. Lu and C.-W. Sham. LMgr: A Low-Memory Global Router with Dynamic Topology Update and Bending-Aware Optimum Path Search. In *ISQED*, pages 231–238, 2013.
- [8] J. A. Roy, S. N. Adya, D. A. Papa, and I. L. Markov. Min-Cut Floorplacement. *IEEE TCAD*, 25(7):1313–1326, 2006.
- [9] J. Shewchuk. An Introduction to the Conjugate Gradient Method without the Agonizing Pain. In *CMU-CS-TR-94-125*, 1994.
- [10] M. Struzyna. Sub-Quadratic Objectives in Quadratic Placement. In *DATE*, pages 1867–1872, 2013.
- [11] N. Viswanathan, G.-J. Nam, C. J. Alpert, P. Villarrubia, H. Ren, and C. Chu. RQL: Global Placement via Relaxed Quadratic Spreading and Linearization. In *DAC*, pages 453–458, 2007.
- [12] N. Viswanathan, M. Pan, and C. Chu. FastPlace3.0: A Fast Multilevel Quadratic Placement Algorithm with Placement Congestion Control. In *ASPDAC*, pages 135–140, 2007.
- [13] J. Z. Yan, N. Viswanathan, and C. Chu. Handling Complexities in Modern Large-Scale Mixed-Size Placement. In *DAC*, 2009.

- [14] M. R. Garey, D. S. Johnson, and L. Stockmeyer. 1976. Some Simplified NP-Complete Graph Problems. *Theoretical Computer Science* 1, 3 (1976), 237–267.
- [15] Q. He, W. Au, A. Korobkov, and S. Venkateswaran. 2014. Parallel Power Grid Analysis Using Distributed Direct Linear Solver. In *EMC(S)*.
- [16] A. B. Kahng, J. Lienig, I. L. Markov, and J. Hu. 2010. *VLSI Physical Design: From Graph Partitioning to Timing Closure*. Springer.
- [17] J. Lu. 2010. *Fundamental Research on Electronic Design Automation in VLSI Design - Routability*. M.Phil. Thesis, The Hong Kong Polytechnic University.
- [18] I. L. Markov, J. Hu, and M.-C. Kim. 2012. Progress and Challenges in VLSI Placement Research. In *ICCAD*. 275–282.
- [19] Takuya Ooura. 2001. General Purpose FFT Package, <http://www.kurims.kyoto-u.ac.jp/~ooura/fft.html>.
- [20] J. Shewchuk. 1994. An Introduction to the Conjugate Gradient Method without the Agonizing Pain. In *Technical Report CMU-CS-TR-94-125*, Carnegie Mellon University.
- [21] P. Spindler, U. Schlichtmann, and F. M. Johannes. 2008. Kraftwerk2 - A Fast Force-Directed Quadratic Placement Approach Using an Accurate Net Model. *IEEE TCAD* 27, 8 (2008), 1398–1411.
- [22] Antonios Dadaliaris. Reliability Driven Placement Algorithms. PhD thesis, Computer Science Dept., University Of Thessaly, June 2012.
- [23] Nikolakopoulou Louiza. Thermally driven Placement Diploma thesis, Electrical and Computer Engineering, University of Thessaly, 2013.
- [24] Stravros K. Ioannidis. Implementation and optimization of an integrated circuit placement algorithm in parallel environment, Master Thesis, Electrical and Computer Engineering, University Of Volos, March 2014.
- [25] [https://en.wikipedia.org/wiki/Gradient\\_descent](https://en.wikipedia.org/wiki/Gradient_descent)
- [26] <https://en.wikipedia.org/wiki/Gradient>
- [27] <http://www.coin-or.org/Ipopt/documentation/node37.html>
- [28] [https://en.wikipedia.org/wiki/Sparse\\_matrix](https://en.wikipedia.org/wiki/Sparse_matrix)
- [29] <http://vlsicad.ucsd.edu/GSRC/bookshelf/Slots/Placement/plFormats.html>
- [30] <http://archive.sigda.org/ispd2006/contest.html>
- [31] [https://en.wikipedia.org/wiki/Design\\_flow\\_%28EDA%29](https://en.wikipedia.org/wiki/Design_flow_%28EDA%29)
- [32] [https://en.wikipedia.org/wiki/Integrated\\_circuit\\_design](https://en.wikipedia.org/wiki/Integrated_circuit_design)

- [33] [https://en.wikipedia.org/wiki/Electronic\\_design\\_automation](https://en.wikipedia.org/wiki/Electronic_design_automation)
- [34] [https://en.wikipedia.org/wiki/Placement\\_%28EDA%29](https://en.wikipedia.org/wiki/Placement_%28EDA%29)
- [35] [https://en.wikipedia.org/wiki/Partial\\_differential\\_equation](https://en.wikipedia.org/wiki/Partial_differential_equation)
- [36] <http://vlsicad.ucsd.edu/GSRC/bookshelf/Slots/Placement/>
- [37] <https://www.semiwiki.com/forum/content/1955-rtl-design-flow-roken.html>